

UNIVERSITÉ DU QUÉBEC

MÉMOIRE PRÉSENTÉ À
L'UNIVERSITÉ DU QUÉBEC À TROIS-RIVIÈRES

COMME EXIGENCE PARTIELLE
DE LA MAÎTRISE EN GÉNIE ÉLECTRIQUE

PAR
ELHADJI MANSOUR FALL

CONCEPTION D'UN AMPLIFICATEUR RF AGILE EN CMOS POUR LES FUTURES
GÉNÉRATIONS DE LA TÉLÉPHONIE MOBILE

MARS 2012

Université du Québec à Trois-Rivières

Service de la bibliothèque

Avertissement

L'auteur de ce mémoire ou de cette thèse a autorisé l'Université du Québec à Trois-Rivières à diffuser, à des fins non lucratives, une copie de son mémoire ou de sa thèse.

Cette diffusion n'entraîne pas une renonciation de la part de l'auteur à ses droits de propriété intellectuelle, incluant le droit d'auteur, sur ce mémoire ou cette thèse. Notamment, la reproduction ou la publication de la totalité ou d'une partie importante de ce mémoire ou de cette thèse requiert son autorisation.

Résumé

L'évolution de la téléphonie mobile a mis en lumière une multitude de standards numériques de communications sans fil associés à divers services et applications (géolocalisation, visiophonie, monétique, internet mobile...). Cette prolifération des protocoles numériques engendre au niveau des terminaux multibandes, une multiplication des circuits RF d'émission et de réception. Ceci se traduit ainsi par une augmentation de la surface occupée et par conséquent un coût plus élevé.

Face à cette problématique, l'avènement des MEMS RF a ouvert la voie vers l'adoption de nouvelles solutions technologiques innovantes telles que le développement de circuits RF reconfigurables à base de microsystèmes électromécaniques.

Dans ce mémoire, l'intégration d'un amplificateur de puissance RF reconfigurable sur plusieurs bandes de fréquence a été étudiée. Pour un tel circuit, un réseau d'adaptation d'impédances agile constitue l'élément clé pour instaurer la reconfigurabilité. Ainsi différentes solutions d'intégration d'un réseau d'adaptation d'impédance agile à base de composants MEMS RF ont été explorées. La première solution est une DMTL à section inductive variante, implémentée à partir du procédé UW-MEMS. Le circuit opère dans les bandes de fréquences 8 GHz et 14 GHz avec de bonnes performances en termes de couverture et de pertes. La seconde solution présentée est un réseau LC agile avec des composants CMOS-MEMS. Celle-ci est utilisée pour l'implémentation d'un amplificateur de puissance agile pour les bandes de fréquences 1.7 GHz, 1.8 GHz, 1.9 GHz et 2.1 GHz.

Remerciements

Ce travail de recherche a été effectué sous l'encadrement du Professeur Frédéric Domingue à qui j'adresse en premier mes remerciements pour sa grande contribution dans mon parcours universitaire. Il m'a permis de découvrir et d'apprécier le domaine de la recherche scientifique sur des sujets innovants tels que les microsystemes RF et micro-ondes. Son soutien et le partage de son savoir-faire avec disponibilité ont été déterminants dans le succès mes travaux de recherche.

Je dois également remercier le Professeur Raafat Mansour de l'université de Waterloo pour m'avoir accueilli comme étudiant visiteur au sein de son groupe de recherche au « Center for Integrated RF Engineering » (CIRFE). J'ai pu, grâce à ce séjour, avoir accès aux équipements de la salle blanche afin de développer mes dispositifs. J'aimerais remercier à cet effet, les membres de l'équipe du CIRFE avec une mention particulière à Siamak Fouladi pour sa disponibilité et ses conseils avisés.

Mes remerciements vont aussi à mes collègues du Laboratoire de Microsystemes et Télécommunication (LMST), où les échanges ont été souvent fructueux et bénéfiques.

Mes sincères remerciements à mes parents pour leur soutien inconditionnel tout au long de mon parcours académique. Leurs encouragements et leurs prières n'ont cessé de me guider dans ma vie. Je ne saurais terminer sans une pensée pour mon frère et mes deux sœurs qui m'ont beaucoup encouragé et soutenu durant toutes ces années.

Enfin à tout ce petit monde qu'est ma famille, je leur dédie ce mémoire.

Avant-propos

A mes parents...

A ma famille...

Table des matières

| | |
|---|-----|
| Résumé..... | ii |
| Remerciements..... | iii |
| Avant propos..... | iv |
| Erreur ! Signet non défini. | |
| Table des matières..... | v |
| Liste des tableaux..... | x |
| Liste des figures | xii |
| Liste des abréviations et acronymes..... | xxi |
| Liste des symboles | xxv |
| Introduction générale | 1 |
| Chapitre 1 - REVUE DE LA LITTÉRATURE ET ÉTAT DE L'ART | 15 |
| 1.1 Les technologies d'intégration d'amplificateurs de puissance..... | 15 |
| 1.1.1 La technologie GaAs HEMT | 17 |
| 1.1.2 La technologie GaN HEMT..... | 19 |
| 1.1.3 La technologie SiGe HBT..... | 20 |
| 1.1.4 La technologie CMOS et LDMOS | 21 |

| | | |
|--|--|----|
| 1.2 | Étude comparative des différentes technologies d'intégration et état de l'art sur les amplificateurs de puissance pour la téléphonie mobile..... | 24 |
| 1.3 | Revue de la littérature sur les amplificateurs de puissance (PAs) RF reconfigurables | 28 |
| 1.3.1 | Les PAs reconfigurables intégrés en technologie CMOS..... | 28 |
| 1.3.2 | Les PAs reconfigurables à base de composants RF-MEMS..... | 34 |
| Chapitre 2 - Amplificateur de puissance RF | | 46 |
| 2.1 | Les paramètres S | 47 |
| 2.2 | Critère de stabilité | 48 |
| 2.3 | Les paramètres caractéristiques d'un amplificateur de puissance RF | 50 |
| 2.3.1 | La puissance..... | 50 |
| 2.3.2 | Le gain en puissance | 52 |
| 2.3.3 | L'efficacité..... | 52 |
| 2.3.4 | La linéarité | 53 |
| 2.3.5 | Adjacent Power Channel ratio (ACPR)..... | 58 |
| 2.3.6 | Error Vector Magnitude (EVM) | 59 |
| 2.4 | Les différentes classes de fonctionnement | 60 |
| 2.4.1 | Les amplificateurs linéaires | 60 |
| 2.4.2 | Les amplificateurs à commutation..... | 67 |
| 2.5 | Analyse « Load-pull » et adaptation d'impédance | 71 |

| | | |
|-------|------------------------------|----|
| 2.5.1 | Analyse « load-pull» | 71 |
| 2.5.2 | Adaptation d'impédance | 72 |

Chapitre 3 - Intégration de réseaux d'adaptation d'impédance reconfigurables à

| | | |
|-------|---|-----|
| | base de composants RF-MEMS | 78 |
| 3.1 | Les réseaux d'adaptation agiles à base de RF-MEMS publiés dans la littérature | 80 |
| 3.1.1 | Réseaux d'adaptation LC agile à base de RF-MEMS | 80 |
| 3.1.2 | Réseaux d'adaptation agile à base de tronçons variables | 84 |
| 3.1.3 | Réseaux d'adaptation à base de ligne de transmission MEMS distribuée..... | 89 |
| 3.2 | Intégration d'un réseau d'adaptation d'impédance agile DMTL | 96 |
| 3.2.1 | Théorie et analyse d'optimisation..... | 96 |
| 3.2.2 | Nouveau Circuit d'adaptation DMTL proposé..... | 100 |
| 3.3 | Intégration d'un réseau d'adaptation d'impédance agile à composants discrets passifs CMOS-MEMS | 125 |
| 3.3.1 | Procédé d'intégration post fabrication CMOS-MEMS | 126 |
| 3.3.2 | Capacité variable CMOS-MEMS | 131 |
| 3.3.3 | Inductance micromachinée CMOS-MEMS..... | 141 |
| 3.3.4 | Simulation du réseau d'adaptation d'impédance agile LC avec les composants passifs CMOS-MEMS..... | 148 |

Chapitre 4 - Intégration du PA multibande à l'aide de composants RF-MEMS

| | |
|--|-----|
| en technologie CMOS..... | 153 |
| 4.1 Spécifications | 153 |
| 4.2 Architecture du prototype de PA..... | 154 |
| 4.3 Charge optimale | 156 |
| 4.4 Dimensionnement du transistor et polarisation du PA | 156 |
| 4.5 Analyse petit signal | 159 |
| 4.5.1 Paramètres S du PA | 160 |
| 4.5.2 Étude de la stabilité du PA..... | 160 |
| 4.5.3 Adaptation d'impédance à la source..... | 163 |
| 4.1 Analyse large signal | 164 |
| 4.1.1 Analyse « load- pull »..... | 164 |
| 4.1.2 Adaptation des impédances d'entrée et de sortie du PA..... | 166 |
| 4.1.3 Comportement en puissance du PA | 166 |
| 4.1.4 Courant et tension de drain du PA | 168 |
| 4.2 Intégration du PA reconfigurable avec des composants RF-MEMS | 170 |
| 4.2.1 Simulation du PA reconfigurable sur les différentes bandes de fréquence..... | 172 |
| 4.2.2 Performances du PA reconfigurable modélisé dans les quatre bandes de fréquences | 189 |

| | |
|---|-----|
| 4.2.3 Layout et implémentation post fabrication CMOS..... | 190 |
| Chapitre 5 - Conclusion | 192 |
| Références | 196 |
| ANNEXES | 203 |

Liste des tableaux

| | | |
|--------------|---|-----|
| Tableau 1 | Récapitulatif des caractéristiques de quelques standards | 6 |
| Tableau 1-1 | Propriétés des matériaux Si, GaAs, GaN, Ge [18] | 16 |
| Tableau 1-2 | Comparaison entre différentes publications récentes sur les PAs CMOS pour la téléphonie mobile..... | 28 |
| Tableau 1-3 | Performances du PA tri-bande [49]..... | 40 |
| Tableau 1-4 | Longueur des lignes de transmission [50]..... | 41 |
| Tableau 1-5 | Comparatif des résultats de P.J. Bell et al. (2006) avec un amplificateur de classe A et de classe E conventionnel [52]. | 44 |
| Tableau 2-1 | Les différentes classes d'amplificateurs RF | 63 |
| Tableau 3-1 | Paramètres distribués de la ligne de transmission non chargée..... | 105 |
| Tableau 3-2 | Paramètres du procédé UW-MEMS..... | 106 |
| Tableau 3-3 | Caractéristiques du nouveau réseau d'adaptation DMTL à section inductive variante..... | 108 |
| Tableau 3-4 | Comparaison entre le dimensionnement théorique des commutateurs et les paramètres des dispositifs fabriqués..... | 111 |
| Tableau 3-5 | Caractéristiques électromécaniques des commutateurs MEMS..... | 113 |
| Tableau 3-6 | Comparaison des caractéristiques de différents tuners d'impédance | 125 |
| Tableau 3-7 | Paramètres de gravure sèche RIE anisotrope de l'oxyde et isotrope du silicium | 129 |
| Tableau 3-8 | Paramètres de gravure humide | 130 |
| Tableau 3-9 | Paramètres de la capacité variable CMOS-MEMS extraits à partir des mesures | 140 |
| Tableau 3-10 | Caractéristiques des inductances micromachinées intégrées. | 148 |

| | | |
|--------------|---|-----|
| Tableau 3-11 | Valeurs des composants pour l'adaptation de Z_1 et Z_2 | 152 |
| Tableau 4-1 | Spécifications du PA multibande | 154 |
| Tableau 4-2 | Paramètres caractéristiques du NMOS-RF..... | 155 |
| Tableau 4-3 | Caractéristiques du PA pour un fonctionnement en classe AB..... | 159 |
| Tableau 4-4 | Paramètres S du PA après polarisation..... | 160 |
| Tableau 4-5 | Facteur de stabilité K du PA avant stabilisation..... | 161 |
| Tableau 4-6 | Facteur de stabilité K du PA après stabilisation..... | 163 |
| Tableau 4-7 | Impédance de source du PA et composants discrets pour une adaptation à la source | 163 |
| Tableau 4-8 | Impédances de source optimale du PA pour les différentes bandes | 165 |
| Tableau 4-9 | Valeurs des composants discrets pour l'adaptation d'impédance en entrée et en sortie du PA..... | 167 |
| Tableau 4-10 | Niveau de puissance des harmoniques en sortie du PA | 167 |
| Tableau 4-11 | Inductances CMOS-MEMS fixe | 172 |
| Tableau 4-12 | Récapitulatif des caractéristiques et performances du PA multi-bande simulé..... | 190 |

Liste des figures

| | | |
|------------|---|----|
| Figure 1 | Architecture d'un téléphone mobile multistandard. a) implémentation classique en parallèle. b) implémentation avec dispositifs reconfigurables..... | 7 |
| Figure 2 | Schéma bloc d'une chaine de communication sans fil..... | 8 |
| Figure 3 | Performance des technologies CMOS, SiGe et GaAs pour des applications RF [8] | 9 |
| Figure 4 | Évolution des technologies CMOS, SiGe et GaAs selon le coût et leur présence sur le marché [8]..... | 9 |
| Figure 5 | Image de l'intérieur d'un téléphone cellulaire Apple Iphone 4 [9]. | 10 |
| Figure 6 | Estimation de la part de marché des dispositifs MEMS en termes de revenus et de nombre d'unités [13]. | 13 |
| Figure 1-1 | Vue en coupe de la technologie GaAs HEMT | 18 |
| Figure 1-2 | Vue en coupe de la technologie GaAs p-HEMT | 19 |
| Figure 1-3 | Vu en coupe de la technologie GaAs m-HEMT..... | 19 |
| Figure 1-4 | Vue en coupe de la technologie GaN HEMT | 20 |
| Figure 1-5 | Vu en coupe de la technologie SiGe HBT [22]..... | 21 |
| Figure 1-6 | Vue en coupe d'un transistor NMOS | 22 |
| Figure 1-7 | Vue en coupe d'un transistor LDMOS..... | 24 |
| Figure 1-8 | Performances puissance-fréquence relatives aux différents matériaux semi-conducteurs [25] | 25 |
| Figure 1-9 | Module PA quatre bandes GSM/GPRS de Samsung [42]. a)Schéma électrique. b) Circuit intégré PA. c) module mis en boîtier..... | 29 |

| | | |
|-------------|--|----|
| Figure 1-10 | PA à gain variable par S.Yun et al. a) Schéma conceptuel. b) Réseau d'adaptation flexible [43]. | 31 |
| Figure 1-11 | PA multi-bandes proposé par D. Imanishi et al. a) PA à contre-réaction résistive et résonance en parallèle. b) Schéma complet du PA de D. Imanishi et al. c) Configuration des interrupteurs pour les quatres bandes d'opération [44]. | 32 |
| Figure 1-12 | Performances du PA multi-bandes proposé par D. Imanishi et al. [44] | 33 |
| Figure 1-13 | a) PA reconfigurable CMOS présenté par H. Kim et al. (b) High power Varactor [45]. | 34 |
| Figure 1-14 | PA à puissance accordable proposé par M. Kim et al. (2001) [46]. | 35 |
| Figure 1-15 | Performances du PA à puissance accordable proposé par M. Kim et al. (2001). (a) Gain en fonction de la fréquence. (b) Efficacité et gain en fonction de la puissance d'entrée [46]. | 36 |
| Figure 1-16 | a) PA multi-bande et multi-mode proposé par C Zhang et A. E. Fathy (2009). b) Réseau d'adaptation reconfigurable. c) Surface active modulable [47]. | 37 |
| Figure 1-17 | performances du PA multi-bande/ multi-mode par C Zhang et A. E. Fathy, 2009). a) Low-band. b) High-band. c) Gain [[47]. | 38 |
| Figure 1-18 | (a) PA tri-bande proposé par Fukuda et Okazaki (2005). (b) réseau d'adaptation reconfigurable. (c) Photographie du PA tri-bande [48]. | 40 |
| Figure 1-19 | PA quad-bande proposé par Fukuda et al. (2006) [49]. | 41 |
| Figure 1-20 | (a) PA quad-bande proposé par Fukuda et al. (2008). (b) réseau de polarisation reconfigurable [50]. | 42 |
| Figure 1-21 | PA à classe ajustable proposé par P.J. Bell et al. (2006) [51]. | 44 |
| Figure 2-1 | Structure générique d'un amplificateur RF | 46 |
| Figure 2-2 | Représentation du dispositif sous forme de quadripôle. | 47 |
| Figure 2-3 | Différents types de puissance en jeu. | 51 |
| Figure 2-4 | Point de compression 1dB | 54 |
| Figure 2-5 | Distorsions harmoniques à la sortie de l'amplificateur de puissance | 56 |

| | | |
|-------------|--|----|
| Figure 2-6 | Spectre du signal à la sortie de l'amplificateur | 57 |
| Figure 2-7 | Point d'intersection du troisième ordre IP3..... | 58 |
| Figure 2-8 | Adjacent Power Channel ratio (ACPR)..... | 59 |
| Figure 2-9 | Mesure de l'EVM..... | 60 |
| Figure 2-10 | Schéma général d'un amplificateur de puissance linéaire..... | 61 |
| Figure 2-11 | Caractéristiques des amplificateurs linéaires (classe A, AB, B et C). a) Droite de charge. b) polarisation du transistor MOSFET. c) Signaux de courant en sortie. d) Signaux de tension en entrée. e) Tension à la sortie de l'amplificateur de puissance..... | 62 |
| Figure 2-12 | Composante DC et harmoniques de l'analyse de Fourier | 64 |
| Figure 2-13 | Puissance en sortie de et rendement de l'amplificateur linéaire en fonction de l'angle de conduction | 67 |
| Figure 2-14 | Classe D. a) architecture de l'amplificateur. b) Forme des Signaux : Tension de drain – Courant total – Courant de drain en mode passant – courant de drain en état bloqué [[53]. | 69 |
| Figure 2-15 | Classe E. a) Circuit d'amplification. b) Forme des signaux : Courant total – Courant de commutation – courant de la capacité en parallèle [[53] | 70 |
| Figure 2-16 | Amplificateur de puissance en classe F..... | 71 |
| Figure 2-17 | Analyse load-pull. Contours de puissance et de rendement [54]. | 72 |
| Figure 2-18 | Réseau d'adaptation d'impédance en L. (a) Topologie pour $RL > Z_0$. (b) Topologie pour $RL < Z_0$ | 74 |
| Figure 2-19 | Réseau d'adaptation à 3 éléments réactifs. a) Réseau en T. b) réseau en Π | 76 |
| Figure 3-1 | a) LNA reconfigurable en technologie CMOS-MEMS. b) Photographie du circuit fabriqué. c) Couverture du réseau d'adaptation en entrée et en sortie [56]. | 80 |
| Figure 3-2 | a) Schéma du tuner agile. Meures en termes de couverture d'impédance b) 25 GHz. c) 23,5 GHz [58]. | 82 |
| Figure 3-3 | a) Schéma bloc d'un réseau d'adaptation agile LC. b) Photographie de la matrice de capacité 5 bits [59]. | 83 |
| Figure 3-4 | Inductance variable MEMS [60]. | 84 |

| | | |
|-------------|---|-----|
| Figure 3-5 | a) Schéma du tuner d'impédance digitale proposé par H.-T. Kim et al. b) Meures en termes de couverture d'impédance [57]. | 85 |
| Figure 3-6 | Adaptation d'impédance à tronçon unique (single stub) | 86 |
| Figure 3-7 | a) Schéma du Tuner d'impédance agile à tronçon unique proposé par Heikkila et al. b) Photographie du circuit fabriqué. c) Commutateur capacitifs MEMS RF. d) Couverture d'impédance [60] | 87 |
| Figure 3-8 | Adaptation d'impédance à double tronçon [62] | 88 |
| Figure 3-9 | a) Synthétiseur d'impédance variable à double tronçon proposé par Papapolymerou. b) Commutateur RF MEMS. c) Couverture d'impédance [62] | 89 |
| Figure 3-10 | a) Réseau d'adaptation reconfigurable à DMTL proposé par Heikkila et Rebeiz. b) Circuit fabriqué. c) Couverture d'impédance [63] | 90 |
| Figure 3-11 | a) DMTL à capacités variables MEMS sans contact proposé par Lu et al. b) Couverture d'impédance à 30 GHz [65] | 91 |
| Figure 3-12 | a) Tuner d'impédance « double slug » à base de DMTL proposé par Shen et Barker. b) Couverture d'impédance pour 10 GHz et 20 GHz [67] | 93 |
| Figure 3-13 | a) Réseau d'adaptation DMTL à slow-wave proposé par F. Domingue et al. b) Couverture d'impédance [70] | 94 |
| Figure 3-14 | a) Réseau d'adaptation DMTL avec commutateurs MEMS RF à 3 états proposé par F. Domingue et al. b) Vue d'une section unitaire avec commutateur a deux poutres. c) Couverture d'impédance à 5 GHz, 10 GHz, et 20 GHz [72] | 95 |
| Figure 3-15 | a) Topologie d'un réseau d'adaptation DMTL classique b) Modèle électrique équivalent | 97 |
| Figure 3-16 | Subdivisons dans le Plan Γ s pour évaluer le critère d'uniformité | 98 |
| Figure 3-17 | Section du nouveau réseau d'adaptation DMTL. a) état haut. b) état bas | 101 |
| Figure 3-18 | Modèle électrique équivalent d'une section du nouveau réseau d'adaptation DMTL | 102 |
| Figure 3-19 | Topologie de ligne de transmission SW-CPW non chargée à section inductive | 103 |

| | | |
|-------------|--|-----|
| Figure 3-20 | Paramètres S extraits à partir de la modélisation électromagnétique de la ligne de transmission non chargée | 104 |
| Figure 3-21 | Couverture d'impédance simulée du réseau d'adaptation..... | 109 |
| Figure 3-22 | Schéma conceptuel du commutateur capacitif MEMS | 110 |
| Figure 3-23 | a) Étape de fabrication 1. b) Masque 1 - ligne de polarisation..... | 114 |
| Figure 3-24 | a) Étape de fabrication 2. b) Masque 2 – Diélectrique 1 | 115 |
| Figure 3-25 | a) Étape de fabrication 3. b) Masque 3 - Lignes de transmission | 115 |
| Figure 3-26 | a) Étape de fabrication 4. b) Masque 4 – Diélectrique 2 | 116 |
| Figure 3-27 | a) Étape de fabrication 5. b) Masque 5 - Ancrages. c) Masque 6 – Fossettes | 117 |
| Figure 3-28 | a) Étape de fabrication 6. b) Masque 7 – Électrode mobile | 117 |
| Figure 3-29 | a) Structure finale. b) Masque final..... | 118 |
| Figure 3-30 | Modèle électrique de simulation modifié..... | 119 |
| Figure 3-31 | Résultats de modélisation et de mesures pour deux configurations: a) Tous les commutateurs sont à l'état haut. b) Commutateur 5 activé. | 120 |
| Figure 3-32 | Couverture d'impédance à partir des mesures expérimentales du circuit fabriquée..... | 121 |
| Figure 3-33 | Pertes enregistrées au niveau du réseau DMTL fabriqué..... | 122 |
| Figure 3-34 | Niveau de transfert de puissance mesuré | 123 |
| Figure 3-35 | Pertes en réflexion mesurées | 124 |
| Figure 3-36 | Vue en coupe de la technologie 1P6M CMOS 0.18 μ m [76]. | 127 |
| Figure 3-37 | Dispositif initial après le procédé de fabrication standard CMOS | 127 |
| Figure 3-38 | Gravure anisotrope RIE de l'oxyde..... | 128 |
| Figure 3-39 | Gravure isotrope du substrat de silicium..... | 129 |
| Figure 3-40 | Gravure humide des couches sacrificielles ainsi que du substrat de silicium | 129 |
| Figure 3-41 | Dispositif MEMS final après toutes les étapes de gravure..... | 131 |

| | | |
|-------------|---|-----|
| Figure 3-42 | Représentation schématique d'une capacité parallèle plate MEMS variable | 132 |
| Figure 3-43 | Dessin de masques de la capacité variable CMOS-MEMS en technologie 1P6M CMOS 0.18 μ m TSMC..... | 133 |
| Figure 3-44 | Capacité variable CMOS-MEMS-- a) Après gravure anisotrope de l'oxyde. b) Après gravure isotrope du substrat. c) Dispositif final après gravure humide des couches sacrificielles, gravure humide en profondeur du substrat et gravure sèche de l'oxyde au dessus de la plaque supérieure..... | 135 |
| Figure 3-45 | Déflexion initiale de la plaque supérieure simulée..... | 136 |
| Figure 3-46 | Variation par simulation de la capacité en fonction de la tension appliquée | 137 |
| Figure 3-47 | Valeurs minimales et maximales de la capacité variable CMOS- MEMS. | 138 |
| Figure 3-48 | a) Modèle électrique en π de la capacité variable CMOS-MEMS. a) Modèle à 2 port. b) Modèle à 1 port avec le second port à la masse. | 139 |
| Figure 3-49 | Comparaison entre le modèle électrique simulé et le paramètre S11 mesuré | 139 |
| Figure 3-50 | Valeur de la capacité variable CMOS-MEMS pour différents niveaux de polarisation..... | 140 |
| Figure 3-51 | Facteur de qualité Q mesuré pour la capacité variable CMOS- MEMS. | 141 |
| Figure 3-52 | Structure géométrique d'une inductance spirale carrée. | 142 |
| Figure 3-53 | Modèle électrique en π d'une inductance intégrée..... | 143 |
| Figure 3-54 | Dessin de masques d'une inductance intégrée pour un traitement post fabrication CMOS-MEMS. | 145 |
| Figure 3-55 | a) Dispositif initial après fabrication standard CMOS. b) Gravure anisotrope l'oxyde. c) Gravure isotrope du substrat. d) Gravure humide de la couche sacrificielle M et du substrat. Inductance MEMS finale après toutes les étapes de gravure..... | 145 |
| Figure 3-56 | Image SEM d'une inductance micromachinée suspendue. | 146 |
| Figure 3-57 | Valeurs simulées des 3 inductances intégrées en fonction de la fréquence. | 147 |

| | | |
|-------------|---|-----|
| Figure 3-58 | Facteur de qualité Q simulé en fonction de la fréquence. | 147 |
| Figure 3-59 | Simulation du réseau d'adaptation reconfigurable LC. a) Schéma conceptuel. b) circuit de simulation avec les composants RF MEMS | 149 |
| Figure 3-60 | Schéma de modélisation du réseau d'adaptation agile LC avec les composants CMOS-MEMS | 150 |
| Figure 3-61 | Couverture de l'abaque de Smith simulée à 2 GHz pour le réseau d'adaptation agile à base de composants passifs CMOS-MEMS | 150 |
| Figure 3-62 | Résultats simulés des pertes en réflexion pour l'adaptation de $Z1 = 3.96 + j197 \Omega$ à 50Ω | 151 |
| Figure 3-63 | Résultats simulés des pertes en réflexion pour l'adaptation de $Z2 = 56.83 - j134.7 \Omega$ à 50Ω | 151 |
| Figure 4-1 | Flot de conception du PA | 153 |
| Figure 4-2 | Schéma électrique du PA | 155 |
| Figure 4-3 | Caractéristiques I-V du RF-NMOS de dimension $50^* 8\mu\text{m}/0.1\mu\text{m}$ | 157 |
| Figure 4-4 | Fonction de transfert $I_{ds} = f(V_{gs})$ du transistor NMOS-RF | 158 |
| Figure 4-5 | Stabilité conditionnelle du PA. a) cercles de stabilité à la source. b) cercles de stabilité à la charge. | 161 |
| Figure 4-6 | Stabilité inconditionnelle du PA. a) cercles de stabilité à la source. b) cercles de stabilité à la charge. | 162 |
| Figure 4-7 | Résultats de l'analyse « load-pull » pour chaque bande de fréquence d'opération | 165 |
| Figure 4-8 | Topologie des réseaux d'adaptation. a) Réseau en entrée du PA. b) Réseau en sortie du PA | 166 |
| Figure 4-9 | Spectre de puissance pour la bande 1.7 GHz | 168 |
| Figure 4-10 | Tension de drain pour la bande 1.7 GHz | 169 |
| Figure 4-11 | Courant de drain pour la bande 1.7 GHz | 169 |
| Figure 4-12 | Architecture du PA multibande à l'aide de composants CMOS-MEMS | 171 |

| | | |
|-------------|--|-----|
| Figure 4-13 | Schéma de simulation du PA reconfigurable avec des composants passifs CMOS-MEMS remplacés par leur modèle électrique | 173 |
| Figure 4-14 | Modèle électrique d'une inductance MEMS utilisée pour la simulation du PA reconfigurable..... | 174 |
| Figure 4-15 | Modèle électrique d'une capacité variable MEMS utilisée pour la simulation du PA reconfigurable..... | 174 |
| Figure 4-16 | Puissance en sortie et efficacité du PA reconfigurable dans la bande 1.7 GHz..... | 176 |
| Figure 4-17 | Gain en puissance du PA reconfigurable simulé dans la bande 1.7 GHz | 177 |
| Figure 4-18 | Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 1.7 GHz. | 178 |
| Figure 4-19 | Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 1.7 GHz. | 178 |
| Figure 4-20 | Puissance en sortie et efficacité du PA reconfigurable simulé dans la bande 1.8 GHz..... | 180 |
| Figure 4-21 | Gain en puissance du PA reconfigurable simulé dans la bande 1.8 GHz | 181 |
| Figure 4-22 | Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 1.8 GHz..... | 181 |
| Figure 4-23 | Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 1.8 GHz..... | 182 |
| Figure 4-24 | Puissance en sortie et efficacité du PA reconfigurable dans la bande 1.9 GHz..... | 184 |
| Figure 4-25 | Gain en puissance du PA reconfigurable dans la bande 1.9 GHz | 184 |
| Figure 4-26 | Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 1.9 GHz..... | 185 |
| Figure 4-27 | Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 1.9 GHz..... | 185 |
| Figure 4-28 | Puissance en sortie et efficacité du PA reconfigurable simulé dans la bande 2.1 GHz..... | 187 |

| | | |
|-------------|---|-----|
| Figure 4-29 | Gain en puissance du PA reconfigurable simulé dans la bande 2.1 GHz | 188 |
| Figure 4-30 | Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 2.1 GHz | 188 |
| Figure 4-31 | Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 2.1 GHz | 189 |
| Figure 4-32 | Layout du PA multibande à l'aide de dispositifs passifs CMOS-MEMS | 191 |
| Figure 4-33 | Image du PA multibande CMOS_MEMS fabriqué | 191 |

Liste des abréviations et acronymes

| | |
|--------|---|
| 1G | première génération de téléphonie mobile |
| 2G | seconde génération de téléphonie mobile |
| 3G | troisième génération de téléphonie mobile |
| 3GPP | « 3rd Generation Partnership Project » |
| 4G | quatrième génération de téléphonie mobile |
| ACPR | « adjacent channel power ratio » |
| AlGaAs | « Aluminum Gallium Arsenide » |
| AlGaN | « Aluminum Gallium Nitride » |
| AM-PM | Modulation amplitude-Modulation de phase |
| AMPS | « Advanced Mobile Phone System » |
| BPSK | « Binary Phase Shift Keying » |
| CDMA | « Code Division Multiple Access » |
| CIRFE | Center for Integrated RF Engineering |
| CMOS | « Complementary Metal-Oxide Semiconductor » |
| CP1 | Point de compression 1 dB |
| DCS | « Digital Cellular System » |

| | |
|-------|---|
| DMTL | « Distributed MEMS Transmission Line » |
| EDGE | « Enhanced Data Rates for GSM Evolution » |
| EGSM | « Enhanced GSM » |
| ETACS | « Extended Total Access Communication System » |
| EVM | « Error Vector magnitude » |
| FDMA | « Frequency Division multiple Acce » |
| FET | « Field effect transistor » |
| Ge | Germanium |
| GPRS | « General Packet Radio Service » |
| GSM | « Global System for Mobile Communication » |
| GMSK | « Gaussian-Minimum-Shift-Keying-Modulation » |
| HBT | « Heterojunction Bipolar Transistor » |
| HEMT | « High electron mobility transistor » |
| IM3 | Produit d'intermodulation d'ordre 3 |
| IP3 | Point d'interception d'ordre 3 |
| IS95 | « Interim Standard 95 » |
| LDMOS | « Lateral Diffusion Metal Oxide Semiconductor » |
| LNA | « Low Noise amplifier » |
| LSB | « Least Significant Bit » |

| | |
|---------|--|
| LTE | « Long Term Evolution » |
| MEMS | « Microelectromechanical system » |
| MIMO | « Multiple input- multiple output » |
| MOS | « Metal Oxide Semiconductor » |
| MOSFET | « Metal Oxide Semiconductor Field effect transistor » |
| OFDM | « Orthogonal Frequency Division Multiplexing » |
| PA | « Power Amplifier » |
| PCS | « Personal Communication Services » |
| PDAs | « Personal Digital assistant » |
| PDC | « Personnel Digital Cellular » |
| PAN | acide phosphorique-acétique-nitrique |
| QAM | « Quadrature amplitude modulation » |
| RIE | « Reactive Ion Etching » |
| RF | Radiofréquence |
| RF MEMS | microsystème électromécanique appliqué à la radiofréquence |
| SAW | « Surface Acoustic Wave » |
| Si | Silicium |
| SiGe | Silicium-Germanium |
| SiP | « System in package » |

| | |
|---------|--|
| SoC | « System on chip » |
| TACS | « Total Access Communication System » » |
| TDMA | « Time Division Multiple Acces » |
| TMAH | « Tetra Methyl Ammonium Hydroxide » |
| TSMC | « Taiwan Semiconductor Manufacturing Company » |
| UMTS | « Universal Mobile Telecommunications System » |
| UW-MEMS | University of Waterloo- MEMS |
| VSWR | « Voltage standing wave ratio » |
| WCDMA | « Widebande Code Division Multiple Acces » |
| WLAN | « Wireless Local Area Network » |

Liste des symboles

| | |
|---------------------------|---|
| N | Nombre de sections composant une ligne DMTL |
| s | Longueur d'une section de ligne DMTL |
| ϵ_r | Constante diélectrique |
| ϵ_0 | Permittivité du vide |
| ϵ_{reff} | Constante diélectrique effective d'une ligne de transmission |
| $\epsilon_{reff-DMTL-up}$ | Constante diélectrique effective de la ligne DMTL à l'état haut |
| $\epsilon_{reff-DMTL-dn}$ | Constante diélectrique effective de la ligne DMTL à l'état bas |
| Z_0 | Impédance caractéristique d'une ligne de transmission |
| L_t | Inductance du modèle distribuée d'une ligne de transmission |
| C_t | Capacitance du modèle distribuée d'une ligne de transmission |
| R_t | Résistance série du modèle distribuée d'une ligne de transmission |
| R_2 | Résistance associée aux fuites dans le modèle d'une ligne de transmission |
| $Z_{DMTL-up}$ | Impédance caractéristique de la ligne DMTL à l'état haut |
| $Z_{DMTL-dn}$ | Impédance caractéristique de la ligne DMTL à l'état bas |
| C_{b-up} | Capacitance produite par un commutateur MEMS à l'état haut |
| C_{b-dn} | Capacitance produite par un commutateur MEMS à l'état bas |
| C_r | Ratio de capacitance d'un interrupteur MEMS |
| C_f | Effet de bord dans une capacité à plaques parallèles |

| | |
|----------------|--|
| W | Largeur de la poutre des commutateurs capacitifs de la DMTL |
| go | Hauteur de la poutre suspendue par rapport à de la plaque inférieure |
| w | Largeur de la poutre suspendue d'un commutateur MEMS |
| td | Épaisseur de la couche de diélectrique |
| E | Module de Young |
| ν | coefficient de poisson |
| σ | gradient de stress résiduel |
| V_p | tension d'actionnement d'un commutateur MEMS |
| K_p | constante de ressort de la poutre suspendue d'un commutateur MEMS |
| A | aire parallèle plate |
| Γ_{in} | coefficient de réflexion en entrée |
| Γ_{out} | coefficient de réflexion en sortie |
| Γ_S | coefficient de réflexion à la source |
| Γ_L | coefficient de réflexion à la charge |
| Z_{in} | impédance d'entrée d'un réseau |
| Z_{out} | impédance de sortie d'un réseau |
| Z_s | impédance à la source |
| Z_L | impédance à la charge |
| C_{MEMS} | Capacitance d'une capacité variable MEMS |

| | |
|------------|--|
| R_s | résistance en série dans le modèle électrique d'un composant MEMS |
| L_s | inductance en série dans le modèle électrique d'un composant MEMS |
| C_{ox} | capacité d'oxyde dans le modèle électrique d'un composant MEMS |
| C_{sub} | capacitance induite par le substrat dans le model d'un composant MEMS |
| R_{sub} | Résistance induite par le substrat dans le modèle électrique d'un composant MEMS |
| L_{MEMS} | inductance MEMS |
| I_{dc} | courant de polarisation DC |
| I_{max} | courant maximal supporté par le transistor FET |
| V_{dc} | tension de polarisation DC |
| V_{gs} | potentiel de grille-source |
| V_{ds} | potentiel de drain-source |
| V_{BR} | tension de claquage de l'oxyde dans le transistor |
| α | angle de conduction du transistor |
| R_{opt} | charge optimale théorique |
| Z_{sopt} | impédance de source optimale |
| Z_{lopt} | impédance de charge optimale |
| P_{in} | puissance en entrée |
| P_{out} | puissance en sortie |
| PAE | efficacité du PA |

Introduction générale

Depuis la naissance du principe d'une communication vocale à distance, avec l'apparition du téléphone dans les années 1860, les dispositifs de télécommunication ont connu une croissance fulgurante. Les premiers terminaux obsolètes tels que le téléphone manuel, ont évolué considérablement pour faire place aujourd'hui à des téléphones mobiles sophistiqués et qualifiés de dernière génération (cellulaires 3G/4G, Smartphones, PDAs...). Cette évolution s'est opérée en parallèle avec les progrès de la radiophonie avec notamment l'avènement du numérique. Ce dernier fût une révolution pour la téléphonie mobile avec le développement de multitudes de protocoles, modifiant au passage les rapports entre les utilisateurs et le téléphone portable. Initialement prévus pour les appels vocaux, la majorité des téléphones cellulaires sur le marché actuellement intègre plusieurs standards et présentent des fonctionnalités évoluées telles que la visiophonie, l'internet mobile, la géolocalisation ou encore la monétique. L'intégration de différents protocoles et fonctionnalités sur un même appareil mobile nécessite une multiplication des circuits de réception et d'émission en radiofréquence. Cela se traduit par une augmentation de la taille des puces RF alors que les défis technologiques, conjugués aux considérations économiques, s'orientent vers la miniaturisation des dispositifs microélectroniques. Face à cette problématique, il semble nécessaire de disposer de systèmes RF intégrant des circuits reconfigurables sur plusieurs standards afin de pouvoir les adapter suivant la fréquence ou le mode d'opération requis. A ce titre, la recherche de solutions innovantes pour

implémenter des systèmes RF front-end reconfigurables (amplificateurs RF, filtres, oscillateurs...) sur une technologie silicium standard constitue un enjeu majeur dans la perspective de développer des circuits intégrés d'émetteur-récepteur RF multistandards et compétitifs.

Évolution et caractéristiques des standards de la téléphonie mobile.

L'émergence des techniques nécessaires à la mise en place des systèmes radio-mobiles et sans fil ont permis de mettre en lumière une classification des standards de la téléphonie en différentes normes de technologie. Celles-ci, déclinées sous les acronymes 1G, 2G, 3G et 4G, sont régies suivant les fréquences d'opération ainsi que les modes de traitement des signaux et d'accès aux données.

La première génération des systèmes télécommunicants sans fils était constituée d'appareils à fonctionnement entièrement analogique et regroupait principalement les standards AMPS, TACS, ETACS ou Radiocom-2000. L'AMPS et le TACS furent les premiers standards de réseaux cellulaires développés respectivement en Amérique et en Europe. Les réseaux cellulaires 1G présentent des performances limitées en termes d'efficacité spectrale, de sécurité ou de fonctionnalité. Ceux-ci ont été rendu obsolètes avec l'apparition d'une seconde génération entièrement numérique.

La mise en place de la 2G a marqué une rupture avec la première génération de téléphonie mobile grâce au passage de l'analogique au numérique. Les principaux standards de la 2G sont le GSM/GPRS/EDGE en Europe, l'IS95 développé en Amérique et le PDC utilisé au Japon. L'avènement de la 2G a été le début de l'essor des télécommunications mobiles grâce à l'introduction de nouvelles techniques d'accès aux données que sont la

répartition en fréquence FDMA, le multiplexage temporel TDMA ou l'étalement de spectre CDMA.

Le standard GSM est basé sur la combinaison de deux techniques de multiplexage de données transmises et reçues, le FDMA et le TDMA [1]. En termes de fréquence d'opération, il y a plusieurs variantes de standard GSM en fonction de la gamme de fréquence porteuse. On distingue ainsi le GSM-850, le GSM-900, le GSM-1800 et le GSM-1900. Chaque bande de fréquence comporte 124 porteuses de 200 KHz chacune et modulée par la technique de modulation en fréquence à enveloppe constante, GMSK. Le débit maximal considéré pour le GSM est de 9.6 Kbits/s.

Les standards GPRS et EGDE constituent une amélioration de la norme GSM afin d'obtenir des débits plus élevés avec une transmission des données par paquets. Les débits obtenus pour les protocoles GPRS et EGDE sont de l'ordre de 171,2 Kbits/s et de 384 Kbits/s respectivement [2] [3], ouvrant ainsi la voie aux applications multimédia dans les téléphones cellulaires.

La norme IS95 fut le premier standard numérique basé sur le système de codage de transmission de type CDMA qui permet un plus grand nombre d'utilisateurs dans la bande de fréquence dédiée, 824 MHz-845 MHz en transmission et 869 MHz-894 MHz en réception. La largeur de canal est de 1,25 MHz avec un débit de données de 144 Kbits/s. Dans le standard IS95 (CDMA), la transmission de l'information binaire se fait à travers la porteuse avec deux types de modulations à enveloppe variante, BPSK et QPSK [4].

La 3G est née d'une coopération entre les principales organismes de standardisation régionaux (Europe, Amérique du Nord, Japon, Chine), dénommée 3GPP, dans le cadre

d'une homogénéisation globale des protocoles de la téléphonie mobile. La 3G est principalement représentée par les normes numériques UMTS et CDMA-2000.

Le standard UMTS repose sur la technique d'accès WCDMA et de modulation QPSK, permettant d'atteindre théoriquement des débits de 2 Mbits/s [5]. Il existe plusieurs bandes de fréquences dédiées au standard UMTS suivant les différentes régions du monde (Europe, Amérique, Asie, Afrique...).

La norme CDMA-2000, essentiellement établie en Amérique, est le prolongement du standard de seconde génération IS-95 avec une optimisation du débit de données allant jusqu'à 2 Mbits/s [6].

De nos jours, le marché de la téléphonie mobile évolue vers une quatrième génération en téléphonie mobile avec des standards tels que le Wimax ou la LTE. La 4G est destinée à améliorer les performances de la 3G en termes de débits de données, d'interactivité et d'efficacité spectrale.

Les spécifications pour la LTE sont établies ainsi [7] :

- Débit de transmission et de réception respectivement supérieur à 100Mbits/s et 50Mbits/s ;
- Efficacité accrue des spectres de transmission et de réception;
- Un temps de latence réduit et inférieur à 5 ms;
- Une extensibilité du spectre de fréquence de 20MHz;
- Une compatibilité avec les autres standards présents sur le marché de la téléphonie mobile (GSM, WCDMAS, UMTS...);
- Coût réduit pour les opérateurs et les utilisateurs.

Pour atteindre ces objectifs, le standard LTE s'appuie sur la technique de modulation OFDM et la technique MIMO pour atteindre des débits très élevés.

La transmission par MIMO permet un transfert des données à plus longue portée et à plus grande vitesse tandis que la technique de modulation OFDM consiste à répartir en fréquence le signal numérique sur un grand nombre de porteuses. Chaque porteuse étant modulée indépendamment par une modulation de type QPSK, 16-QAM et 64-QAM.

En résumé, la téléphonie mobile a connu une progression exponentielle en quelques années avec la mise en place d'une multitude de standards classifiés suivant la fréquence d'opération, le débit de données, le mode de multiplexage et de modulation. Le Tableau 1 présente un récapitulatif des principaux standards de téléphonie mobile actuellement sur le marché. Il semble toutefois que la multiplication des protocoles numériques s'est faite au détriment de la compatibilité entre les terminaux de standards différents, ce qui a pour conséquence l'utilisation de différents modules RF pour des terminaux multi-modes et multistandards.

La reconfigurabilité dans les systèmes RF

A l'instar des appareils de radio télécommunications, les téléphones cellulaires comportent une chaîne RF liée au traitement des communications RF qui occupe près d'un tiers de la surface totale d'intégration. L'optimisation de la chaîne RF permet ainsi de garantir la qualité de transmission et de réception des données ainsi que le débit spécifié. Ceci est d'autant plus vérifié que la chaîne RF est calibrée sur un standard donné suivant les spécifications et le passage à une norme numérique différente entraîne le changement de comportement de l'étage RF.

Tableau 1 Récapitulatif des caractéristiques de quelques standards

| Standard | GSM 850 GSM 1900 | IS95 (CDMA) | GPRS | EDGE | UMTS | CDMA-2000 | LTE |
|---|-------------------------|----------------|--------------|-------|--|--------------|-------------------------|
| Multiplexage | FDMA TDMA | CDMA | FDMA TDMA | TDMA | WCDMA | CDMA | OFDM |
| Modulation | GSMK | QPSK BPSK | GSMK | 8-PSK | QPSK | QPSK BPSK | QPSK 16QAM, 64QAM |
| Fréquence transmission (MHz) | 824 - 849 1850 -1910 | 824-849 | GSM | GSM | 824 – 849 1710–1755 1850–1910 1920–1980 | Multiple | Multiple |
| Fréquence réception (MHz) | 869 - 894 1930 -1990 | 869-894 | GSM | GSM | 869 – 894 2110–2155 1930–1990 2110–2170 | Multiple | Multiple |
| Largeur bande (MHz) | 0.2 | 1.25 | GSM | GSM | 5 | 1,25 | 20 |
| Débit données (Kbits/s) | 9.6 | 144 | 171,2 | 384 | 384/2000 | 2000 | 50000/ 100000 |

L'engouement actuel autour des téléphones sans fils multifonctions ainsi que la demande croissante en dispositifs innovants, ont eu pour résultat la mise en place d'appareils multi-bandes et multi-modes avec la combinaison de différents front-ends RF en parallèle pour assurer la flexibilité sur plusieurs bandes. A l'image de la Figure 1-a qui matérialise l'architecture radio d'un téléphone mobile multistandard, le dédoublement de différents blocs RF engendre une surface d'occupation plus conséquente qui se traduit par une augmentation du coût de fabrication. Pour pallier à cette contrainte, les solutions d'intégration évoluent vers une idée plus adéquate dans la mise en place d'architectures

multistandards optimales en fonctionnalité et en taille, à savoir l'implémentation de circuits intégrés RF agiles (LNA, PA, filtre SAW...). Par conséquent, la surface d'intégration peut être grandement réduite à l'image du front-end RF multi-bandes à dispositifs adaptables représenté à la Figure 1-b.

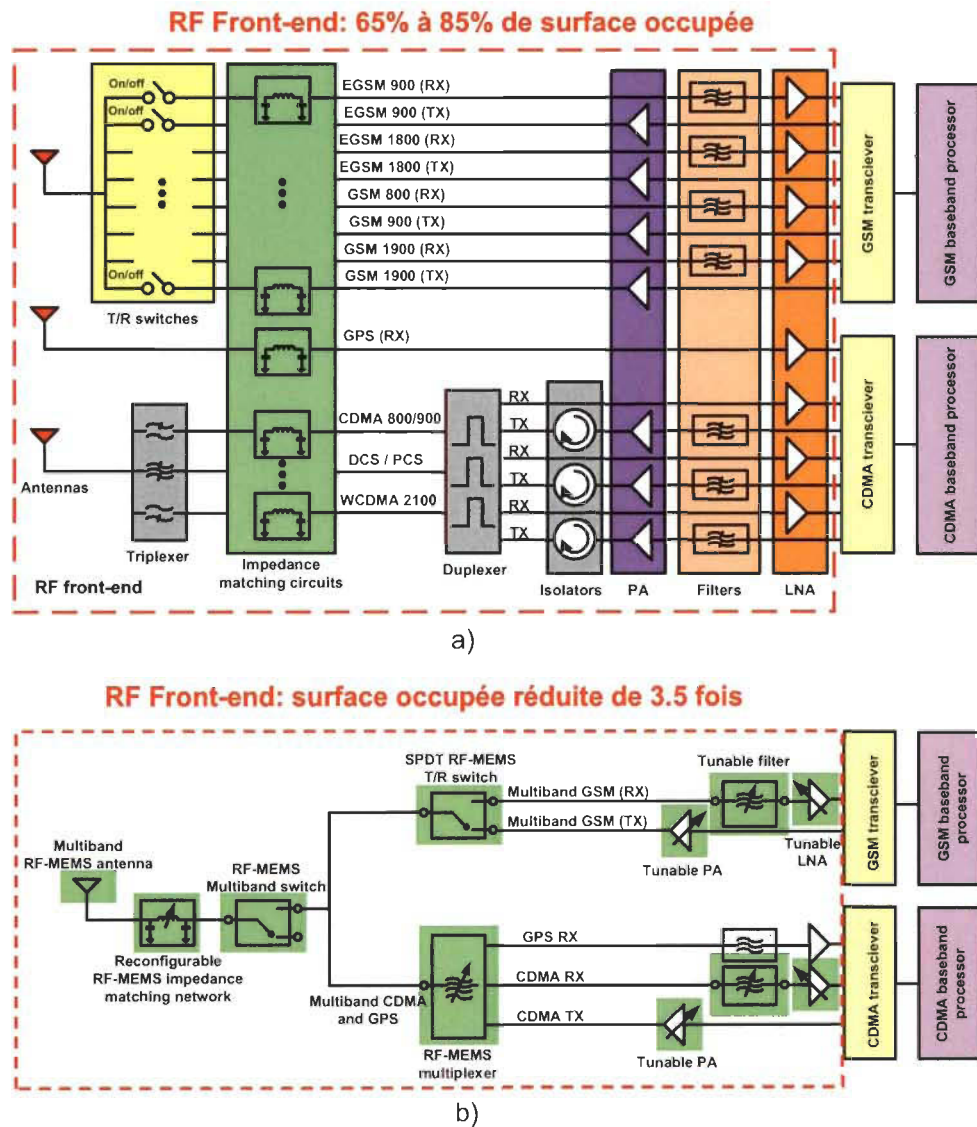


Figure 1 Architecture d'un téléphone mobile multistandard. a) implémentation classique en parallèle. b) implémentation avec dispositifs reconfigurables.

L'amplificateur de puissance RF

L'amplificateur de puissance (PA) constitue un élément crucial dans le processus de transmission des données dans une chaîne de communication RF. En considérant le schéma bloc d'une chaîne de communication sans fil représenté à la Figure 2, l'amplificateur de puissance a pour rôle essentiel d'amplifier le signal à transmettre sans compromettre son intégrité afin que l'information puisse être transmise correctement de l'émetteur au récepteur. Ceci permet d'assurer une connexion parfaite entre le téléphone mobile et la station de base selon les spécifications de l'interface air. Le PA est généralement optimisé en adéquation avec le standard visé pour avoir, selon les spécifications, la puissance maximale en sortie, l'efficacité ainsi que le niveau de linéarité requis.

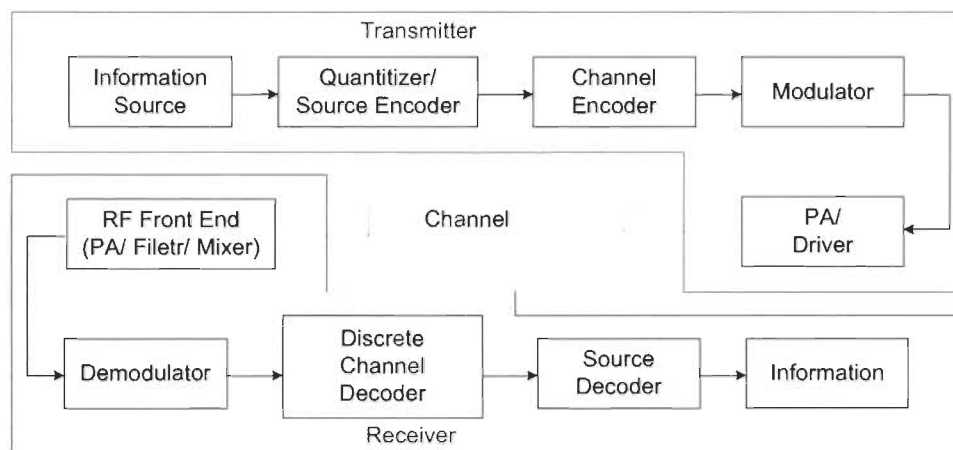


Figure 2 Schéma bloc d'une chaîne de communication sans fil.

Du point de vue de la technologie d'intégration, l'implémentation du PA se fait sur des procédés à base de silicium ou à base de semi-conducteur composite III-V tel que l'Arséniure de gallium GaAs ou le Nitrure de gallium GaN. Dans les téléphones cellulaires, mis à part quelques cas où la technologie SiGe est présente, la plupart des circuits d'amplification de puissance sont fabriqués à partir de GaAs à cause des performances

élevées démontrées par ce type de dispositif comparés aux composants CMOS ou SiGe. La Figure 3 illustre une étude comparative des performances globales entre ces différents procédés. Bien que le GaAs soit considéré comme le candidat idéal en termes de performances pour l'intégration du PA, celui-ci ne constitue pas un favori au regard des considérations économiques dans un contexte de production en masse et à coût réduit. Ainsi le CMOS est de plus en plus plébiscité par les concepteurs car c'est un procédé mature, applicable aux systèmes micro-ondes et à fréquences millimétriques, et qui est moins coûteux en termes d'implémentation comme le montre la Figure 4.

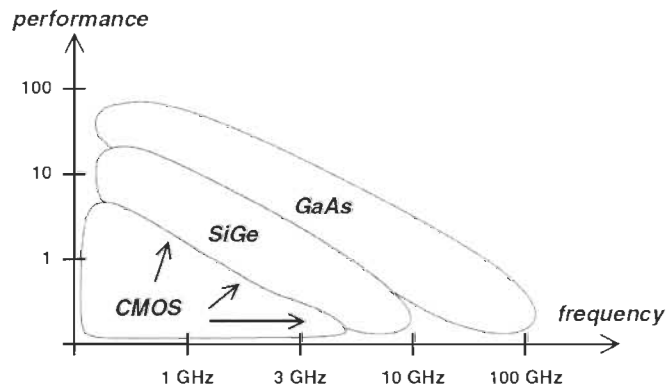


Figure 3 Performance des technologies CMOS, SiGe et GaAs pour des applications RF [8]

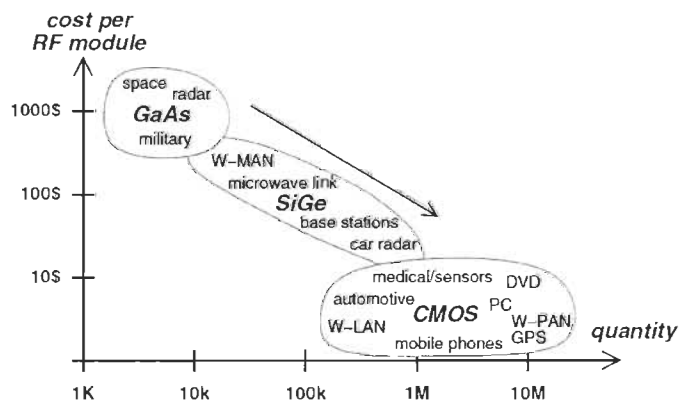


Figure 4 Évolution des technologies CMOS, SiGe et GaAs selon le coût et leur présence sur le marché [8]

Le comportement du PA est spécifique à chaque standard et ses paramètres caractéristiques dépendent essentiellement de la classe d'opération, de la fréquence d'opération et de la charge. Présentement, les téléphones cellulaires commercialisés sur le marché, sont capables de supporter plusieurs standards. Pour cela, ces terminaux intègrent plusieurs PAs, chacun étant parfaitement calibré pour opérer sous un protocole numérique dédié. Pour illustrer cette réalité, la Figure 5 présente l'architecture du téléphone cellulaire d'Apple qui est l'Iphone 4G où 11 PAs au total ont été utilisés pour assurer un fonctionnement sous plusieurs standards différents.

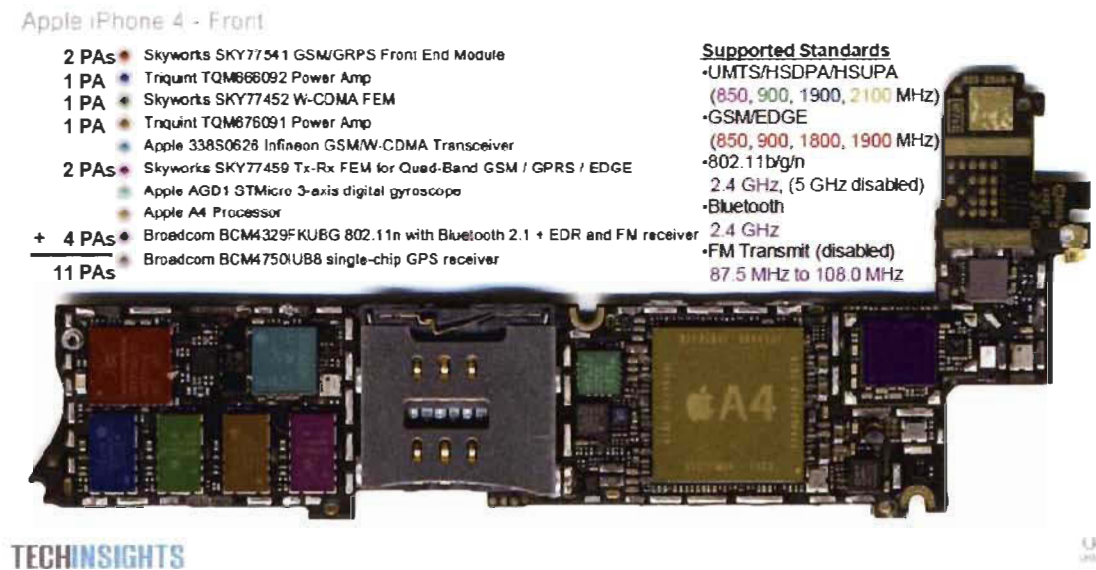


Figure 5 Image de l'intérieur d'un téléphone cellulaire Apple Iphone 4 [9].

Une réduction de la surface d'occupation dans ce type de dispositifs, nécessite à l'évidence l'implémentation de PAs reconfigurables sur plusieurs standards. Bien que le niveau de puissance et l'efficacité soit ajustable par l'intermédiaire du point de polarisation, la combinaison de l'amplificateur avec des réseaux d'adaptation d'impédance agiles à l'entrée et à la sortie apparait comme une solution majeure pour assurer la flexibilité des

PAs. Un réseau d'adaptation reconfigurable va en effet permettre de moduler la charge afin de contrôler la puissance de sortie requise selon le standard. La topologie de ces réseaux d'adaptation repose sur l'utilisation des commutateurs ou des composants discrets variables (inductances, capacités), lesquels permettent d'introduire la flexibilité recherchée. Deux approches peuvent être considérées dans la conception de l'amplificateur agile à base de réseaux d'adaptation reconfigurable. La première consisterait à utiliser des composants intégrés issus des filières technologiques classiques tels que les commutateurs FET, les diodes PIN ou les capacités variables MOS tandis que la seconde approche se base sur les composants électromécaniques que sont les MEMS RF. Comparés aux composants classiques, plusieurs études ont déjà démontré la supériorité des composants RF MEMS par rapport à leur contrepartie dans les filières technologiques classiques de semi-conducteurs. En plus de leur agilité, l'utilisation des MEMS RF apporte un gain significatif dans l'amélioration des performances des circuits radiofréquences (faibles pertes, facteur de qualité Q élevé, linéarité, faible consommation, flexibilité, miniaturisation...) [10]-[12]. Pour ces diverses raisons, les MEMS RF s'imposent comme notre choix technologique dans la suite de ce projet de recherche.

Les MEMS RF

Les composants MEMS constituent une technologie émergente à fort potentiel, basée sur les techniques de micro-fabrication dérivées de la microélectronique. Les MEMS sont des dispositifs micro-électromécaniques miniaturisés qui peuvent, sous l'influence de forces extérieures, enregistrer une déformation mécanique laquelle induit une modification de leurs propriétés électriques. Ces propriétés peuvent être exploitées dans le domaine de la radiofréquence d'où l'appellation MEMS RF. Au-delà de leurs performances relativement

élevées, les MEMS RF sont caractérisés par leur grande flexibilité. Cette fonctionnalité peut être utilisée pour intégrer le principe de reconfigurabilité dans une chaîne RF. Les MEMS RF ont fait l'objet de nombreuses études et les composants les plus en vue dans cette filière sont les commutateurs MEMS RF, les capacités variables MEMS RF et les inductances micromachinées à Q élevé [11].

D'une manière générale, les dispositifs MEMS sont en pleine expansion dans le domaine de la microélectronique comme le décrit la Figure 6 avec un part de marché estimé à 19.5 Mrd de dollars d'ici 2016, ce qui correspond à 15.8 Mrd d'unités sur le marché du semi-conducteur [13].

Aujourd'hui, la compatibilité des procédés de fabrication des MEMS RF avec ceux des composants microélectroniques favorise l'implémentation monolithique des microsystèmes. Cette perspective constitue une avancée déterminante pour l'industrie du semi-conducteur et le marché des télécommunications sans fil avec la possibilité d'avoir des circuits RF reconfigurables à base de MEMS RF sous forme de «system-on-chip» (SoC). Cette avancée était jusqu'à présent seulement considérée comme preuve de concept avec essentiellement des circuits RF à base de MEMS RF conçus dans les laboratoires et destinés à la recherche. L'année 2011-2012 marque une vraie rupture de cette tendance avec les premières productions en volume de composants MEMS RF destinés aux dispositifs de télécommunications [14]. Pour exemple, la compagnie WiSpry annonce pour la première fois la présence de ses composants MEMS RF dans un téléphone cellulaire. En effet, le nouveau Smartphone Samsung Focus™ Flash intègre un réseau d'adaptation agile composé de capacité variable RF-MEMS. Le circuit en question est implémenté avec toute

l'interface logique de contrôle sur une seule puce à partir de la technologie CMOS [15]
[16].

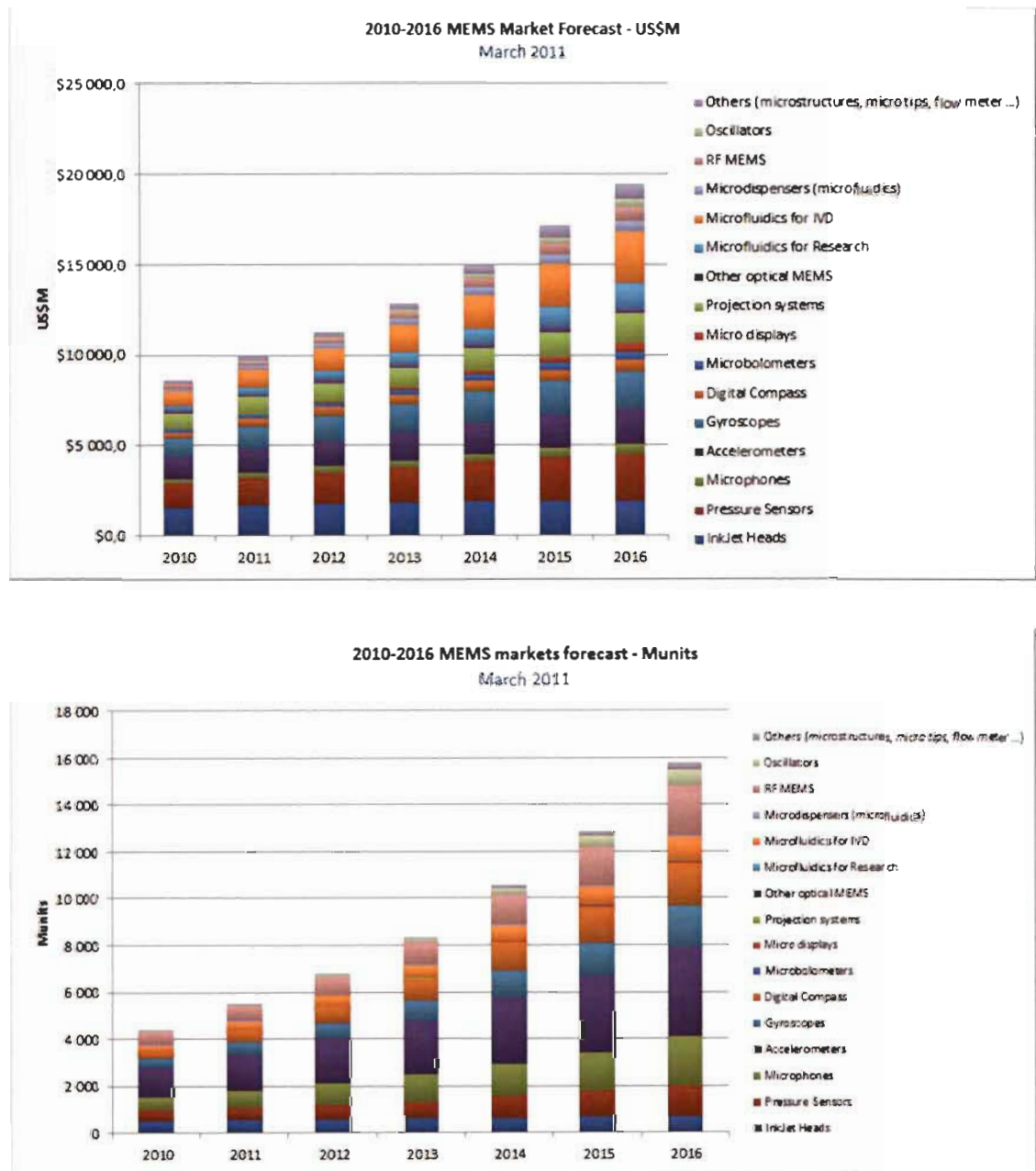


Figure 6 Estimation de la part de marché des dispositifs MEMS en termes de revenus et de nombre d'unités [13].

Objectifs et plan du mémoire

L'objectif principal du mémoire est de proposer une solution d'intégration d'un amplificateur de puissance RF agile en technologie CMOS à base de dispositifs MEMS RF. L'amplificateur devra être facilement reconfigurable pour des applications des futures générations de téléphonie mobile. Plus particulièrement le dispositif devra répondre aux terminaux multi-bandes avec des performances optimales en termes de gain, de niveau de puissance, de linéarité et d'efficacité.

Pour ce faire l'étude se subdivisera en 4 chapitres :

- Le **Chapitre 1** présente une revue de la littérature et un état de l'art sur les procédés d'intégration ainsi que sur les amplificateurs RF reconfigurables.
- Le **Chapitre 2** définit les propriétés d'un amplificateur de puissance.
- Le **Chapitre 3** est consacré à l'intégration de réseaux d'adaptation d'impédances reconfigurable à base de MEMS RF.
- Le **Chapitre 4** expose la conception d'un amplificateur de puissance CMOS reconfigurable sur quatre bandes de fréquences à l'aide de dispositifs MEMS RF ainsi que les performances obtenues.

Chapitre 1 - REVUE DE LA LITTÉRATURE ET ÉTAT DE L'ART

1.1 Les technologies d'intégration d'amplificateurs de puissance

L'évolution croissante des procédés d'intégration qui s'est opérée dans l'industrie du semi-conducteur a permis de mettre en place une variété de supports technologiques pour l'implémentation de circuits RF, applicables aux systèmes de communication mobile. Les technologies d'intégration peuvent être classées en deux grandes catégories à savoir les procédés à base de silicium (Si, SiGe) et ceux à base de matériau semi-conducteur composite III-V tels que l'arséniure de gallium (GaAs) ou le nitrure de gallium (GaN) [17]. Le choix adéquat pour la technologie à utiliser repose sur les propriétés du semi-conducteur (bandgap, constante de diélectrique, champ de claquage, mobilité des porteurs, conductivité thermique...), la complexité de fabrication et le coût. Comparés au silicium, les semi-conducteurs composites III-V, bénéficient d'un avantage dans la conception d'amplificateurs RF à haute puissance à cause des propriétés intrinsèques de tels matériaux. Ceci offre au niveau du circuit implémenté, des performances élevées notamment pour les stations de base de la téléphonie mobile ou les applications à haute fréquence. Le Tableau 1-1 présente une comparaison des propriétés relatives au Si, GaAs, GaN et Ge [18].

Du point de vue des composants actifs, il y a deux familles de transistors disponibles pour les amplificateurs RF, développés dans les différentes technologies : les transistors FET et les transistors bipolaires.

Tableau 1-1 Propriétés des matériaux Si, GaAs, GaN, Ge [18]

| Propriétés | Si | GaAs | GaN | Ge |
|--|----------|------------|-------------|-------------|
| Bandgap (eV) | 1.11 | 1.43 | 3.4 | 0.66 |
| Constante de diélectrique | 11,8 | 12,8 | 9 | 16 |
| Champ de claquage (V/cm) | 6.10^5 | $6.5.10^5$ | 35.10^5 | 3.10^5 |
| Vitesse de saturation (cm/sec) | 10^7 | 10^7 | $1.5 .10^7$ | $0.9 .10^7$ |
| Mobilité électron (cm ² /V-sec) | 1350 | 6000 | 1000 | 3900 |
| Mobilité trou (cm ² /V-sec) | 450 | 330 | 300 | 1900 |
| Conductivité thermique (W/cm-°K) | 1.5 | 0.46 | 1.7 | 1.3 |

Dans le transistor FET, les porteurs majoritaires sont responsables du mécanisme de transport dans la jonction p-n et le courant de drain est généré à partir du potentiel de grille à travers une modulation de la longueur de canal. Le processus d'amplification dans un transistor FET est caractérisé par sa transconductance gm .

Pour le transistor bipolaire, le mécanisme de transport concerne les électrons et les trous. Le courant du collecteur est modulé par un faible courant injecté dans la base du transistor. Le transistor bipolaire est ainsi équivalent à un amplificateur de courant dont le courant de base est amplifié d'un facteur β et le courant de sortie est recueilli au niveau du collecteur.

Les transistors de type GaAs HEMT, GaN HEMT, SiGe HBT et LDMOS sont en pratique les composants actifs utilisés dans la conception des PA applicables à la téléphonie mobile. En outre, les progrès réalisés dans l'optimisation de la technologie CMOS en radiofréquence encouragent de plus en plus l'utilisation de cette dernière dans le

développement de circuits intégrés RF moins chers pour des applications à faible ou moyenne puissance.

Une brève description des composants actifs disponibles est présentée ci-dessous.

1.1.1 La technologie GaAs HEMT

La technologie GaAs HEMT s'est rapidement développée au cours des dernières décennies pour remplacer les transistors MESFET dans les applications militaires et commerciales requérant un faible niveau de bruit et un gain élevé, particulièrement pour les fréquences millimétriques et micro-ondes. Elle se base sur des techniques avancées de dopage et de croissance d'une couche épitaxiale sur un substrat pour aboutir à des dispositifs plus rapides, à fréquence d'opération très élevée et à faible niveau de bruit. La technologie GaAs HEMT est en effet caractérisée par la présence d'une hétérojonction comme canal en lieu et place d'une région dopée n. L'hétérojonction est formée de la couche conductrice GaAs (faible bandgap) et d'une couche dopée de matériau semi-conducteur à large bandgap, tel que l'AlGaAs. A l'interface des deux couches, se forme une couche mince de gaz d'électrons (2DEG) libérés par l'AlGaAs, où le niveau de fermi est proche de la bande de conduction. Ceci réduit considérablement la résistance du canal et donc induit une grande mobilité des électrons [19]. Une polarisation négative est requise pour que le transistor soit en mode déplétion. La vue en coupe du GaAs HEMT est représentée à la Figure 1-1. Les matériaux semi-conducteurs constituant l'hétérojonction dans les transistors GaAs HEMT, doivent avoir la même constante réticulaire (distance entre les atomes) dans la mesure où des discontinuités présentes dans l'interface entraînent une dégradation des performances du dispositif.

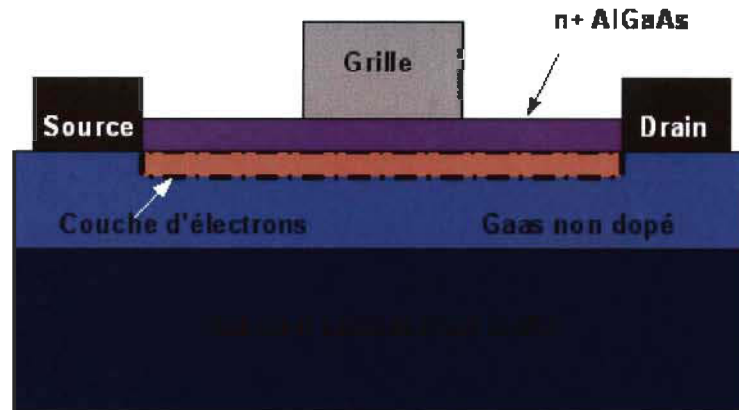


Figure 1-1 Vue en coupe de la technologie GaAs HEMT

Cependant il existe également deux types de transistors dérivés de la technologie GaAs HEMT avec des performances améliorées, où l'hétérojonction est constituée de matériaux à constante de réticulaire différentes : le p-HEMT (pseudomorphic-HEMT) et le m-HEMT (metamorphic-HEMT) [20].

Dans le cas du p-HEMT, une couche contrainte d'InGaAs est utilisée comme canal de gaz d'électron en lieu et place du GaAs. La vitesse de dérive de l'électron augmente en fonction du pourcentage d'indium présent dans le matériau composite In-GaAs. Ce dernier a une constante réticulaire différente de celui de la couche conductrice GaAs, ce qui permet d'augmenter la mobilité des porteurs et améliorer leur confinement dans le canal de conduction. En outre, la différence de bandgap à l'interface AlGaAs/In-GaAs induit une plus grande densité de charges et par conséquent une densité de courant et une transconductance plus élevées. La vue en coupe d'un transistor p-HEMT est présentée à la Figure 1-2.



Figure 1-2 Vue en coupe de la technologie GaAs p-HEMT

Pour le transistor m-HEMT, la croissance d'une couche graduelle sur le substrat permet d'atténuer la contrainte entre ce dernier et la couche d'InGaAs. Cette approche permet de fabriquer des transistors rapides et performants en termes de gain et de niveau de bruit. La Figure 1-3 schématise la vue en coupe d'un transistor GaAs m-HEMT.



Figure 1-3 Vu en coupe de la technologie GaAs m-HEMT

1.1.2 La technologie GaN HEMT

Les transistors GaN HEMT présentent une structure physique semblable au GaAs HEMTS, comme le montre la Figure 1-4. La présence d'une hétérojonction permet en effet

d'avoir une grande mobilité des électrons. Dans ce cas, le nitrure de gallium qui est un semi-conducteur à large bandgap est utilisé comme couche épitaxiale sur un substrat de silicium carbide ou de saphir, pour constituer l'hétérojonction avec le matériau composite AlGaN (aluminium-nitrure de gallium). A l'interface de la jonction se forme une concentration relativement élevée de gaz d'électrons induisant ainsi un courant de drain qui est, 5 à 10 fois supérieur que dans les dispositifs GaAs HEMT ou à base de silicium [21]. En outre, les propriétés intrinsèques du nitrure de gallium (champ de claquage élevé, grande vélocité des électrons, large bandgap...) permettent de fabriquer des transistors capables de fournir des niveaux de puissance élevés pour les applications microondes et millimétriques.

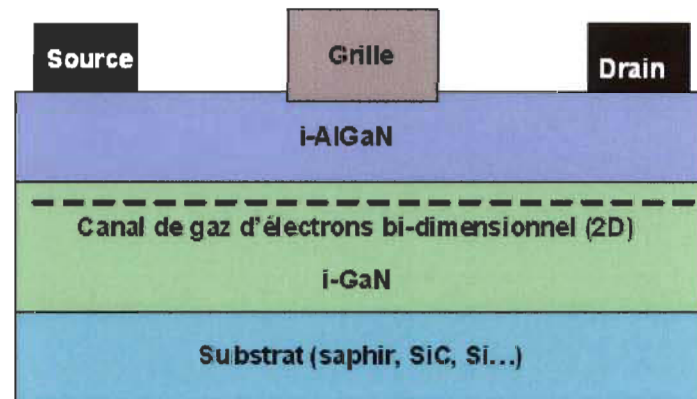


Figure 1-4 Vue en coupe de la technologie GaN HEMT

1.1.3 La technologie SiGe HBT

Le transistor SiGe HBT est similaire à un transistor bipolaire conventionnel à substrat de silicium à l'exception de la base qui a une structure différente. En effet, à l'inverse d'un BJT où tous les contacts ohmiques (émetteur-base-collecteur) sont à base de silicium, la base du transistor SiGe HBT est composée d'un matériau composite SiGe qui modifie les

caractéristiques du dispositif. La Figure 1-5 présente une vue en coupe d'un transistor SiGe HBT. Le germanium ayant une constante réticulaire plus élevée que le silicium, il en résulte une réduction du niveau d'énergie de bandgap du composé SiGe qui se traduit par la création d'un champ électrique accélérateur pour les porteurs minoritaires se déplaçant à travers la base. Le résultat de ceci est une vitesse du dispositif plus grande et donc une fréquence d'opération élevée. Par ailleurs les transistors SiGe HBTs présentent un gain plus élevé ainsi qu'une consommation moindre à cause d'une faible résistance de base [22].

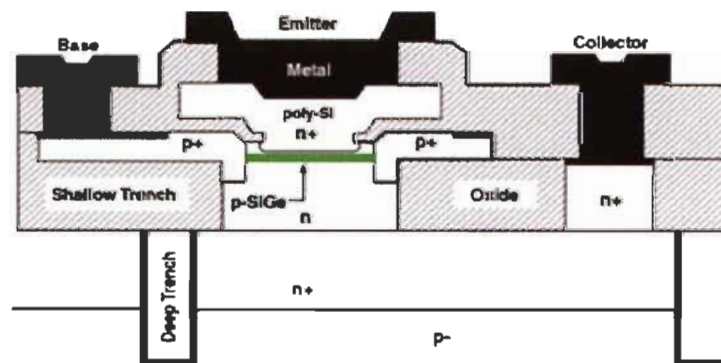


Figure 1-5 Vu en coupe de la technologie SiGe HBT [22]

1.1.4 La technologie CMOS et LDMOS

Initialement mis en place au milieu des années 1960s, la technologie CMOS a initié une révolution dans l'industrie du semi-conducteur avec le développement de transistors plus petits et plus rapides. De nos jours, le CMOS domine le marché du numérique car il constitue la technologie la plus compétitive en termes de coût et offre par ailleurs des dispositifs à faible consommation en puissance. Pour les systèmes de télécommunications modernes, la technologie CMOS est très attractive puisqu'elle permet une intégration monolithique des circuits analogiques et numériques. A ce titre, d'importants progrès ont

été réalisés pendant ces dernières années pour développer la technologie RF-CMOS dédiées aux applications radiofréquences. Pour exemple, les dispositifs prévus en fabrication pour l'année 2011 selon l'ITRS présentent une fréquence de transition maximale de 310 GHz pour une longueur de grille de 32 nm [23].

La Figure 1-6 illustre la vue en coupe d'un transistor NMOS. Ce dispositif, fabriqué sur un substrat de silicium de type p, comporte deux régions ohmiques symétriques fortement dopées n, formant la source et le drain. Une région de polysilicium, isolée du substrat par une couche d'oxyde de silicium, forme la grille du transistor. Le potentiel du substrat est souvent pris en compte puisqu'il influence les performances du dispositif. La connexion au substrat est assurée par le « bulk » qui est une région dopée p+. Le transistor PMOS est obtenu en inversant tous les profils de dopage par rapport au NMOS.

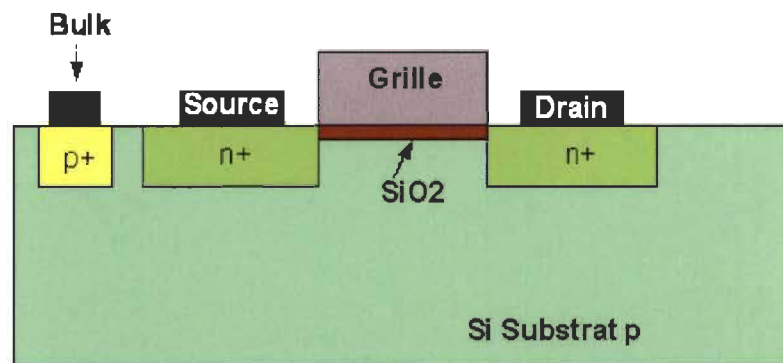


Figure 1-6 Vue en coupe d'un transistor NMOS

Le principe de fonctionnement d'un transistor CMOS est caractérisé par différentes régions d'opération. Lorsque la différence de potentiel entre la grille et la source, V_{gs} , est nulle ou inférieure à une tension de seuil V_{th} , il ne se passe rien et aucun courant drain-source n'est possible. Le transistor est dit bloqué.

Au fur et à mesure que cette différence de potentiel augmente, les charges s'accumulent à l'interface de la jonction semi-conducteur-oxyde, créant tout d'abord une zone de « déplétion », puis une zone « d'inversion » lorsque la différence de potentiel est suffisamment grande. Si cette dernière devient supérieure à la tension de seuil V_{th} , un canal de conduction se crée entre les deux zones dopées n^+ aussi longtemps que la différence de potentiel entre le drain et la source (V_{ds}) reste inférieure à ce seuil. Dans ce cas, le canal de conduction se comporte comme une résistance et le courant drain-source I_{ds} est linéaire par rapport au potentiel de drain. Le transistor fonctionne en mode linéaire.

Si V_{ds} augmente et devient supérieur à V_{th} , il arrive un phénomène de pincement du canal avant que le transistor entre en zone de saturation. Dans ce cas, la densité de courant augmente jusqu'à ce que les porteurs atteignent leur vitesse limite et le courant I_{ds} devient alors constant et ne dépend plus que de V_{gs} . Le transistor est dit saturé et il est équivalent à un générateur de courant commandé (non linéairement) en tension. La tension de claquage de l'oxyde qui est relativement faible constitue le principal inconvénient de la technologie CMOS, ce qui limite son utilisation aux applications « low-voltage ».

La technologie LDMOS constitue une alternative au CMOS, dans l'intégration de circuits intégrés RF sur silicium pour des applications haute tension et à puissance élevée [24]. Les transistors LDMOS, introduits en 1972, sont en effet caractérisés par une tension de claquage très élevée qui peut aller jusqu'à 250V suivant les procédés d'intégration. Ces dispositifs sont typiquement fabriqués sur un substrat dopé p^+ lequel comporte une couche épitaxiale légèrement dopée comme le montre la Figure 1-7. Pour bénéficier d'une tension de claquage élevé, une région de drain à diffusion latérale légèrement dopée N est implantée. Cette région est conçue pour supporter un champ électrique uniforme durant le claquage.

Par ailleurs, un canal de conduction est formé par la présence d'une région légèrement dopée P en dessous de la grille. La longueur du canal est courte, résultant ainsi à une fréquence d'opération élevée. Une région de diffusion nommée « P+ sinker » est, en outre, utilisée pour relier directement la source au substrat, ce qui permet de s'affranchir d'une connexion externe entre la source et la masse. Ceci permet d'éliminer les inductances parasites résultantes et d'améliorer le gain du dispositif.

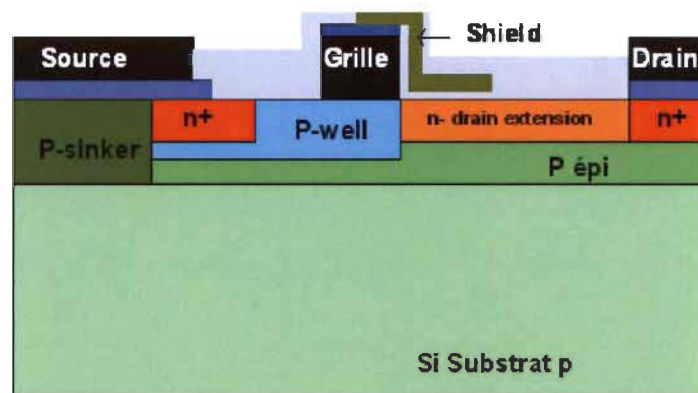


Figure 1-7 Vue en coupe d'un transistor LDMOS

1.2 Étude comparative des différentes technologies d'intégration et état de l'art sur les amplificateurs de puissance pour la téléphonie mobile

Les performances des PAs destinées à la téléphonie mobile sont quantifiées en termes de puissance de sortie, de linéarité et d'efficacité. A cela s'ajoute des considérations supplémentaires relatives à la compétitivité commerciale, telles que le coût, la taille des circuits, la fiabilité ou le niveau d'alimentation.

Du point de vue des performances intrinsèques, les technologies d'intégration à base de semi-conducteur composite III-V sont plus favorables que celles à base de silicium, dans l'implémentation de PAs à haute puissance et ou à haute fréquence. La Figure 1-8 expose

une vue comparative sur les performances en termes de puissance et de fréquence, que peut fournir les dispositifs à base de GaAs, GaN, SiGe ou Si [25].

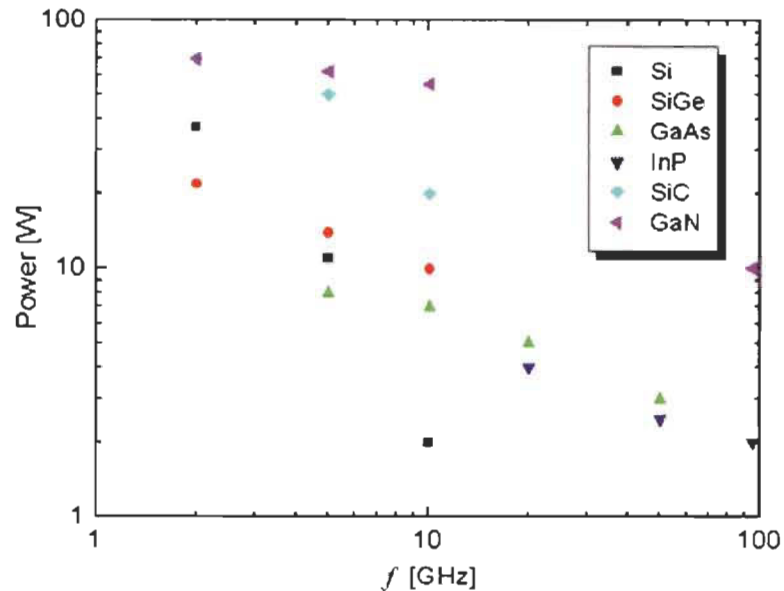


Figure 1-8 Performances puissance-fréquence relatives aux différents matériaux semi-conducteurs [25]

En comparaison avec le silicium, le GaAs a la particularité d'avoir une grande mobilité des électrons, ce qui offre la possibilité d'intégrer des transistors de puissance à hétérostructure pouvant opérer à des fréquences très élevées. En pratique, la technologie GaAs est utilisée pour des applications au-dessus de 2 GHz et occupe une part de marché de 10 à 15 % environ [26]. Dans le cas de la téléphonie mobile, les structures GaAs HEMT sont parfois utilisées dans l'implémentation de PA à haute puissance pour les stations de base. Les travaux présentés en [27] et [28] démontrent la fonctionnalité des PAs intégrés à base de GaAs HEMT pour les applications 3G. Le PA fabriqué par Motorola [28] opère sous une alimentation de 26 V et délivre une puissance maximale de 45 W avec une efficacité de 32%.

En parallèle à l'arséniure de gallium, il y a les procédés à base de nitrure de gallium (GaN) qui sont de plus en plus en expansion dans la conception de PA à forte puissance. Le matériau GaN constitue un semi-conducteur à large bandgap et est caractérisé par un champ de claquage très élevé. La combinaison de ces deux propriétés est un avantage majeur pour fabriquer des transistors à forte puissance. Les transistors HEMT-GaN apparaissent comme la technologie optimale pour la fabrication de PAs à hautes performances à cause de leurs intéressantes propriétés caractéristiques telles qu'une grande vitesse de saturation des électrons, une densité de puissance élevée ainsi que la capacité de fonctionner à haute température [[28]. Durant ces dernières années, différentes topologie de PA à base de HEMT-GaN, avec des performances variées ont été implémentées [29] [30] [31]. Dans [32] un exemple de PA applicable au protocole WCDMA est présenté. Ce dispositif fonctionne en classe E et délivre une puissance maximale de 20 W avec un gain de 13 dB et une efficacité de 73%. Ce type de PA est également dédié aux stations de base.

Malgré la supériorité reconnue des semi-conducteurs composites III-V par rapport au silicium dans le développement de PA performants, le cout engendré par la fabrication de tels dispositifs constitue un frein dans un contexte de production en masse. Les procédés d'intégration de transistors GaN ou GaAs étant plus chers, les technologies à base de silicium sont privilégiées pour la conception de modules d'amplification destinés au marché de la téléphonie mobile. Ce choix est d'autant plus motivé par la possibilité, dans les procédés à base de silicium, d'avoir une intégration monolithique des systèmes analogiques et numériques sur une même puce sous forme de SoC; ce qui permet une réduction de la surface d'intégration et par conséquent le coût de fabrication.

Les différents procédés à base de silicium, utilisés pour la fabrication de PAs, sont le CMOS, le LDMOS et le SiGe.

Le CMOS est la technologie la plus compétitive du marché et constitue un procédé de choix pour les systèmes de télécommunications modernes. Cependant, en comparaison avec les autres technologies disponibles, les performances RF en CMOS sont limitées par deux facteurs à savoir une faible tension de claquage des transistors, et des dispositifs passifs moins performants (pertes élevées, Q faible). Par conséquent, cette technologie est dominante dans les applications à basse tension avec des niveaux de puissance en sortie inférieurs à 1 W, à l'instar des téléphones cellulaires. A ce titre, le développement de PAs applicables au divers standards de la téléphonie mobile, a fait l'objet de nombreux travaux concluants ces dernières années, parmi lesquels ceux présentés au Tableau 1-2.

Afin de pallier à la limitation en puissance dans les transistors CMOS, la technologie LDMOS est utilisée pour des applications nécessitant une puissance élevée. Le procédé LDMOS permet en effet d'intégrer à partir des techniques de fabrication compatible avec le CMOS, des transistors de puissance à haute puissance, résultant de la tension de claquage très élevée dans les dispositifs LDMOS. De nos jours, cette technologie est de plus en plus plébiscitée pour l'implémentation de PAs pour les stations de base avec des performances optimales pour des fréquences allant jusqu'à 2 GHz - 3 GHz [39] [40] [41].

Tableau 1-2 Comparaison entre différentes publications récentes sur les PAs CMOS pour la téléphonie mobile

| Référence | Technologie | Topologie | Fréquence [GHz] | V_{dd} [V] | P_{out} [dBm] | PAE | Application |
|-----------|-------------------|-------------------------------|------------------------|--------------|-----------------|------|-------------------------------------|
| [33] | 0.18 μ m CMOS | 2 étages cascode | 1.95 | 3.4 | 25.5 | 45% | WCDMA |
| [34] | 0.5 μ m CMOS | 2 étages source commune | 1.75 | 3.3 | 25 | 33% | WCDMA |
| [35] | 65nm CMOS | 2 étages cascode + driver | 1.8 | 3.4 | 29.4 | 51% | WCDMA |
| [36] | 0.18 μ m CMOS | 3 étages Modulation amplitude | 1,75 | 3.3 1.8 | 27 | 34% | GSM/EDGE |
| [37] | 0.35 μ m CMOS | 2 étages source commune | 1.8 | 3 | 30.4 | 55% | GSM |
| [38] | 90nm CMOS | 1 étage source commune | Broadband 1.7 – 3.1 | 2.5 | 24.6 | 38.5 | UMTS/LTE/ GSM/WLAN /Bluetooth |

1.3 Revue de la littérature sur les amplificateurs de puissance (PAs) RF reconfigurables

1.3.1 Les PAs reconfigurables intégrés en technologie CMOS

L'évolution rapide du marché des télécommunications sans fil qui s'est opérée ces dernières années, en parallèle à la multiplication de divers protocoles numériques, a favorisé le développement de systèmes RF multistandards. Ceci est motivé par une demande croissante en terminaux flexibles de petite taille et à prix compétitifs. A ce titre plusieurs études exploitant les avantages que confère la technologie CMOS dans un

contexte de production à grande échelle, ont été menées pour développer des PAs multistandards sous forme de système-on-chip (SoC) ou system-in package (SiP).

En téléphonie mobile, les standards sont différenciés en fonction de la fréquence d'opération et des techniques de traitement des signaux requis. En fonction de chaque standard, il existe des spécifications établies par le 3GPP, concernant les performances requises pour le PA en termes de puissance en sortie, de gain, d'efficacité et de la linéarité. Ainsi la solution classique qui est généralement utilisée dans l'implémentation de PAs multistandards est de combiner dans un module d'amplification, différentes unités de PAs, chacun étant dédié à une bande d'opération spécifique. Actuellement, ce mode d'implémentation est répandue dans les dispositifs commercialisés à l'image du module d'amplification quatre bandes GSM/GPRS présenté par le fabricant Samsung [36].

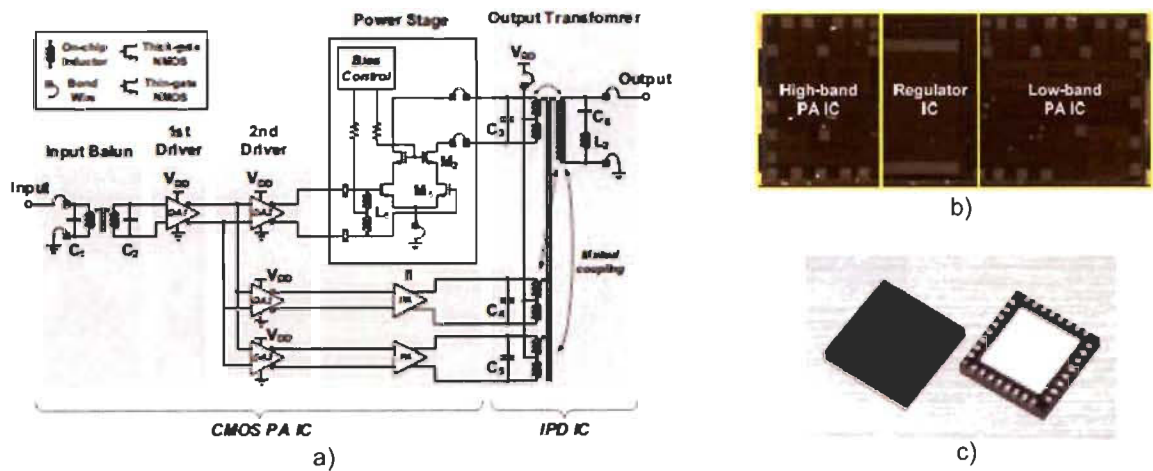


Figure 1-9 Module PA quatre bandes GSM/GPRS de Samsung [42]. a) Schéma électrique. b) Circuit intégré PA. c) module mis en boîtier

La Figure 1-9 montre le circuit intégré qui est composé de deux différents PAs, associés à un système de contrôle de la polarisation pour assurer un fonctionnement optimal dans les bandes GSM850, EGSM, DCS/PCS et GPRS. Pour ce qui est des performances, le module

délivre une puissance de 34.5 dBm avec une efficacité de 55% dans la bande GSM/EGSM puis dans la bande DCS/PCS, la puissance en sortie est de 32.5 dBm avec une efficacité de 52%.

A l'instar du dispositif ci-dessus, l'implémentation en parallèle de différents PAs permet d'avoir un système d'amplification multistandard avec des performances optimales relatives aux spécifications. Cependant cette technique induit une plus grande surface d'intégration à cause de la multiplication de circuits et composants. Une alternative à l'implémentation classique en parallèle consiste à modifier le mode de fonctionnement d'un seul PA suivant les besoins en termes de performances. Le niveau de puissance en sortie, le gain, la linéarité et l'efficacité sont des paramètres qui dépendent grandement des conditions de polarisation et de la charge en entrée et en sortie du PA. Ainsi les performances du PA peuvent être adaptées via une modulation de la polarisation et/ou une adaptation des impédances. Différentes topologies de PAs reconfigurables en CMOS basés sur une optimisation de l'adaptation des impédances ont été publiées dans la littérature.

S. Yun et H-J Yoo ont exploité ce concept pour proposer un PA à gain variable en se basant sur un réseau d'adaptation flexible [43]. Le principe de fonctionnement du dispositif consiste à reconfigurer le réseau d'adaptation entre les 2 étages de transistors. La

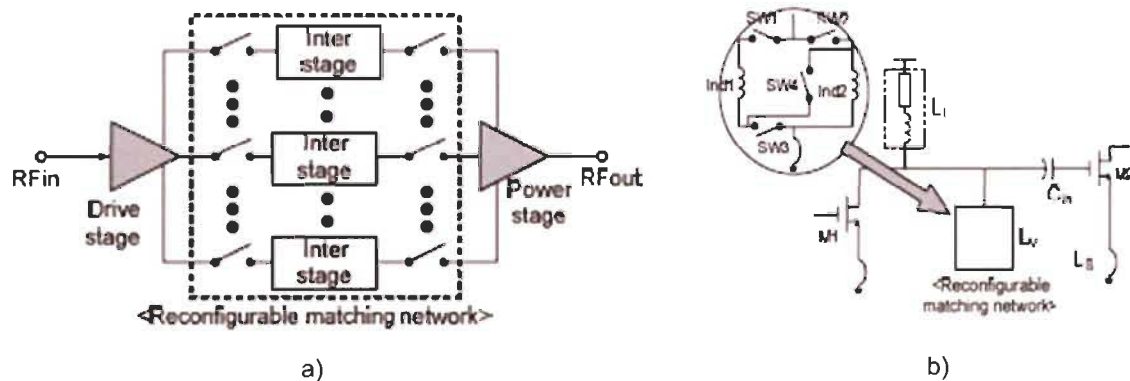


Figure 1-10 présente l'architecture du PA ainsi que le schéma du réseau d'adaptation flexible. Celui-ci est à base d'inductances à valeurs variables, réalisées à l'aide de switchers intégrés. Le circuit fabriqué en technologie CMOS 0.25 μm exhibe un gain de 18.2 dB, 10.3 dB, et 18.1 dB pour les bandes de fréquences 0.9 GHz, 1.75 GHz et 2.4 GHz, respectivement.

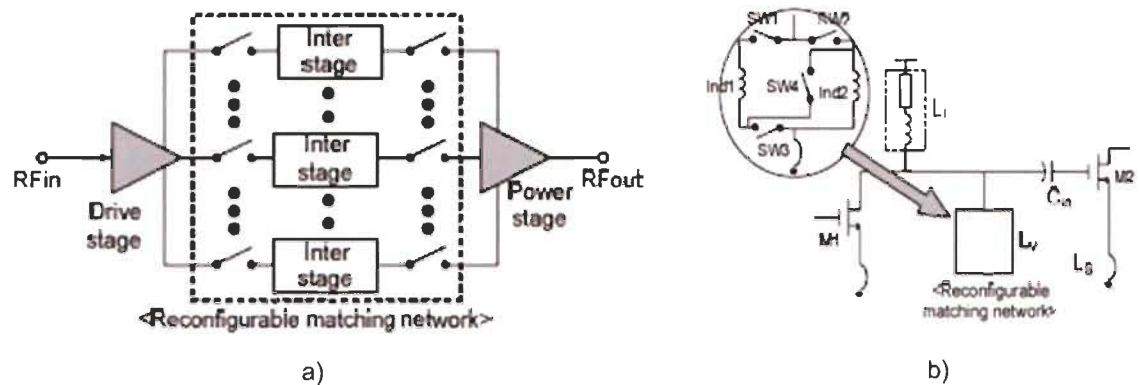


Figure 1-10 PA à gain variable par S.Yun et al. a) Schéma conceptuel. b) Réseau d'adaptation flexible [43].

D. Imanishi et al. ont également développé un PA multi-bandes en employant une approche similaire dans l'utilisation de composants passifs variables réalisés à l'aide de commutateurs, pour intégrer un système d'adaptation d'impédance reconfigurable [44]. Le dispositif présenté par ces auteurs est un PA utilisant une contre-réaction résistive et un circuit résonnant en parallèle comme le montre la Figure 1-11 a). Dans ce type de configuration, l'impédance en entrée est en fonction de la contre-réaction résistive et ce même concept peut aussi être appliqué pour l'adaptation d'impédance en sortie. Dans le cas présent, les auteurs ont adopté pour un PA différentiel avec un circuit résonnant en parallèle et des contre-réactions résistives à l'entrée ainsi qu'à la sortie. Le schéma électrique du PA multibande est présenté à la Figure 1-11 b). La fréquence de résonance du circuit

résonnant est contrôlée en variant la valeur de la capacité équivalente C et pour chaque fréquence d'opération, l'impédance en sortie est adaptée à $50\ \Omega$ en ajustant la résistance de contre-réaction. L'ajustement des valeurs de la capacité ainsi que la résistance est fait à l'aide de composants discrets et d'interrupteur CMOS. La configuration des commutateurs, relative au fonctionnement dans les quatre bandes de fréquence, est exposée à la Figure 1-11 c).

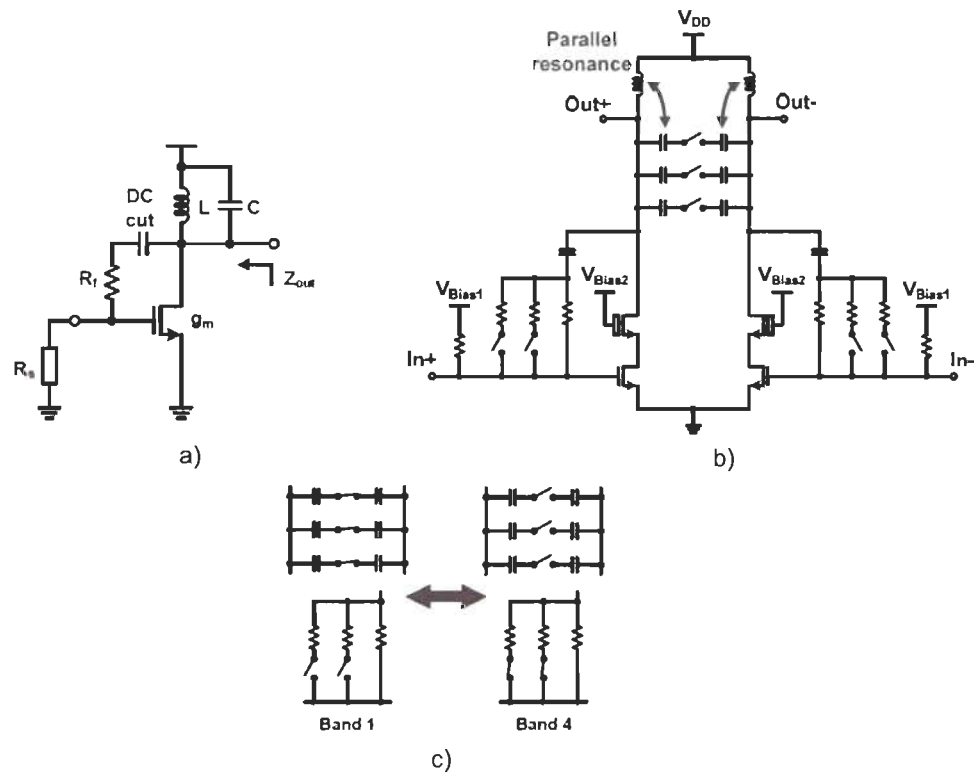


Figure 1-11 PA multi-bandes proposé par D. Imanishi et al. a) PA à contre-réaction résistive et résonance en parallèle. b) Schéma complet du PA de D. Imanishi et al. c) Configuration des interrupteurs pour les quatre bandes d'opération [44].

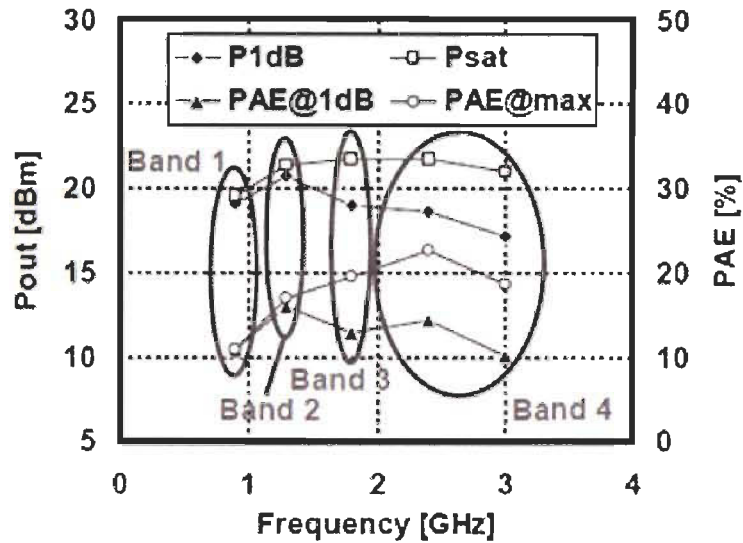


Figure 1-12 Performances du PA multi-bandes proposé par D. Imanishi et al. [44]

Au niveau des résultats, Figure 1-12 montre de bonnes performances en termes de puissance dans la gamme de fréquence 0.9 GHz–3 GHz, avec cependant une efficacité maximale inférieure à 30%.

Une autre configuration de PA reconfigurable applicable aux applications GSM/EDGE et basé sur un réseau d'adaptation agile, a été introduit par H. Kim et al. en [45]. L'adaptation des impédances en entrée de l'amplificateur est assurée en connectant l'entrée à un balun tandis que pour la sortie, le réseau d'adaptation est constitué d'un transformateur RF ajustable. La reconfigurabilité au niveau du transformateur est assurée par un varactor intégré comme le montre la Figure 1-13. Le PA multi-modes est totalement intégré en technologie CMOS et peut délivrer une puissance maximale de 32 dBm avec une efficacité de 45 % pour les applications GSM et pour le mode EDGE, la puissance mesurée est de 27.5 dBm avec une efficacité de 28%.

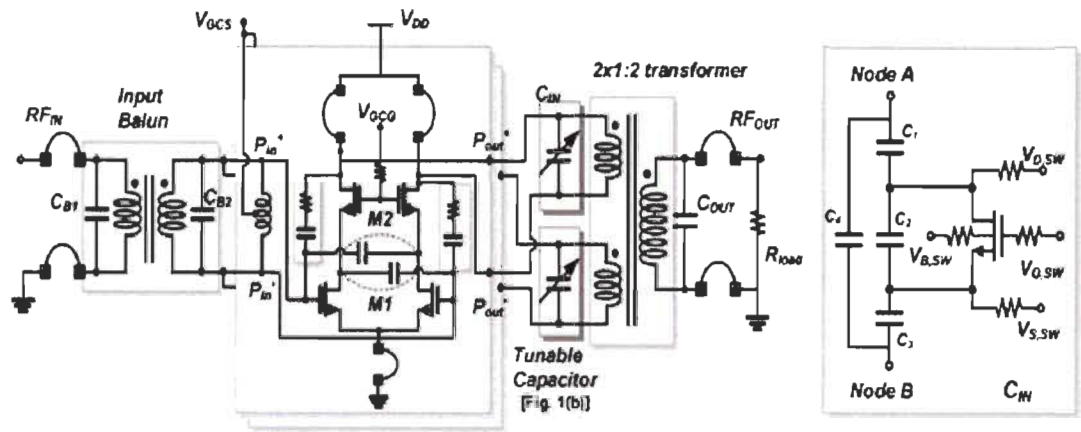


Figure 1-13 a) PA reconfigurable CMOS présenté par H. Kim et al. (b) High power Varactor [45].

En résumé, la réalisation de PAs reconfigurables nécessite la disponibilité de systèmes d'adaptation d'impédance agile. En technologie CMOS, ces réseaux d'adaptation d'impédance reconfigurables sont implémentés à l'aide de composants passifs intégrés. Malgré la disponibilité de ces composants en technologie submicronique, leurs performances sont limitées en termes de facteur de qualité et de pertes, ce qui se traduit généralement au niveau du PA, par une dégradation de l'efficacité et de la linéarité.

1.3.2 Les PAs reconfigurables à base de composants RF-MEMS

La récente émergence de la technologie RF-MEMS a ouvert la voie vers de nouvelles solutions d'implémentation de systèmes RF agiles plus performants grâce aux avantages démontrés par les microsystèmes électromécaniques en radiofréquence (facteur de qualité Q très élevé, grande linéarité, faibles pertes...). Ainsi plusieurs recherches et études portant sur les amplificateurs accordables à base de RF-MEMS, ont été menées au cours de la dernière décennie. Les travaux répertoriés dans la littérature permettent de classer les PAs reconfigurables à base de RF-MEMS publiés en 3 catégories : les PAs à niveau de

puissance variable, les PAs à fréquence d'opération variable et les PAs à classe ajustable. Les sections suivantes exposent les différentes solutions d'intégration de PAs reconfigurables à base de RF MEMS publiées.

1.3.2.1 PAs à niveau de puissance variable

M. Kim et al. (2001) ont proposé un PA en technologie GaAs pouvant fournir deux niveaux de puissance distincts en commutant le signal entre deux transistors [46]. Les deux transistors de type p-HEMT GaAs sont de taille et de polarisation différentes. La commutation du signal est assurée par un interrupteur MEMS intégré monolithiquement avec les transistors. La structure du PA est représentée à la Figure 1-14.

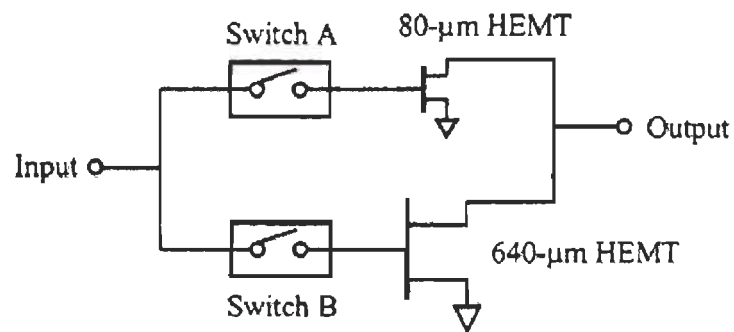


Figure 1-14 PA à puissance accordable proposé par M. Kim et al. (2001) [46].

Les résultats de mesure obtenus par les auteurs et représentés à la Figure 1-15, démontrent qu'un gain maximal de 13.2 dB ou de 11.5 dB peut être atteint à 10 GHz suivant l'état de commutation. Une efficacité maximale de 28.1% est délivrée par le PA pour une puissance en entrée de 0.5 dB lorsque l'interrupteur A est activé. Inversement, lorsque l'interrupteur B est actif, l'efficacité maximale enregistrée est de 15.3% pour une puissance en entrée de 8 dBm.

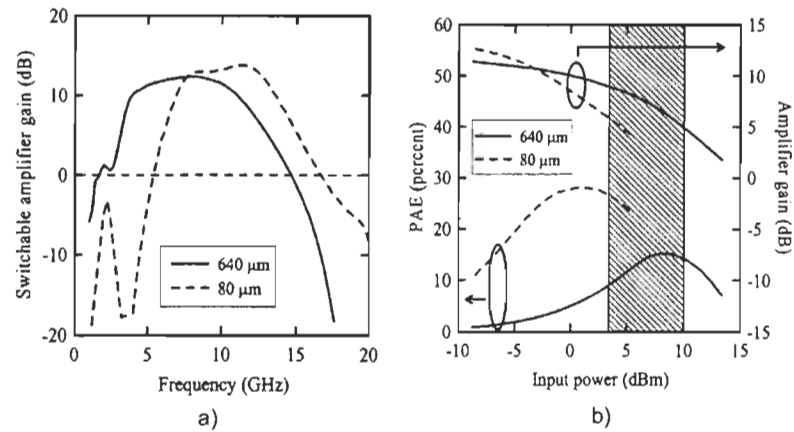


Figure 1-15 Performances du PA à puissance accordable proposé par M. Kim et al. (2001). (a) Gain en fonction de la fréquence. (b) Efficacité et gain en fonction de la puissance d'entrée [46].

A travers ces travaux, les chercheurs ont démontré le potentiel des dispositifs MEMS dans l'implémentation de PA reconfigurable. Toutefois, cette technique permet uniquement de contrôler le niveau de puissance en sortie du PA, ce qui limite la flexibilité du dispositif. En alternative, des PAs pouvant aussi être reconfigurés en fréquence d'opération, sont convoités pour les circuits RF d'émetteur-récepteur multi-bande et multi-mode.

A ce titre, C Zhang et A. E. Fathy (2009) ont développé un PA en GaAs, capable de fonctionner sur deux bandes de fréquences avec des niveaux de puissance différents [[47]. L'approche utilisée par les auteurs est la combinaison d'un réseau d'adaptation reconfigurable à une surface active modulable. La Figure 1-16 (a) représente le concept du PA multi-mode et multi-bande.

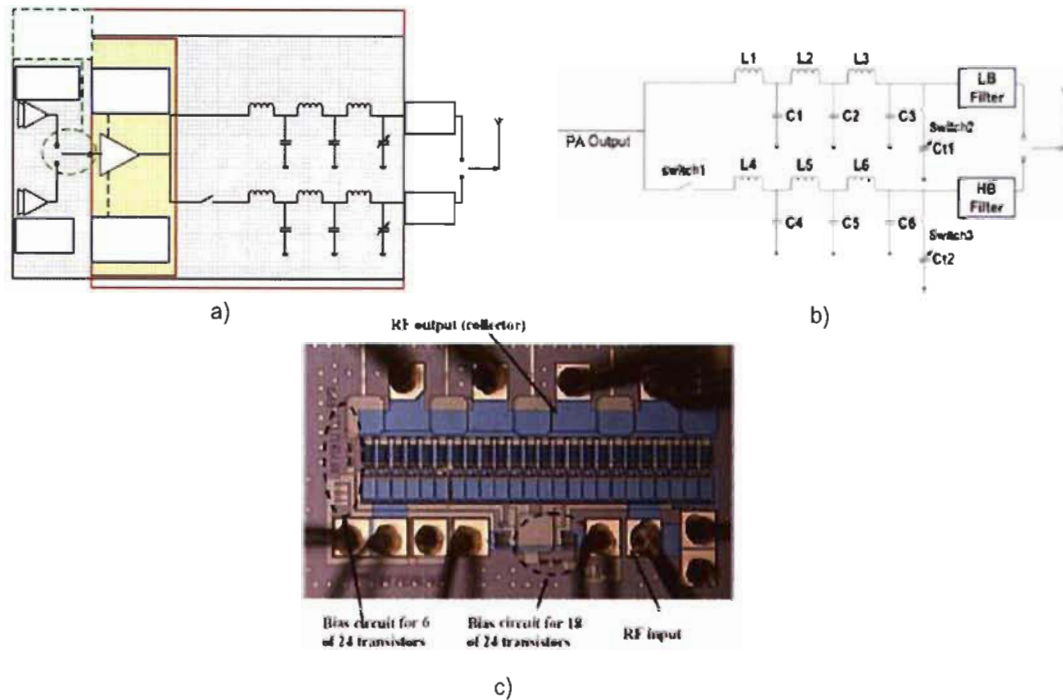


Figure 1-16 a) PA multi-bande et multi-mode proposé par C Zhang et A. E. Fathy (2009). b) Réseau d'adaptation reconfigurable. c) Surface active modulable [47].

Le réseau d'adaptation reconfigurable est implémenté à l'image d'un duplexeur avec deux tronçons de réseau d'adaptation agile et un interrupteur MEMS, comme le montre la Figure 1-16 b). Le système d'adaptation reconfigurable permet d'ajuster l'impédance en fonction de la fréquence d'opération, ce qui permet d'avoir l'efficacité élevée en « high-band » et en « low-band ».

La surface active modulable est formée de 24 transistors séparés en deux groupes de 6 et de 18 respectivement, puis d'un interrupteur MEMS. Suivant que le PA opère en « high-band » ou « low-band », un groupe de transistors est activé grâce à l'interrupteur MEMS qui permet de commuter le signal. Ainsi, le niveau de puissance de puissance en sortie du PA peut varier suivant deux états. Une image de la surface active modulable est représentée ci-dessous à la Figure 1-16 c).

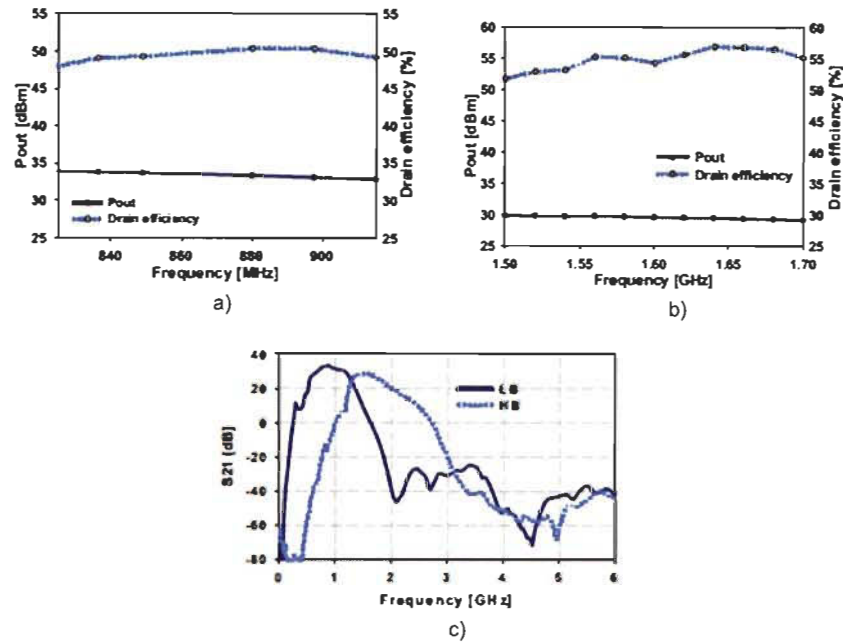


Figure 1-17 performances du PA multi-bande/ multi-mode par C Zhang et A. E. Fathy, 2009). a) Low-band. b) High-band. c) Gain [[47].

Les performances obtenues par c. Zhang et A. E. Fathy sont exposées à la Figure 1-17. Les résultats démontrent un niveau de puissance supérieur ou égale à 30 dBm avec une efficacité de près de 50% et un gain supérieur à 20 dB, pour les deux modes d'opération.

1.3.2.2 PAs à fréquence d'opération reconfigurable

La reconfigurabilité en fréquence est une notion qui est convoitée dans l'implémentation de PAs multi-bandes et multi-modes car les impédances présentées par le circuit d'amplification varient considérablement en fonction de la fréquence d'opération. Alternativement aux systèmes à larges bandes, la flexibilité fréquentielle permet de modifier, à chaque bande de fréquence, l'impédance requise pour des performances optimales du PA.

Fukuda, en collaboration avec d'autres chercheurs, a intégré différentes structures de PA reconfigurable en fréquence démontrant de très bonnes performances en termes d'efficacité.

Le premier dispositif de PA reconfigurable présenté par Fukuda et Okazaki (2005), à la Figure 1-18 (a) est constitué d'un transistor FET connecté à un réseau d'adaptation d'impédance agile en entrée et en sortie [48]. Le PA fonctionne dans les bandes de fréquence 900 MHz, 1500 MHz et 2000 MHz. L'approche utilisée pour mettre en place le système d'adaptation reconfigurable est de combiner des lignes de transmission avec des stubs, ainsi que des interrupteurs MEMS qui ont pour fonction d'assurer une commutation entre les différents stubs selon la bande d'opération. La Figure 1-18 (b) montre le réseau d'adaptation en question. Lorsque le PA opère à la bande de fréquence i , l'interrupteur $SW(i-1)$ est activé, ce qui permet de connecter la ligne de transmission $TL(i)$, qui a une impédance caractéristique égale à celle du système, à l' i -ème stub pour assurer une adaptation d'impédance optimale dans la bande de fréquence $f(i)$. La longueur de la ligne de transmission $TL(i)$ ainsi que celle de l' i -ème stub, sont établies pour la bande de fréquence $f(i)$ selon la méthode d'adaptation à simple stub. Les performances du PA tri-bande fabriqué sont listées au Tableau 1-3 et la photographie du circuit est affichée à la Figure 1-18 (c).

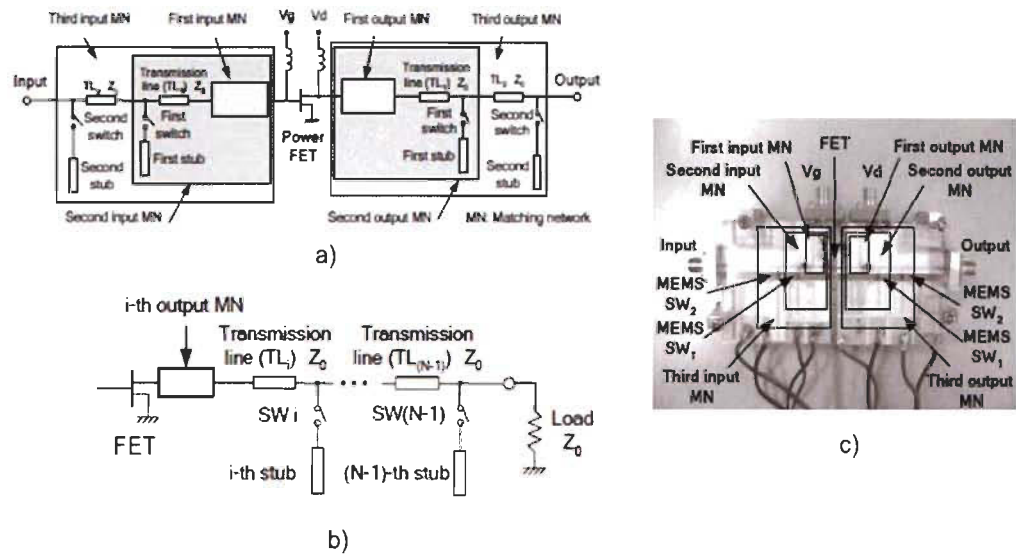


Figure 1-18 (a) PA tri-bande proposé par Fukuda et Okazaki (2005). (b) réseau d'adaptation reconfigurable. (c) Photographie du PA tri-bande [48].

Tableau 1-3 Performances du PA tri-bande [48]

| | | | |
|----------------------------|------|------|------|
| Fréquence [MHz] | 2000 | 1500 | 875 |
| Gain petit signal [dB] | 14 | 12.7 | 14 |
| PAE max [%] | 62 | 61 | 60 |
| P_{out} à PAE max [dB] | 29.3 | 29.6 | 29.8 |
| $Psat$ [dB] | 30 | 30 | 30.2 |

Une variante du PA initial a été introduite par Fukuda et al. (2006) et présenté à la Figure 1-19. Ce PA reconfigurable a la particularité de fonctionner sur quatre bandes fréquences 0.9/1.5/1.9 et 2 GHz [49]. Le dispositif est basé sur la même technique concernant l'emploi d'un réseau d'adaptation reconfigurable à base d'interrupteurs MEMS, de ligne de transmission et de stubs pour un fonctionnement sur différentes bandes d'opération.

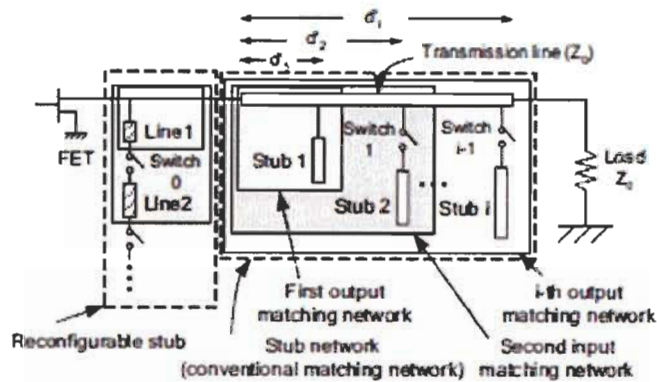


Figure 1-19 PA quad-bande proposé par Fukuda et al. (2006) [49].

En comparaison avec le précédent circuit, le réseau d'adaptation comporte dans ce cas un stub reconfigurable. Celui-ci a été conçu en se basant sur une adaptation double stub afin de pouvoir adapter convenablement l'impédance de sortie dans différentes bandes de fréquence tout en minimisant la longueur des lignes de transmission. Dans cette configuration, les lignes de transmission sont de longueur plus courte et par conséquent les dimensions du circuit sont réduites. Ceci est vérifié en analysant le Tableau 1-4 qui expose une comparaison des longueurs des lignes de transmission entre les deux circuits d'amplification.

Tableau 1-4 Longueur des lignes de transmission [49]

| | | | | |
|--------------------------|-----|-----|------|------|
| Mode [GHz] | 2.5 | 1.9 | 1.5 | 0.9 |
| Conventionnal d_i [mm] | 5.9 | 11 | 13.2 | 23.2 |
| Proposed d'_i [mm] | 3.4 | 6.4 | 9.6 | 13 |

En termes de performances, le nouveau PA reconfigurable sur quatre bandes délivre une puissance maximale supérieure à 30 dBm pour chaque bande de fréquence avec une

efficacité de 46%; 53%; 43% et 62% pour les bandes 0.9 GHz, 1.5 GHz; 1.9 GHz et 2.5 GHz respectivement [49].

Une nouvelle topologie de PA reconfigurable fabriqué sur un substrat LTCC et basé sur un réseau d'adaptation reconfigurable ainsi qu'un réseau de polarisation adaptable, a été également développée par Fukuda et al (2008) [50]. Le réseau de polarisation est reconfigurable sur chaque bande de fréquence et a été conçu, à l'image d'un RF choke, pour bloquer le signal RF pendant qu'un courant DC est fourni au transistor par la source de polarisation. Le réseau de polarisation reconfigurable permet d'éviter une dégradation du gain et de l'efficacité en s'affranchissant de l'utilisation d'une résistance de polarisation ou d'une inductance relativement élevée pour bloquer le signal RF. Le réseau de polarisation adaptable ainsi que le schéma du PA reconfigurable sont représentés à la Figure 1-20.

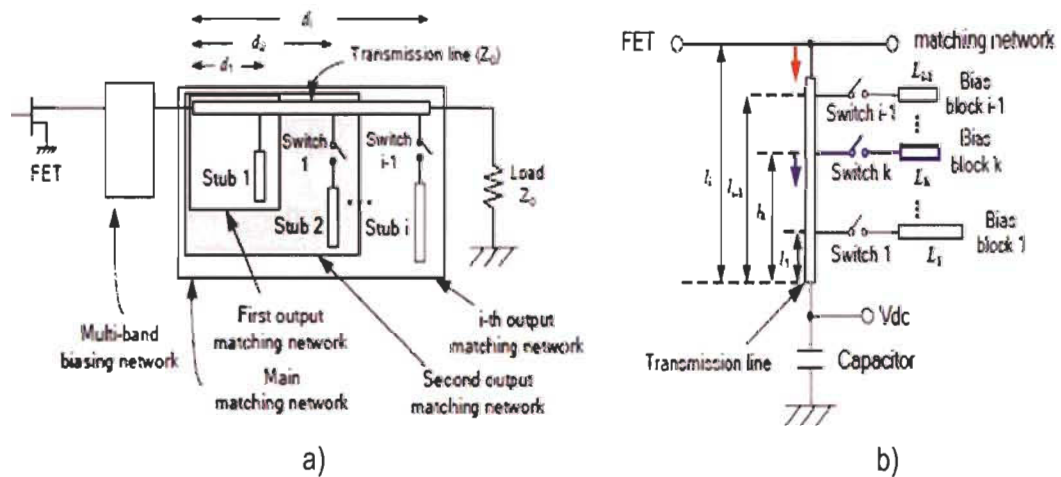


Figure 1-20 (a) PA quad-bande proposé par Fukuda et al. (2008). (b) réseau de polarisation reconfigurable [50].

Les performances atteintes sont similaires aux précédents dispositifs avec une efficacité de 55%; 52%; 52%, et 40% pour les bandes de fréquence 1 GHz; 1.5 GHz; 1.9 GHz; et 2.5 GHz respectivement [50].

En analysant les différents PA reconfigurables développés par Fukuda et al, il apparaît que le réseau d'adaptation reconfigurable constitue l'élément clé pour un fonctionnement du PA sur plusieurs bandes de fréquences avec de très bonnes performances. Cependant la taille des circuits fabriqués constituent le principal inconvénient car le réseau d'adaptation, constitué de tronçons variables intégrés à l'aide d'interrupteurs MEMS, est subdivisé en un nombre de sections correspond au nombre de bande d'opération. Ce dernier occupe une surface d'intégration relativement grande de l'ordre de plusieurs dizaines de millimètre carré en fonction du nombre de bandes.

1.3.2.3 PAs à classe d'opération ajustable

Les classes d'opération d'un PA diffèrent en termes de linéarité et d'efficacité, qui sont des paramètres conflictuels. Une grande efficacité est souvent obtenue au détriment de la linéarité et vice versa. Ainsi un PA à classe d'opération ajustable trouve son intérêt dans les systèmes multistandard requérant deux techniques différentes de modulation des signaux à savoir la modulation à enveloppe constante et à enveloppe variante. Pour ce faire P.J. Bell et al. (2006) ont proposé un PA opérant entre la classe linéaire A et la classe E plus efficace [51]. Le passage entre les deux classes d'opération est assuré à l'aide d'interrupteurs MEMS qui permettent de contrôler le système d'adaptation afin de présenter l'impédance optimale pour chaque classe d'opération. Une photographie de l'amplificateur à classe ajustable est représentée à la Figure 1-21. En termes de fonctionnalité, le Tableau 1-5

expose une comparaison des performances entre le PA à classe ajustable à base de MEMS et des PAs conventionnelles de classe A et E.

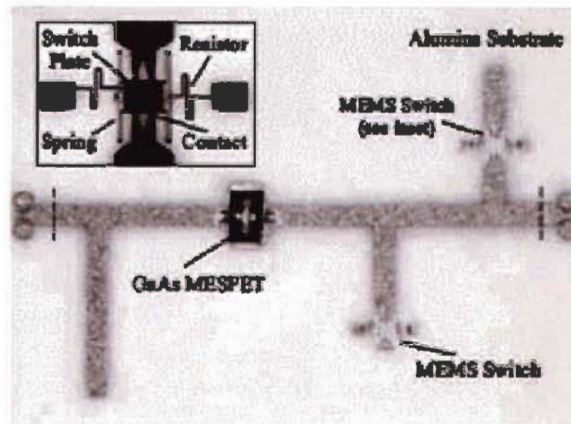


Figure 1-21 PA à classe ajustable proposé par P.J. Bell et al. (2006) [51].

Tableau 1-5 Comparatif des résultats de P.J. Bell et al. (2006) avec un amplificateur de classe A et de classe E conventionnel [51].

| Classe A | | | Classe E | | |
|-----------------|---------------|----------------|-----------------|---------------|----------------|
| Paramètre | Conventionnel | Reconfigurable | Paramètre | Conventionnel | Reconfigurable |
| $P_{out, 1dB}$ | 20.3 dBm | 19.7 dBm | $P_{out, max}$ | 20.7 dBm | 20.6 dBm |
| $Gain$ | 11 dB | 11 | $Gain$ | 7.9 dB | 7.8 dB |
| $\eta_{D, 1dB}$ | 27.5% | 26.6% | $\eta_{D, max}$ | 61.9 % | 58.3% |
| PAE_{1dB} | 25.3% | 24.1% | PAE_{max} | 53.2% | 49% |

En conclusion, l'intégration de PAs à de plus en plus performants et à cout réduit constitue un défi majeur pour les chercheurs et concepteurs face à l'évolution rapide du marché des télécommunications sans fils notamment pour la téléphonie mobile. A ce titre l'apport de la technologie MEMS permet de fabriquer des PAs reconfigurables en bande de fréquence et compacts sur des technologies standards et compétitifs tels que le CMOS. C'est dans ce

contexte que ce travail expose les différentes étapes de conception et de fabrication d'un PA ajustable à l'aide de composants MEMS RF. Une étude de différents concepts d'adaptation d'impédance avec des dispositifs MEMS RF sera, à cet effet exploré.

Chapitre 2 - Amplificateur de puissance RF

Par définition l'amplificateur de puissance RF permet, dans une chaîne RF, d'amplifier un faible signal d'entrée en générant un niveau élevé de puissance en sortie à partir d'une source de courant DC. Le PA est généralement conçu pour fournir une puissance maximale en sortie de l'ordre de centaines de milliwatts pour les terminaux mobiles et jusqu'à plusieurs watts pour les stations de base.

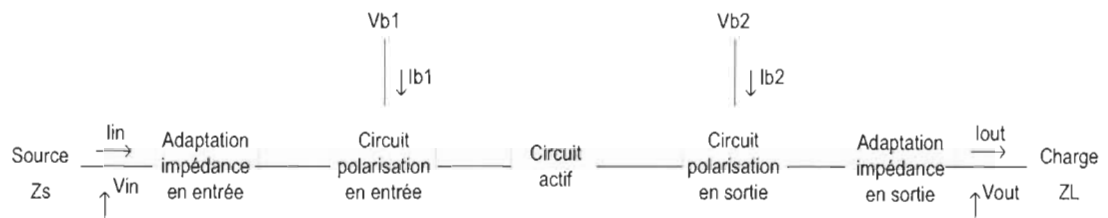


Figure 2-1 Structure générique d'un amplificateur RF

Considérant la structure générique d'un PA à un seul étage représentée à la Figure 2-1, le circuit d'amplification est constitué d'un circuit actif qui est le transistor, d'un système de polarisation en entrée et en sortie, de deux réseaux d'adaptation respectivement à l'entrée et à la sortie de l'amplificateur, ainsi que d'une source et d'une charge. Dans la chaîne RF, la charge peut être une antenne de transmission, un commutateur ou l'étage d'amplification suivant, tandis que la source peut matérialiser un générateur de signaux, un étage d'amplification précédent ou la sortie d'un bloc RF en amont de la chaîne. Les réseaux d'adaptation en entrée et en sortie permettent de convertir respectivement les

impédances à l'entrée et à la charge afin d'assurer un fonctionnement optimal du PA. Le réseau de polarisation en entrée et en sortie permet de fixer la classe d'opération de l'amplificateur.

2.1 Les paramètres S

En radiofréquence, tout circuit ou dispositif peut être modélisé et représenté à la Figure 2-2 sous forme d'un quadripôle caractérisé par sa matrice de répartition encore appelée paramètres S [52]. Ceux-ci permettent de décrire le comportement électrique de circuits linéaires en fonction des signaux d'entrée. En considérant les ports du quadripôle comme l'équivalent d'une ligne de transmission d'un mode de propagation d'un guide d'onde, les paramètres S sont déterminés en fonction des ondes incidentes et des ondes réfléchies au niveau de chaque port.



Figure 2-2 Représentation du dispositif sous forme de quadripôle

La matrice de paramètres S est définie telle que :

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = [S] \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \text{ avec } [S] = \begin{bmatrix} S_{11} & S_{12} \\ S_{12} & S_{22} \end{bmatrix} \quad (2-1)$$

$$\begin{cases} b_1 = S_{11}a_1 + S_{12}a_2 \\ b_2 = S_{21}a_1 + S_{22}a_2 \end{cases} \quad (2-2)$$

S_{11} : coefficient de réflexion en entrée lorsque la sortie est adaptée

$$S_{11} = \left[\frac{b_1}{a_1} \right] \text{ avec } a_2=0 \quad (2-3)$$

S_{12} : coefficient de transmission inverse lorsque l'entrée est adaptée

$$S_{12} = \left[\frac{b_1}{a_2} \right] \text{ avec } a_1=0 \quad (2-4)$$

S_{21} : coefficient de transmission directe lorsque la sortie est adaptée

$$S_{21} = \left[\frac{b_2}{a_1} \right] \text{ avec } a_2=0 \quad (2-5)$$

S_{22} : coefficient de réflexion en sortie lorsque l'entrée est adaptée

$$S_{22} = \left[\frac{b_2}{a_2} \right] \text{ avec } a_1=0 \quad (2-6)$$

Les propriétés électriques de l'amplificateur de puissance telles que le gain, les pertes d'insertion, les pertes de réflexion ainsi que la stabilité peuvent être définies en fonction des paramètres S.

2.2 Critère de stabilité

La stabilité de l'amplificateur constitue la principale caractéristique à assurer dans un premier temps afin d'éviter les oscillations au niveau du circuit actif, lesquelles ne sont pas désirées. Ces oscillations apparaissent lorsque les ports en entrée et en sortie du quadripôle présentent respectivement une résistance négative. En termes de coefficients de réflexion, l'amplificateur est alors stable si les coefficients de réflexion Γ_{in} et Γ_{out} , associés respectivement aux impédances en entrée et en sortie, ont leur module inférieur à 1 [52].

L'analyse de stabilité de l'amplificateur s'effectue en considérant deux critères qui sont définis en fonction des impédances de la charge et de la source. L'amplificateur est inconditionnellement stable quelque soient les charges passives placées en entrée et en sortie si les coefficients de réflexion à la source et à la charge sont respectivement inférieurs à 1, soit :

$$|\Gamma_S| < 1$$

$$|\Gamma_L| < 1$$

$$\text{Et } |\Gamma_{in}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1-S_{22}\Gamma_L} \right| < 1 \quad (2-7)$$

$$|\Gamma_{out}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \right| < 1 \quad (2-8)$$

Cette condition suffisante et nécessaire pour la stabilité inconditionnelle peut être étudiée à partir du facteur de stabilité de Rollet nommé K et du déterminant de la matrice de paramètre S qui est Δ . Ainsi une stabilité inconditionnelle est assurée si les deux conditions sur K et Δ sont respectées, à savoir :

$$|\Delta| = |S_{11}S_{22} + S_{12}S_{21}| < 1 \quad (2-9)$$

$$K = \frac{1-|S_{11}|^2-|S_{22}|^2+|\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (2-10)$$

Si ces deux conditions ne sont pas simultanément respectées, l'amplificateur est défini comme étant potentiellement instable. C'est-à-dire qu'il existe des valeurs de Γ_S et Γ_L pour lesquelles le dispositif peut osciller. Dans ce cas, la stabilité en entrée et en sortie est déterminée par des cercles de stabilité dont les équations sont :

$$\left| \Gamma_L - \frac{(S_{22} - \Delta S_{11}^*)}{|S_{11}|^2 - |\Delta|^2} \right| = \left| \frac{S_{12} S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (2-11)$$

$$\left| \Gamma_S - \frac{(S_{11} - \Delta S_{22}^*)}{|S_{11}|^2 - |\Delta|^2} \right| = \left| \frac{S_{12} S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (2-12)$$

Les cercles de stabilité en entrée et en sortie délimitent les régions stables et instables de l'amplificateur. Les zones stables en entrée et en sortie sont déterminées suivant les considérations sur les modules respectifs de S_{11} et S_{22} . Par exemple si $|S_{11}| < 1$ alors la zone contenant le centre de l'abaque de Smith est considérée comme la région stable de l'amplificateur. La même analyse est valable pour la stabilité en sortie si $|S_{22}| < 1$.

2.3 Les paramètres caractéristiques d'un amplificateur de puissance RF

Un amplificateur de puissance RF est caractérisé par différents paramètres quantitatifs qui sont : la puissance, le gain en puissance, l'efficacité d'amplification et la linéarité. Ces paramètres sont décrits par la suite en se basant sur la théorie des amplificateurs RF exposée en [53].

2.3.1 La puissance

Il existe deux grandes catégories de puissance dans un amplificateur de puissance RF : la puissance DC et la puissance RF.

2.3.1.1 La Puissance DC

La puissance DC, aussi appelée puissance consommée, correspond à la puissance reçue par l'amplificateur. Cette puissance provient notamment des sources de polarisation qui débitent un courant et une tension continus. La puissance DC se calcule à partir de l'expression suivante :

$$P_{DC} = V_{b1}I_1 + V_{b2}I_2 \quad (2-13)$$

2.3.1.2 La Puissance RF

Il existe plusieurs types de puissance RF que sont :

- La puissance délivrée à la charge

$$P_L = \frac{1}{2} |I_L|^2 Re[Z_L] \quad (2-14)$$

- La puissance disponible de la source

$$P_{AVS} = \frac{|V_S|^2}{8Re[Z_S]} \quad (2-15)$$

- La puissance réellement fournie à l'amplificateur

$$P_{IN} = \frac{1}{2} |I_{IN}|^2 Re[Z_{IN}] \quad (2-16)$$

- Et la puissance disponible de l'amplificateur

$$P_{AVA} = \frac{|V_{OUT}|^2}{8Re[Z_{OUT}]} \quad (2-17)$$

La Figure 2-3 illustre les différentes puissances mises en jeu dans le PA.

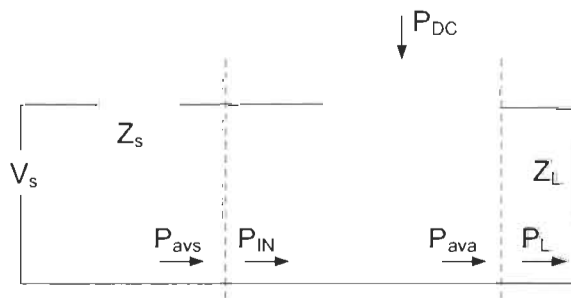


Figure 2-3 Différents types de puissance en jeu.

2.3.2 *Le gain en puissance*

A l'image de la puissance RF, il y a plusieurs variantes pour le gain en puissance de l'amplificateur : le gain en puissance d'opération, le gain en puissance transducique et le gain en puissance disponible.

Le gain en puissance d'opération est défini comme le rapport entre la puissance délivrée à la charge et la puissance fournie à l'amplificateur :

$$G_p = \frac{P_L}{P_{IN}} \quad (2-18)$$

Le gain en puissance transducique est le rapport entre la puissance délivrée à la charge et la puissance disponible de la source :

$$G_T = \frac{P_L}{P_{AVS}} \quad (2-19)$$

Le gain en puissance disponible s'exprime comme le rapport entre la puissance disponible à l'entrée de l'amplificateur et la puissance disponible à la source :

$$G_A = \frac{P_{AVA}}{P_{AVS}} \quad (2-20)$$

Contrairement à un amplificateur faible bruit, l'amplificateur de puissance a pour rôle de maximiser la puissance RF en sortie lieu et place du gain.

2.3.3 *L'efficacité*

L'efficacité ou le rendement constitue la capacité de l'amplificateur à délivrer une certaine quantité de puissance à la charge en minimisant la puissance qu'il dissipe. Ce paramètre est crucial dans la conception d'un amplificateur de puissance pour les systèmes

mobiles de télécommunications puisque l'autonomie des terminaux dépend grandement de l'efficacité en puissance. Il existe différentes définitions pour quantifier l'efficacité d'un amplificateur de puissance à savoir le rendement de drain, le rendement en puissance ajoutée et le rendement global.

Le rendement de drain est le rapport entre la puissance dissipée dans la charge et la puissance DC.

$$\eta = \frac{P_L}{P_{DC}} \quad (2-21)$$

Le rendement en puissance ajoutée permet d'évaluer l'efficacité de l'amplificateur en tenant en compte le gain en puissance d'opération du dispositif.

$$PAE = \frac{P_L - P_{IN}}{P_{DC}} = \eta \left(1 - \frac{1}{G_P} \right) \quad (2-22)$$

Le rendement global est défini comme le rapport entre la puissance délivrée à la charge et la puissance totale fournie à l'amplificateur, c'est à dire la somme de la puissance en entrée et la puissance DC.

$$\eta_{global} = \frac{P_L}{P_{IN} + P_{DC}} \quad (2-23)$$

2.3.4 La linéarité

La linéarité constitue une caractéristique essentielle de l'amplificateur de puissance RF qui influe grandement sur les paramètres du PA tels que la puissance et le rendement maximal. A faible niveau de puissance le comportement de l'amplificateur est proche d'un fonctionnement linéaire. Le signal de sortie est proportionnel à la tension en entrée et est approximée par l'expression ci-dessous :

$$V_s(t) = k_0 + k_1 V_e(t) \quad (2-24)$$

où k_1 est le gain en tension.

Cependant lorsque l'amplificateur est soumis à de fortes puissances d'entrée pour avoir un rendement maximal, il se produit un phénomène de saturation de la puissance en sortie. Les signaux subissent ainsi des distorsions dues aux conversions d'amplitude AM-AM et de phase AM-PM. Il en résulte un fonctionnement non linéaire de l'amplificateur et une génération de signaux parasites pouvant dégrader la qualité de réception. Le comportement non linéaire du PA peut être approximé par un polynôme du $n^{\text{ième}}$ degré qui s'écrit :

$$V_s(t) = k_1 V_e(t) + k_2 V_e^2(t) + k_3 V_e^3(t) + \dots + k_n V_e^n(t) \quad (2-25)$$

La limite du fonctionnement de l'amplificateur en linéaire, dans le cas d'un seul signal RF, est dénommé le point de compression à 1dB (CP1). Ce dernier dénote le niveau de puissance à partir duquel le gain en petit signal est réduit de 1 dB, comme le montre la Figure 2-4.

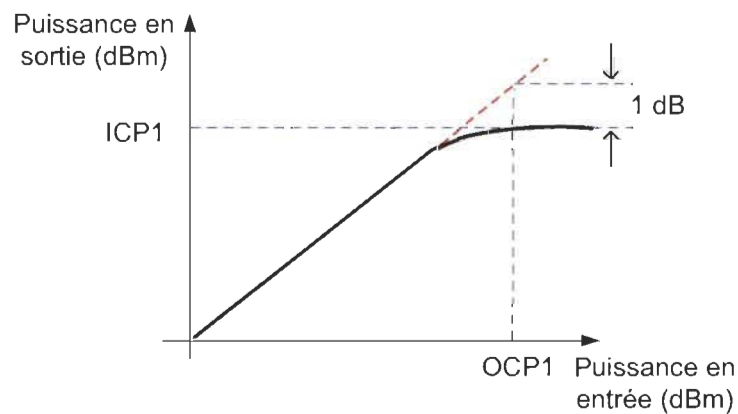


Figure 2-4 Point de compression 1dB

Dans les systèmes de télécommunications, l'impact des non-linéarités de l'amplificateur de puissance dépend des applications et notamment du type de modulation utilisé. Dans les systèmes utilisant une modulation de fréquence, tel que le GSM ou le Bluetooth, les considérations sur la linéarité sont moindres car l'amplitude de l'enveloppe est constante et les non-linéarités au niveau de la phase peuvent être facilement atténuées aussi longtemps que la bande passante du signal modulé reste inférieure à la fréquence de la porteuse. Par contre pour les systèmes modernes à l'image du WCDMA, EDGE, LTE, etc., utilisant des schémas de modulation en amplitude et en phase (QPSK, QAM,...), il devient crucial de préserver une grande linéarité d'amplification puisque l'information transmise dans ce cas est portée par la variation de la phase et de l'amplitude de l'enveloppe du signal.

Le comportement non-linéaire de l'amplificateur de puissance est caractérisé par deux types de distorsions : les distorsions harmoniques et les distorsions d'intermodulation. Une analyse mathématique permet de comprendre ces phénomènes de non-linéarités.

2.3.4.1 Les distorsions harmoniques

Soit $V_s(t)$ la fonction de transfert non linéaire de l'amplificateur de puissance tel que :

$$V_s(t) = k_1 V_e(t) + k_2 V_e^2(t) + k_3 V_e^3(t) + \dots + k_n V_e^n(t) \quad (2-26)$$

où $V_e(t)$ représente le signal d'entrée de l'amplificateur tel que, $V_e(t) = A \cos \omega t$ on a :

$$V_s(t) = k_1 A \cos \omega t + k_2 A \cos^2 \omega t + k_3 A \cos^3 \omega t + \dots + k_n A \cos^n \omega t \quad (2-27)$$

$$V_s(t) = \frac{k_2 A^2}{2} + \left(k_1 A + \frac{3k_3 A^3}{4}\right) \cos \omega t + \frac{k_2 A^2}{2} \cos 2\omega t + \frac{k_3 A^3}{4} \cos 3\omega t + \dots \quad (2-28)$$

Après développement il apparaît des termes sous la forme $K(A)\cos(n\omega t)$ qui représentent les harmoniques du signal amplifié tandis que le terme en fonction de la fréquence d'entrée représente la fondamentale.

La distorsion harmonique correspond en effet à une génération de nouvelles composantes fréquentielles à des fréquences multiples de la fréquence fondamentale. La fréquence de la $n^{\text{ième}}$ composante harmonique correspond à n fois la fondamentale. Ces nouvelles composantes ne sont pas désirées lorsqu'elles occupent la bande spectrale utile en réception et peuvent être éliminées par filtrage à la sortie de l'amplificateur de puissance. La Figure 2-5 illustre le concept des distorsions harmoniques.

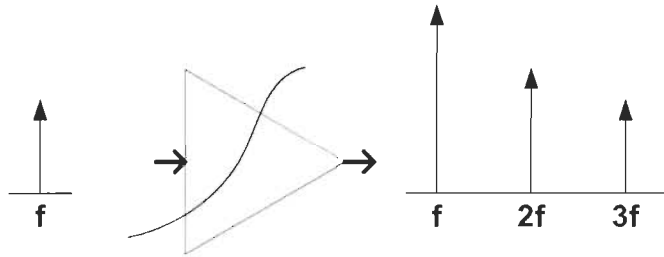


Figure 2-5 Distorsions harmoniques à la sortie de l'amplificateur de puissance

2.3.4.2 Les distorsions d'intermodulation

Les distorsions d'intermodulation du PA sont quantifiées à partir d'un test à deux porteuses. Celui-ci consiste à faire varier l'enveloppe du signal pour utiliser l'amplificateur sur toute sa dynamique.

Soit un signal d'entrée composé de deux sinusoïdes de fréquences f_1 et f_2 et d'amplitude A tel que :

$$V_e(t) = A\cos\omega_1 t + A\cos\omega_2 t \text{ Avec } \omega_n = 2\pi f_n \quad (2-29)$$

En prenant le modèle non-linéaire de l'amplificateur, on dénote pour la sortie :

$$V_s(t) = k_1 A(\cos\omega_1 t + \cos\omega_2 t) + k_2 A^2(\cos\omega_1 t + \cos\omega_2 t)^2 + k_3 A^3(\cos\omega_1 t + \cos\omega_2 t)^3 + \dots \quad (2-30)$$

En développant l'expression mathématique ci dessus, il va apparaitre des produits d'intermodulation sous la forme $K(A)\cos(n\omega_1 t \pm m\omega_2 t)$, où m et n sont deux entiers. La non-linéarité de l'amplificateur engendre la génération des raies harmoniques ainsi que des composantes fréquentielles d'intermodulation autour des fréquences utiles. La Figure 2-6 permet d'illustrer ce concept. Les raies d'intermodulation sont à des fréquences du type:

$$f_{IM} = n f_1 \pm m f_2$$

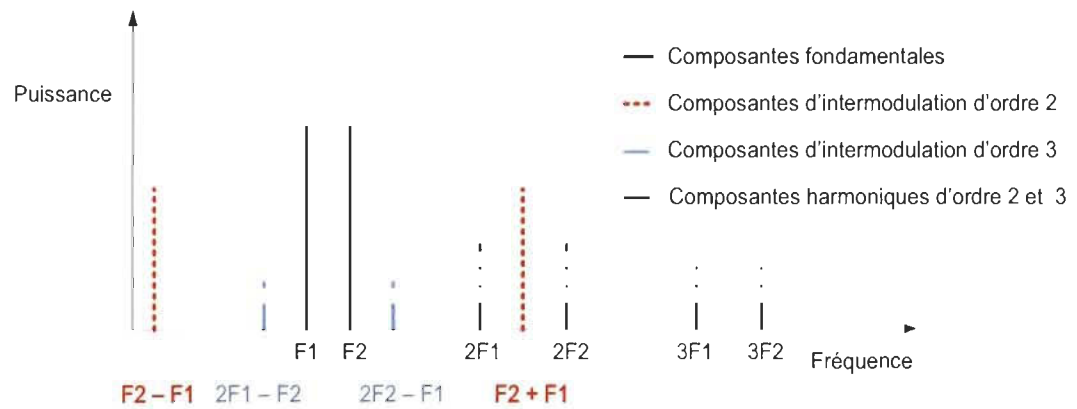


Figure 2-6 Spectre du signal à la sortie de l'amplificateur

Les distorsions d'intermodulation sont caractérisées par leur ordre qui correspond à la somme des fréquences composant le produit. Pour un signal avec N porteuses en entrée, la somme $(n_1 + n_2 + \dots + n_N)$ donne l'ordre du produit d'intermodulation.

Les produits d'intermodulation d'ordre impair sont les plus gênants, notamment ceux du troisième ordre (IM3) car elles se situent souvent à proximité des fréquences de porteuse. Ceci peut perturber la transmission dans les canaux adjacents avec un étalement

spectral du signal. L'impact des produits d'intermodulation d'ordre 3 est mesuré par le point d'intersection du troisième ordre (IP3). A la lecture de la Figure 2-7, celui-ci correspond à l'intersection des tangentes de la fondamentale et de l'intermodulation d'ordre 3 (IM3).

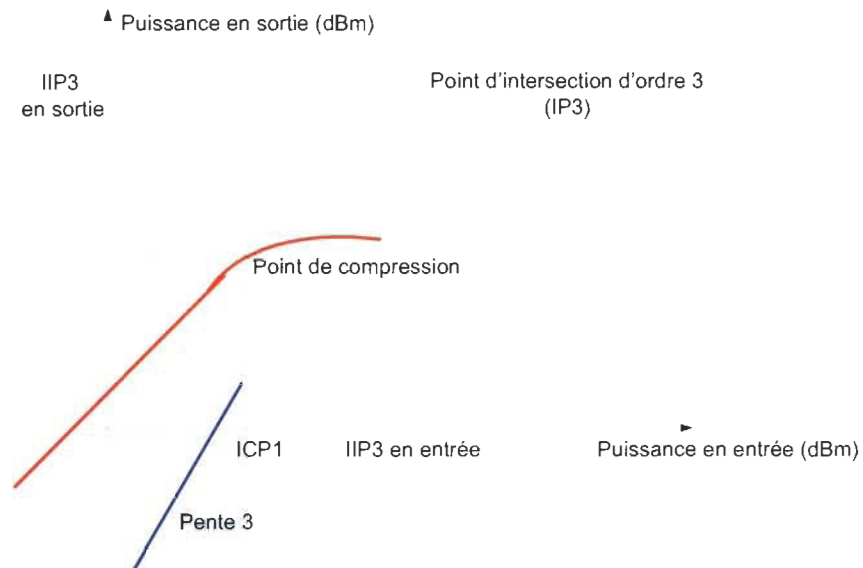


Figure 2-7 Point d'intersection du troisième ordre IP3

Dans le cas d'un système à plusieurs porteuses, la linéarité du dispositif d'amplification est déterminée par le point d'intersection du troisième ordre IP3. Pour les amplificateurs de puissance RF intégrés le point d'interception du troisième ordre en entrée IIP3 est défini en fonction du point de compression en entrée ICP, par l'expression suivante :

$$IIP3 = ICP1 + 9.6dB \quad (2-31)$$

2.3.5 Adjacent Power Channel ratio (ACPR)

L'ACPR est un paramètre relié à la linéarité puisque c'est une mesure qui permet de déterminer la quantité d'énergie, induite par les distorsions de l'amplificateur, dans le

canal adjacent par rapport au canal principal. L'ACPR constitue le rapport entre la puissance moyenne dans une bande de fréquence B_{n-1} ou B_{n+1} , définie à un offset f_0 de la fréquence centrale f_c , et la puissance moyenne dans la bande fréquentielle B_n définie autour de la fréquence centrale. La Figure 2-8 illustre le concept de l'ACPR et son expression est la suivante :

$$ACPR_{dB} = \frac{2 \int_{B_n} P(f) df}{\int_{B_{n-1}} P(f) df + \int_{B_{n+1}} P(f) df} \quad (2-32)$$

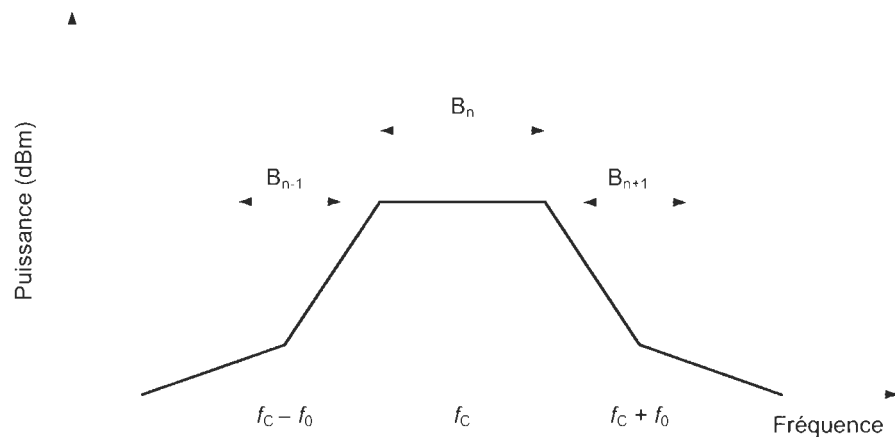


Figure 2-8 Adjacent Power Channel ratio (ACPR)

2.3.6 Error Vector Magnitude (EVM)

L'EVM est également un paramètre qui caractérise les distorsions induites par le comportement non-linéaire de l'amplificateur de puissance. L'EVM permet de quantifier l'erreur sur les données transmises après la démodulation. Concrètement, il s'agit de la différence entre le signal démodulé réel après amplification et le signal tel qu'il aurait dû être si l'amplificateur était parfaitement linéaire. Il en résulte des informations sur l'erreur de phase et de module du signal transmis. La Figure 2-9 permet de définir l'EVM pour un

signal modulé par deux signaux en quadrature I et Q. L'EVM représente le module du vecteur d'erreur.

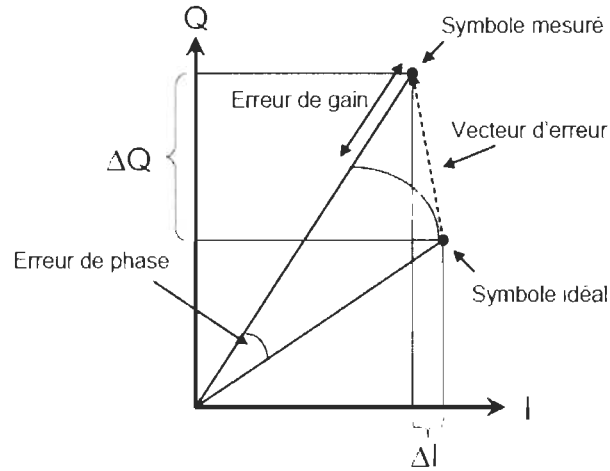


Figure 2-9 Mesure de l'EVM

$$EVM = \sqrt{\Delta I^2 + \Delta Q^2} \quad (2-33)$$

$$\text{Avec } \Delta I = I_{\text{mesuré}} - I_{\text{idéal}} \quad (2-34)$$

$$\text{Et } \Delta Q = Q_{\text{mesuré}} - Q_{\text{idéal}} \quad (2-35)$$

2.4 Les différentes classes de fonctionnement

Les amplificateurs de puissance sont classifiés en deux grandes catégories suivant leur mode de fonctionnement : les amplificateurs linéaires et les amplificateurs à commutation [54].

2.4.1 Les amplificateurs linéaires

Dans les amplificateurs linéaires, le transistor se comporte comme une source de courant contrôlée par le signal d'entrée. Le transistor opère dans sa zone linéaire lorsqu'il

est conducteur. Le courant et la tension en sortie sont donc respectivement proportionnels au courant et à la tension en entrée. La Figure 2-10 expose le schéma générique d'un amplificateur linéaire.

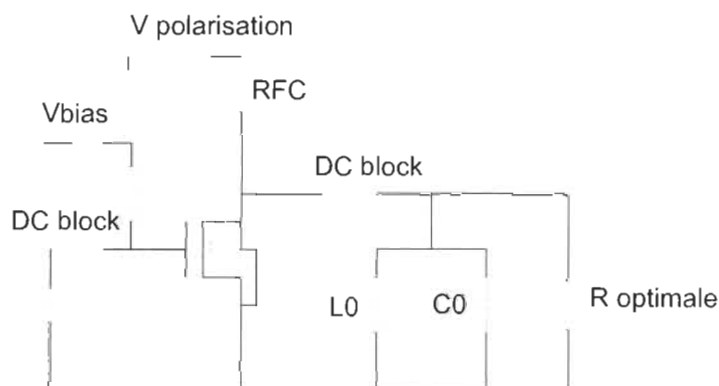


Figure 2-10 Schéma général d'un amplificateur de puissance linéaire

Il existe différentes classes d'amplificateur de puissance linéaire que sont les classes A, B, AB et C. Chaque classe est définie par selon l'angle de conduction du transistor qui correspond à la proportion du cycle de signal RF durant lequel le transistor conduit. L'angle de conduction dépend du niveau de polarisation du transistor et caractérise la quantité de signal d'entrée utilisé par le circuit actif pour l'amplification. La Figure 2-11 permet de voir le niveau de polarisation du transistor MOSFET pour chaque classe d'amplificateur linéaire ainsi que les droites de charges et la forme des signaux de courant et de tension mis en jeu.

Dans un amplificateur de classe A, le transistor est polarisé au milieu de la droite de charge, de sorte qu'il soit toujours conducteur. L'angle de conduction est de 360° . L'amplificateur opère en mode linéaire et la totalité du signal est amplifiée. Il en résulte une minimisation des distorsions du signal de sortie.

Pour un amplificateur de classe B, le point de polarisation en entrée se situe au niveau de la tension de seuil V_{th} du transistor. Ce dernier n'est donc actif que pour les composantes du signal supérieures à cette tension de seuil et le circuit n'amplifie alors que la moitié du signal d'entrée. L'angle de conduction d'un amplificateur de classe B est de 180° .

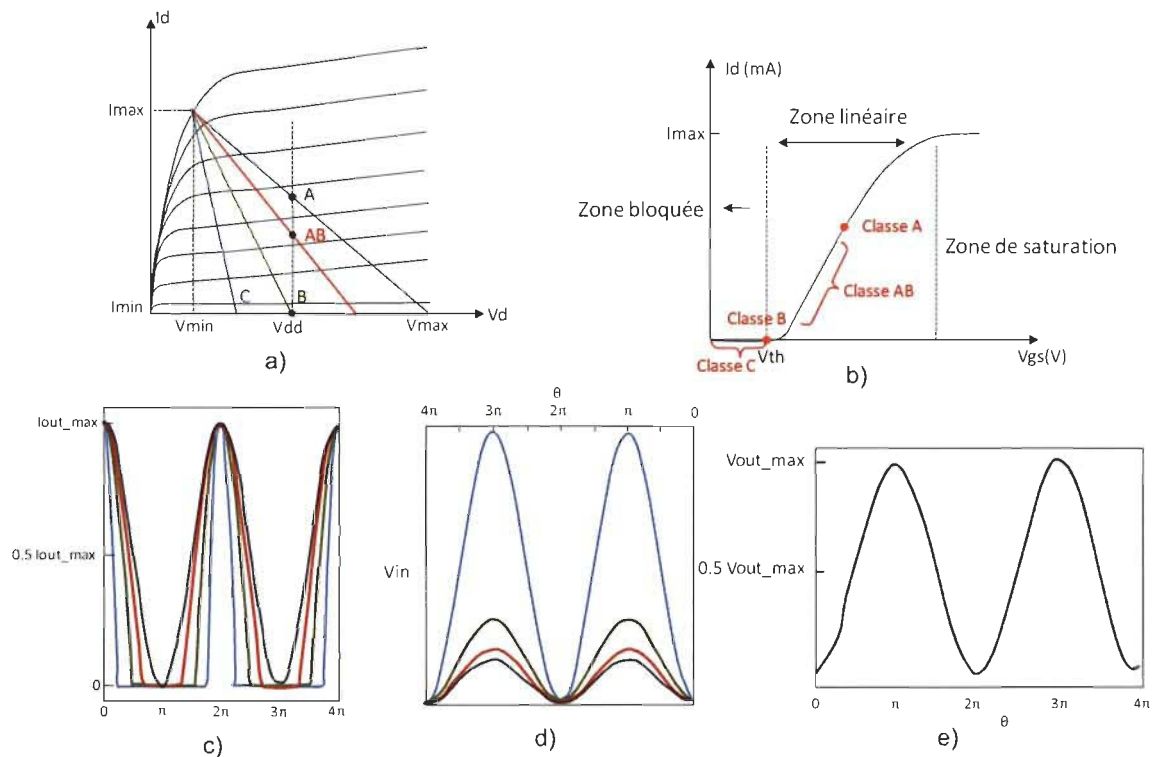


Figure 2-11 Caractéristiques des amplificateurs linéaires (classe A, AB, B et C). a) Droite de charge. b) polarisation du transistor MOSFET. c) Signaux de courant en sortie. d) Signaux de tension en entrée. e) Tension à la sortie de l'amplificateur de puissance

L'amplificateur de classe AB est un compromis entre la classe A qui a une grande linéarité et la classe B caractérisée par un rendement élevé. Le point de polarisation d'une classe AB se situe entre celui de la classe A et de celui de la classe B. L'angle de conduction est compris entre 80° et 360° .

La classe C est caractérisé par un point de polarisation choisi de sorte que le courant ou la tension en sortie reste égal à 0 pour plus de la moitié de la portion du cycle de signal RF. Le transistor est polarisé, dans ce cas, en dessous de la tension de seuil et l'angle de conduction se situe entre 0 et 180°. Le Tableau 2-1 expose les différentes classes en fonction de leur de polarisation et de l'angle de conduction.

Tableau 2-1 Les différentes classes d'amplificateurs RF

| Classe | Angle de conduction | Point de polarisation MOSFET V_{gs} | Courant de repos en sortie |
|--------|---------------------|---------------------------------------|----------------------------|
| A | 2π | $V_{gsmax}/2$ | $I_{max}/2$ |
| B | π | V_{th} | 0 |
| AB | $\pi - 2\pi$ | $V_{th} - V_{gsmax}/2$ | 0 - $I_{max}/2$ |
| C | $0 - \pi$ | $< V_{th}$ | 0 |

Dans les amplificateurs linéaires de classe A, AB, B et C, le courant de drain au niveau du transistor dépend de l'angle de conduction α et est défini par l'expression suivante :

$$i_{DS}(\theta) = \begin{cases} I_{DC} + I_{out}\cos\theta & 0 \leq |\theta| < \frac{\alpha}{2} \\ 0 & \frac{\alpha}{2} \leq |\theta| < \pi \end{cases} \quad (2-36)$$

$$\text{Avec } \cos\left(\frac{\alpha}{2}\right) = -\frac{I_{DC}}{I_{out}} \quad (2-37)$$

$$\text{et } I_{out} = I_{max} - I_{DC} \quad (2-38)$$

Ainsi le courant $i_{DS}(\theta)$ peut être réécrit tel que :

$$i_{DS}(\theta) = \begin{cases} \frac{I_{max}}{1-\cos(\alpha/2)} [\cos\theta - \cos(\alpha/2)] & 0 \leq |\theta| < \frac{\alpha}{2} \\ 0 & \frac{\alpha}{2} \leq |\theta| < \pi \end{cases} \quad (2-39)$$

L'analyse de Fourier du courant $i_{DS}(\theta)$, permet de déterminer, et de représenter à la Figure 2-12, le courant DC ainsi que le courant des harmoniques en fonction de l'angle de conduction.

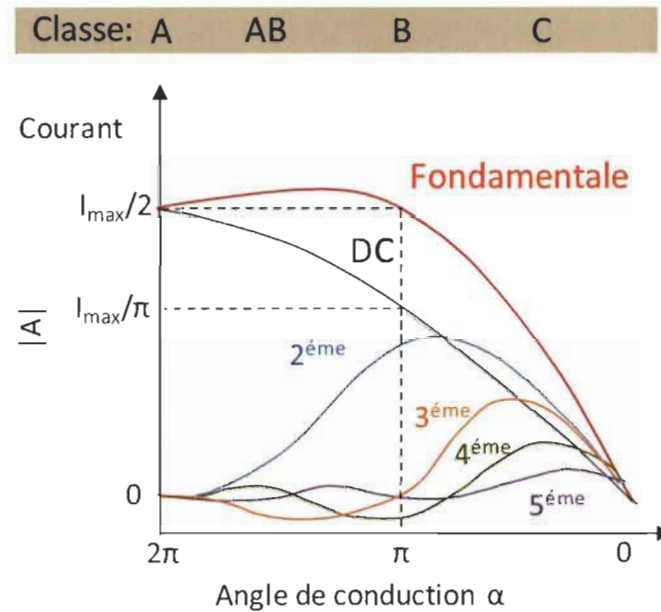


Figure 2-12 Composante DC et harmoniques de l'analyse de Fourier

Ces courants peuvent être calculés suivant leur expression donnée ci-dessous :

- Courant DC :

$$I_{DC} = \frac{1}{2\pi} \int_{|\theta| < \frac{\alpha}{2}} \frac{I_{max}}{1 - \cos(\frac{\alpha}{2})} [\cos\theta - \cos(\alpha/2)] d\theta \quad (2-40)$$

$$I_{DC} = \frac{I_{max}}{2\pi} \frac{2 \sin(\alpha/2) - \alpha \cos(\alpha/2)}{1 - \cos(\alpha/2)} \quad (2-41)$$

- Courant des harmoniques

$$I_n = \frac{1}{\pi} \int_{|\theta| < \frac{\alpha}{2}} \frac{I_{max}}{1 - \cos(\frac{\alpha}{2})} [\cos\theta - \cos(\alpha/2)] \cdot \cos(n\theta) \cdot d\theta \quad (2-42)$$

La première harmonique $n = 1$ représente la composante fondamentale dont son expression en fonction de l'angle de conduction est :

$$I_1 = \frac{I_{max}}{2\pi} \frac{\alpha - \sin(\alpha)}{1 - \cos(\alpha/2)} \quad (2-43)$$

En classe A, l'amplitude du courant DC est maximal et le courant de sortie ne contient que la composante fondamentale.

La classe AB présente l'amplitude la plus élevée pour la fondamentale et donc le niveau de puissance le plus élevé en sortie.

En classe B, les harmoniques impairs deviennent nulle et l'amplitude du courant de la fondamentale reste le même que pour la classe A.

L'amplificateur de classe C est celui qui consomme moins de courant DC mais aussi celui qui fournit le moins de courant à la charge puisque l'amplitude de la fondamentale est au minimum.

Considérant que seul le courant de la fondamentale est présent au niveau de la charge, les composantes harmoniques d'ordre supérieur sont éliminées à la sortie du transistor par un le circuit résonnant à la fréquence d'opération. Ces harmoniques ne génèrent ainsi aucune tension et le potentiel au niveau du drain est un signal sinusoïdal dont l'amplitude est fixée par la résistance optimale de charge de sorte qu'il y ait une excursion maximale de la tension de sortie. La valeur de la résistance optimale garantissant cette condition est donnée par l'expression suivante :

$$R_{opt} = \frac{V_{DC} - V_{dsat}}{I_1} = 2\pi \cdot \frac{V_{DC} - V_{dsat}}{I_{max}} \cdot \frac{1 - \cos(\alpha/2)}{\alpha - \sin(\alpha)} \quad (2-44)$$

La puissance délivrée à la charge optimale ainsi que la puissance DC s'écrivent respectivement :

$$P_{out} = \frac{1}{2} \cdot \frac{(V_{DC} - V_{dsat})^2}{R_L} = \frac{I_{max}}{4\pi} \cdot \frac{\alpha - \sin(\alpha)}{1 - \cos(\alpha/2)} \cdot (V_{DC} - V_{dsat}) \quad (2-45)$$

$$\text{Et } P_{DC} = V_{DC} \cdot I_{DC} \quad (2-46)$$

A partir de ces expressions, il en est déduit le rendement de drain qui s'exprime en fonction de l'angle de conduction du transistor :

$$\eta = \frac{P_{out}}{P_{DC}} = \frac{V_{DC} - V_{dsat}}{2V_{DC}} \cdot \frac{\alpha - \sin(\alpha)}{2\sin(\alpha/2) - \alpha\cos(\alpha/2)} \quad (2-47)$$

La puissance en sortie ainsi que l'efficacité de l'amplificateur linéaire dépendent de l'angle de conduction. Une analyse de la

Figure 2-13 permet de statuer sur la performance de l'amplificateur de puissance suivant son mode de fonctionnement.

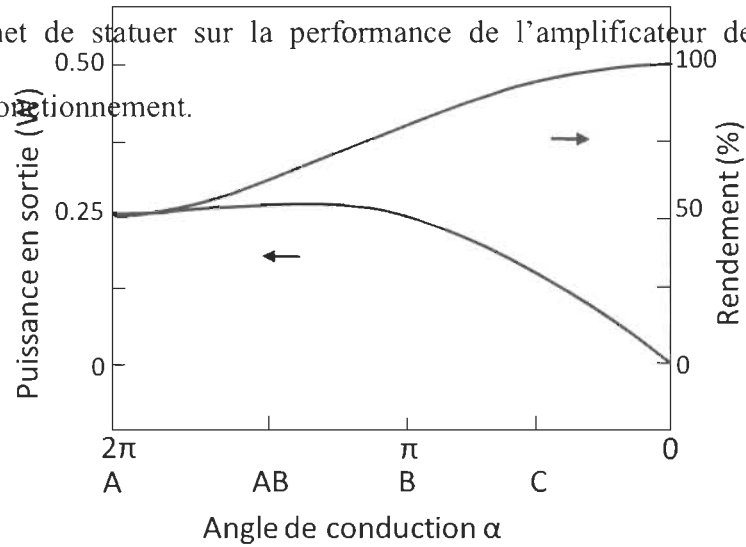


Figure 2-13 Puissance en sortie de et rendement de l'amplificateur linéaire en fonction de l'angle de conduction

L'amplificateur en classe A est le moins efficace avec un rendement de 50%.

La classe B garde le même niveau de puissance que la classe A mais avec une efficacité améliorée. Le rendement maximal théorique en classe B est de 78.5%.

En comparaison aux autres classes de fonctionnement, la classe AB présente le niveau de puissance en sortie le plus élevé avec un rendement compris entre 50% et 78.5%.

La classe C est par contre le mode de fonctionnement en linéaire où l'amplificateur est plus efficace avec un rendement théorique de 100% et une faible puissance en sortie.

2.4.2 Les amplificateurs à commutation

Les amplificateurs de puissance à commutation sont des amplificateurs non linéaires dont leur principal avantage est qu'ils délivrent un rendement très élevé de l'ordre de 100%. Ces types d'amplificateurs de puissance RF sont utilisés pour des systèmes de

modulation à enveloppe constante. Le principe de fonctionnement dans un amplificateur de puissance à commutation consiste à utiliser un circuit actif comme un interrupteur à deux états. Le transistor fonctionne ainsi soit en mode bloqué ou en saturation. Dépendamment de la classe d'opération, l'utilisation du transistor en interrupteur permet de commuter entre le courant et une tension, ce qui permet de réduire les dissipations d'énergie. Il en résulte ainsi un rendement d'amplification élevé. Parmi les amplificateurs à commutation il y'a la classe D, la classe E et la classe F.

2.4.2.1 La Classe D

Un amplificateur de puissance en classe D est constitué d'un étage de deux transistors montés en cascode, avec un signal carré en entrée. L'architecture de l'amplificateur est présentée à la Figure 2-14.(a). Dans la classe D, les transistors opèrent en commutation. Ils sont connectés de sorte qu'ils fonctionnent en antiphasé. Lorsque le premier est saturé, le second est en mode bloqué et vice-versa. En outre, les transistors sont couplés à un circuit résonnant L-C en série qui permet d'avoir un courant sinusoïdale en sortie. La forme des différents signaux d'entrée et de sortie de l'amplificateur en classe D, est exposée la Figure 2-14.(b)

Théoriquement, l'amplificateur de puissance en classe D peut fournir un rendement de 100%. Cependant, le rendement en pratique est seulement de 80% environ car les commutations des transistors entraînent des pertes d'énergie. Ce type d'amplificateur est utilisé dans les applications audio.

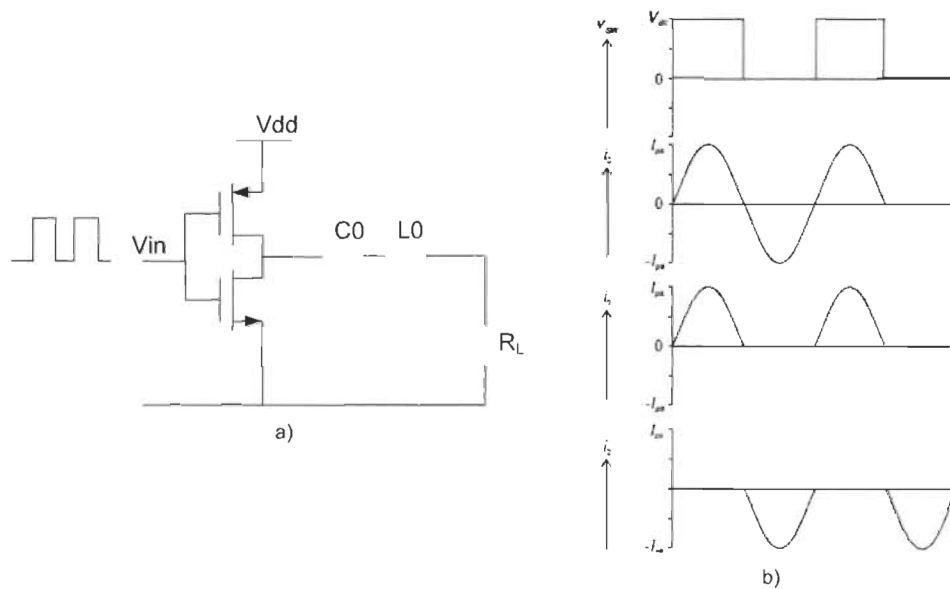


Figure 2-14 Classe D. a) architecture de l'amplificateur. b) Forme des Signaux : Tension de drain – Courant total – Courant de drain en mode passant – courant de drain en état bloqué [53].

2.4.2.2 La classe E

L'amplificateur de classe E comporte un transistor qui opère en commutation avec un signal parfaitement carré en entrée. A l'instar de la classe D, la classe E peut avoir un rendement théorique de 100% en minimisant les pertes de puissance en transition. Le principe de fonctionnement s'explique à l'aide de la Figure 2-15.a Lorsque le transistor est en état bloqué, le courant I_{DC} charge la capacité C_p pendant que simultanément, un courant I_L circule dans la charge R_L à travers le circuit résonnant en sortie. Une fois que le potentiel V_d de la capacité C_p atteint une valeur approximativement égale à 3 fois V_{DC} , le courant de la charge commence à réduire le potentiel V_d . Ainsi en passant d'un état à l'autre, le courant et la tension de drain du transistor prennent alternativement des valeurs positives ou

nulles comme l'illustre la Figure 2-15.b. Dans le cas idéal, la puissance dissipée lors des commutations est nulle.

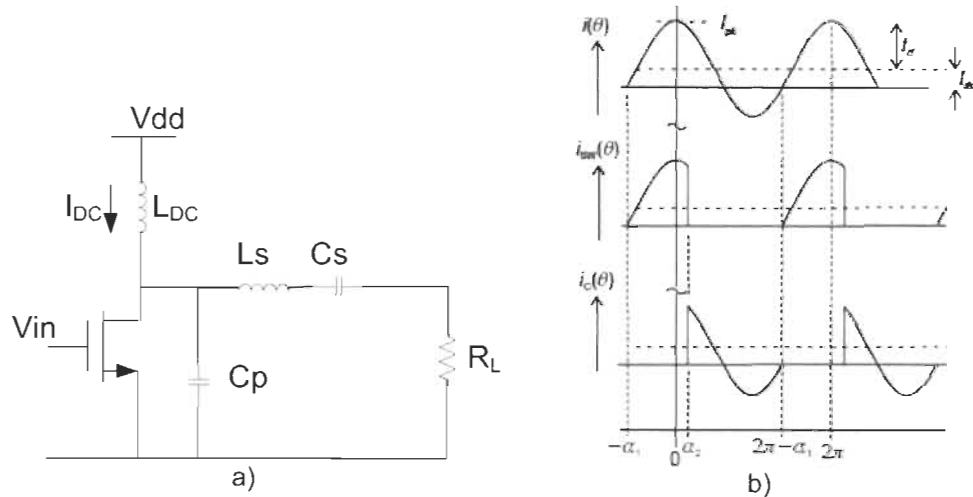


Figure 2-15 Classe E. a) Circuit d'amplification. b) Forme des signaux : Courant total – Courant de commutation – courant de la capacité en parallèle [53]

2.4.2.3 La classe F

A l'image des autres amplificateurs à commutation, la classe F intègre un transistor qui fonctionne tel un interrupteur afin d'avoir un rendement très élevé. Étant donné que la commutation du transistor ne se fait pas de manière drastique, il en résulte des pertes énergétiques qui réduisent l'efficacité de l'amplificateur. Dans la classe F, le principe consiste à éliminer les dissipations en écrêtant le potentiel du drain. Des circuits résonnant sont placés à la sortie du transistor pour ajouter des harmoniques au signal de drain afin de l'approcher le plus possible d'un signal carré. Le nombre d'harmoniques en sortie détermine la forme du signal et le rendement de l'amplificateur en classe F. Un rendement

de 100% pour la classe F nécessiterait une infinité de filtres résonnant à la sortie du transistor, ce qui est impossible. En pratique, les filtres sont remplacés par une ligne de transmission quart-d'onde. La Figure 2-16 ci-dessous expose le schéma de l'amplificateur en classe F.

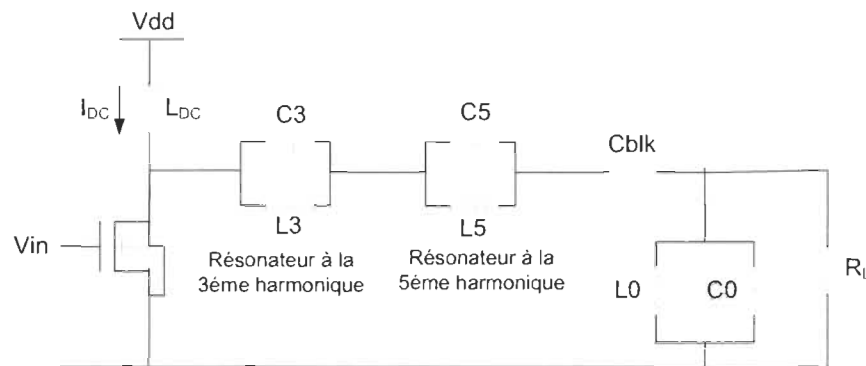


Figure 2-16 Amplificateur de puissance en classe F

2.5 Analyse « Load-pull » et adaptation d'impédance

2.5.1 Analyse « load-pull »

L'analyse « load-pull » est une méthode de mesure qui permet de caractériser le comportement de l'amplificateur en régime non linéaire. Cette technique de mesure permet ainsi de déterminer les caractéristiques optimales de fonctionnement de l'amplificateur en prenant en compte le modèle large signal du dispositif. Une analyse «load-pull» (ou « source-pull» pour l'entrée) consiste à représenter l'évolution des paramètres de l'amplificateur tels que la puissance, le rendement ou la linéarité (ACPR) en fonction des impédances présentées à la source et à la charge. Dans le cas de l'amplificateur de puissance RF, il s'agit généralement de déterminer les impédances optimales (source et

charge) qui maximisent le niveau de puissance en sortie et/ou l'efficacité d'amplification pour une fréquence d'opération et un point de polarisation donnés. Cette technique met en œuvre deux tuners à la source et à la charge respectivement afin de varier les impédances vues par le dispositif. Les résultats d'une analyse «load-pull» sont ainsi représentés, comme le démontre la Figure 2-17, sous forme de contours à puissance en sortie constante ou à rendement constant. Une fois que les impédances optimales en entrée et en sortie du dispositif sont déterminées à partir de l'analyse «load-pull», l'impédance de l'antenne doit être transformée à partir d'un réseau d'adaptation d'impédance, en une valeur correspondant respectivement aux impédances de source et de charge requises.

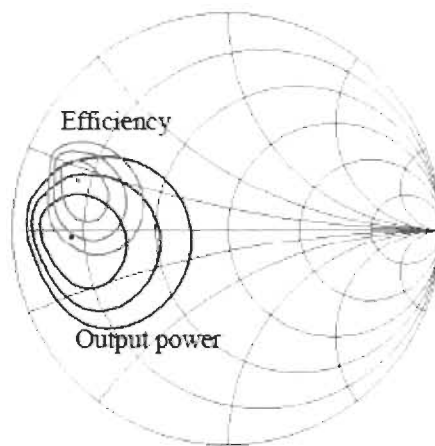


Figure 2-17 Analyse load-pull. Contours de puissance et de rendement [54].

2.5.2 Adaptation d'impédance

L'adaptation d'impédance est une notion cruciale dans la conception d'un amplificateur RF puisqu'elle permet de minimiser au maximum la réflexion du signal RF transmis. Concrètement, l'adaptation d'impédance consiste à transformer l'impédance de l'antenne (généralement égale à $50\ \Omega$) en une valeur correspondante respectivement à l'impédance optimale de la charge et l'impédance optimale de la source du circuit. Lorsque le système

est parfaitement adapté le coefficient de réflexion Γ est égal à 0. Il en résulte ainsi un transfert maximal de puissance à la sortie de l'amplificateur.

Au-delà de la transformation d'impédance, le réseau d'adaptation doit conserver certaines propriétés à savoir présenter de faibles pertes et une bonne atténuation des harmoniques d'ordre supérieur afin de maintenir un excellent transfert de puissance et un rendement élevé. D'autres considérations telles que le coût, les dimensions physiques ou la complexité sont prises en compte lors de la synthèse du réseau d'adaptation d'impédance.

La synthèse du réseau d'adaptation d'impédance se fait à partir de différentes techniques basées sur des éléments localisés tels que les composants passifs discrets (inductances, capacités) et sur des éléments distribués tels que les lignes de transmission. Pour les différentes méthodes l'adaptation d'impédance se fait à l'aide de l'abaque de Smith. Ce dernier est une représentation sur le plan complexe du coefficient de réflexion Γ . Il est constitué de cercles représentant des résistances et des réactances constantes. L'adaptation d'impédance avec des composants discrets ou des lignes de transmission consiste à déplacer le point représentant l'impédance à adapter vers un second point en parcourant un cercle de résistance ou de conductance constante. Chaque portion de cercle parcourue donne la valeur du composant approprié.

Du point de vue structurelle, les lignes de transmission sont plus souvent utilisées dans l'adaptation d'impédance pour des fréquences d'opération supérieures à 10 GHz et allant jusqu'à 100 GHz. Pour les applications en dessous de 10 GHz, notamment pour la téléphonie mobile, les composants discrets sont privilégiés pour la synthèse du réseau d'adaptation car les lignes de transmission occupent généralement une grande surface d'intégration et présentent des pertes relativement élevées [52].

Pour une adaptation d'impédance avec des composants discrets, il existe 3 types de topologies de réseau qui sont : le réseau en L, le réseau en T et le réseau en Π .

Le réseau d'adaptation en L, matérialisé à la Figure 2-18, est composé de deux éléments réactifs dont l'un est en série et l'autre en parallèle. Ces éléments réactifs peuvent être des inductances ou des capacités. La nature des composants ainsi que leur disposition dépend du problème à résoudre, notamment de la valeur de l'impédance à adapter. Les éléments réactifs sont déterminés à l'aide de l'abaque de Smith ou à partir d'une analyse mathématique.

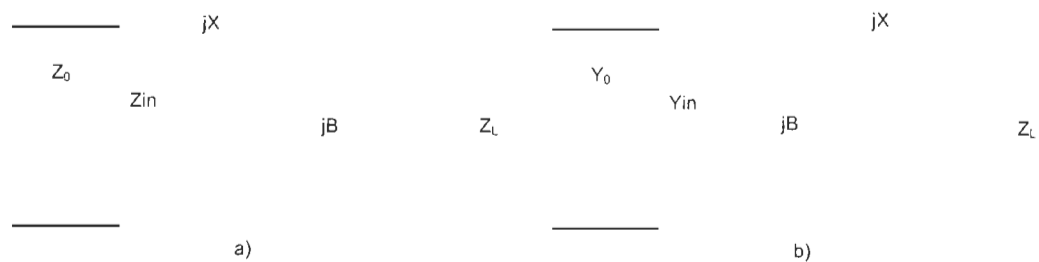


Figure 2-18 Réseau d'adaptation d'impédance en L. (a) Topologie pour $R_L > Z_0$.
(b) Topologie pour $R_L < Z_0$.

En considérant l'impédance de la charge $Z_L = R + jX_L$ à adapter et l'impédance de référence Z_0 , les valeurs de la réactance jX et de la susceptance jB des réseaux d'adaptation de la Figure 2.14 peuvent être déterminées théoriquement suivant deux cas distincts :

Si $R_L > Z_0$, le circuit d'adaptation d'impédance est sous la forme de la Figure 2.14.a et la charge est adaptée si l'impédance vue en regardant à travers le réseau est égale à l'impédance de référence. Dans ce cas :

$$Z_0 = Z_{in}$$

$$Z_0 = jX + \frac{R_L + jX_L}{jBR_L - BX_L + 1} \quad (2-48)$$

$$\begin{cases} B(XR_L - X_L Z_0) = R_L - Z_0 \\ X(1 - BX_L) = BZ_0 R_L - X_L \end{cases} \quad (2-49)$$

Les expressions de X et B sont établies en résolvant le système d'équations ci-dessus, ce qui donne :

$$B = \frac{X_L \pm \sqrt{R_L^2 + X_L^2 - Z_0 R_L}}{R_L^2 + X_L^2} \quad (2-50)$$

$$X = \frac{1}{B} + \frac{X_L Z_0}{R_L} - \frac{Z_0}{BR_L} \quad (2-51)$$

X et B peuvent prendre respectivement des valeurs positives ou négatives. Si $X > 0$ cela implique que l'élément réactif en série est une inductance tandis que si $X < 0$, ce dernier est une inductance. Inversement si $B > 0$, l'élément réactif en parallèle est défini comme une capacité alors que si $B < 0$, celui-ci devient une inductance.

Si $R_L < Z_0$, le réseau d'adaptation d'impédance en L est sous la forme de la Figure 2.18.b et la charge est adaptée si l'admittance vue en regardant à travers le réseau est égale à $1/Z_0$. Dans ce cas, on a :

$$Y_0 = Y_{in}$$

$$\frac{1}{Z_0} = jB + \frac{1}{R_L + j(X + jX_L)} \quad (2-52)$$

$$\begin{cases} BZ_0((X + jX_L)) = Z_0 - R_L \\ (X + X_L) = BZ_0 R_L \end{cases} \quad (2-53)$$

Les expressions de X et B sont établies telles que :

$$B = \pm \frac{1}{Z_0} \sqrt{\frac{Z_0 - R_L}{R_L}} \quad (2-54)$$

$$X = \pm \sqrt{R_L(Z_0 - R_L)} - X_L \quad (2-55)$$

Le réseau d'adaptation d'impédance en L permet d'adapter théoriquement à une fréquence donnée ou sur une bande étroite, n'importe quelle combinaison d'impédances de source et de charges. Pour ce type de réseau, Il n'existe cependant qu'une seule valeur du facteur de qualité permettant l'adaptation, ce qui limite le choix en termes de bande passante et de sélectivité. Pour contrôler le facteur de qualité et améliorer la réjection d'harmoniques il est nécessaire d'ajouter un troisième élément réactif pour former un réseau d'adaptation en T ou Π , respectivement représenté à la Figure 2-19.

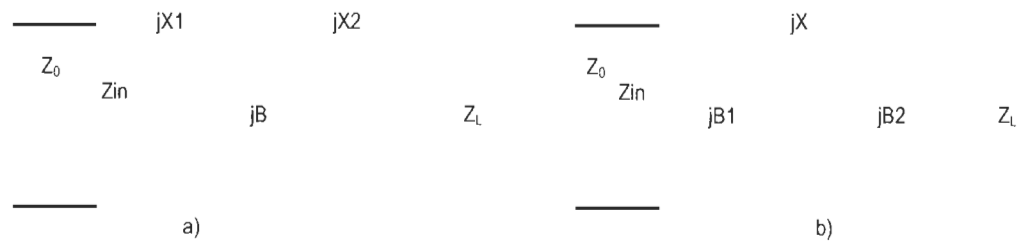


Figure 2-19 Réseau d'adaptation à 3 éléments réactifs. a) Réseau en T. b) réseau en Π .

L'adaptation d'impédance par des réseaux en T ou en Π permet le choix du facteur de qualité, lequel peut prendre n'importe quelle valeur à condition qu'elle soit supérieure à celle du réseau en L assurant la même fonction. La synthèse des réseaux en T ou en Π peut

être étudiée en considérant ces derniers comme plusieurs réseaux d'adaptation de type L en cascade.

Chapitre 3 - Intégration de réseaux d'adaptation d'impédance reconfigurables à base de composants RF-MEMS

L'évolution fulgurante de la radio communication mobile au cours de ces dernières années et la demande croissante en dispositifs sans fil multifonctionnels ont favorisé le développement de terminaux multistandards. Ces derniers intègrent des architectures front-end RF intelligents permettant d'avoir un fonctionnement optimal suivant les différents protocoles numériques liés aux communications mobiles. Afin de s'affranchir de la multiplication des circuits par la mise en parallèle de plusieurs blocs, les front-end RF intelligents nécessitent des réseaux d'adaptation d'impédances agiles pour opérer en multimode et/ou en multibande. Ceci se traduit par une réduction considérable de la surface d'intégration et un gain en termes de consommation d'énergie. Les systèmes d'adaptation agiles permettent de contrôler et de conformer l'impédance entre les différents blocs constituant la chaîne RF tels que l'antenne et l'amplificateur de puissance suivant différentes bandes de fréquences et conditions d'opération. Au regard de sa fonction, le système d'adaptation reconfigurable doit être caractérisé par une grande plage de couverture en termes d'impédance, une large bande passante ainsi que de faibles pertes d'insertion afin de préserver un transfert de puissance optimale entre les différents blocs. Le réseau d'adaptation d'impédance agile constitue un élément déterminant dans l'optimisation des systèmes de télécommunication mobile multistandards.

Le réseau d'adaptation agile peut en outre répondre aux besoins de caractérisation des transistors de puissances et de bruit lors d'une mesure «load-pull». Dans ce cas, le réseau d'adaptation se comporte comme un synthétiseur d'impédances variables permettant de trouver l'impédance qui valide un fonctionnement optimal du circuit testé.

L'avènement des microsystèmes électromécaniques appliqués à la radiofréquence a orienté les recherches vers la mise en place de réseaux d'adaptation d'impédances reconfigurables à bases de RF-MEMS. Cette tendance se justifie par les avantages que confère la filière technologique RF-MEMS en comparaison avec les autres technologies de semi-conducteur. Les composants RF-MEMS sont compacts et disposent d'une grande linéarité, d'un facteur de qualité élevé et d'une grande isolation. Ces dispositifs sont contrôlables électroniquement et présentent de faibles pertes ainsi qu'une consommation en puissance relativement faible.

De nombreuses contributions scientifiques reliées à l'intégration de réseaux d'adaptation ou de synthétiseurs d'impédance reconfigurables à base de MEMS-RF ont été publiées. L'ensemble des solutions proposées dans la littérature peut être catégorisé en trois différentes stratégies d'intégration de systèmes d'adaptation agile avec des MEMS-RF : le réseau d'adaptation LC agile à base de MEMS, les réseaux d'adaptation à une ou multiples tronçons variables et les réseaux d'adaptation à base de ligne de transmission MEMS distribuée.

3.1 Les réseaux d'adaptation agiles à base de RF-MEMS publiés dans la littérature

3.1.1 Réseaux d'adaptation LC agile à base de RF-MEMS

L'implémentation d'un réseau d'adaptation d'impédance LC agile à base de dispositifs RF-MEMS consiste essentiellement à remplacer les composants discrets traditionnels, à savoir les inductances et capacités variables, par leur contrepartie dans la filière technologique RF-MEMS. Cette approche a été utilisée par Fouladi et al. dans la conception d'un amplificateur de puissance faible bruit (LNA) reconfigurable en opérant à 5.2 GHz pour les applications WLAN [56]. La Figure 3-1 expose le circuit en question.

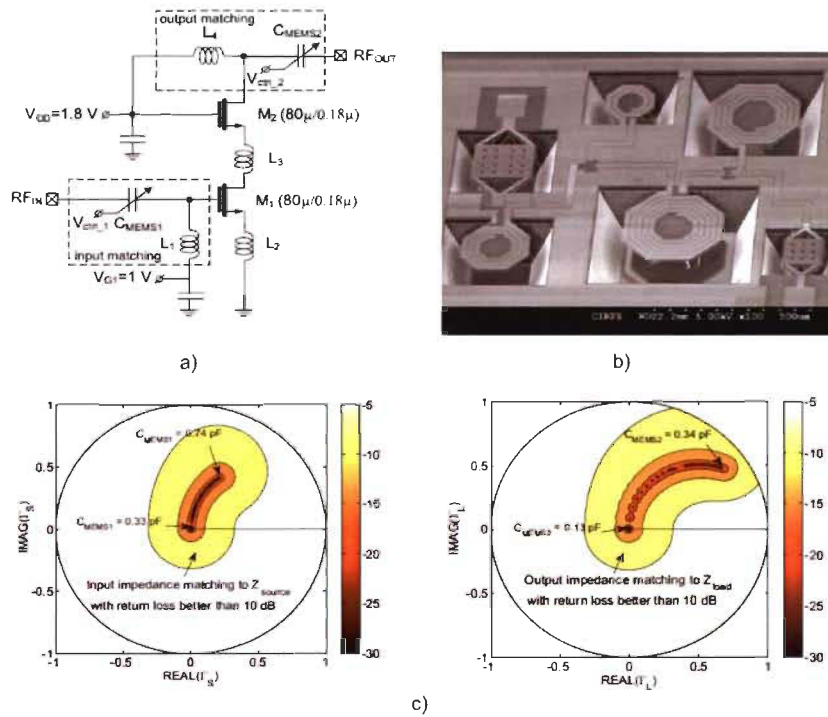


Figure 3-1 a) LNA reconfigurable en technologie CMOS-MEMS. b) Photographie du circuit fabriqué. c) Couverture du réseau d'adaptation en entrée et en sortie [56].

Le LNA est conçu en technologie CMOS $0.18\mu\text{m}$ avec des réseaux d'adaptation LC agiles respectivement à l'entrée et à la sortie. Ces derniers permettent d'adapter respectivement les impédances à la source et à la charge suivant les conditions variables afin de maintenir un gain constant de 14.3 dB et un niveau de bruit équivalent à 2.3 dB. Les réseaux d'adaptation agiles sont constitués d'inductances micromachinées et de capacités variables MEMS à haut facteur de qualité. Ces composants sont intégrés à partir d'un procédé de gravure CMOS-MEMS pour fabriquer les dispositifs RF MEMS (inductances et capacités variables) à partir d'une technologie CMOS standard [57].

Un réseau d'adaptation LC agile à base de capacités variables MEMS et de cellules LC résonnantes a été proposé par Kim et al. [58]. Cette approche qui consiste à utiliser des circuits LC résonnant à une fréquence proche de la fréquence de résonance permet d'améliorer la plage de variation d'impédance du tuner. Le réseau d'adaptation représenté à la Figure 3.2 est constitué de deux circuits résonnants LC à fréquence d'opération variable et des capacités variables MEMS C1 et C3. Les circuits résonnants sont composés chacun par une capacité variable MEMS (C2 et C4) en parallèle avec une inductance variable réalisée à l'aide d'une capacité variable MEMS (C5 et C6) et de deux inverseurs J. L'agilité en fréquence est assurée par la variation des différentes capacités MEMS des circuits résonnant : C2, C4, C5 et C6. Par ailleurs, les capacités variables C1 et C3 ont pour rôle respectif de modifier l'amplitude et la phase du coefficient de réflexion. Le réseau d'adaptation reconfigurable est ainsi capable de synthétiser des impédances dans le second et le troisième quadrant de l'abaque de Smith pour des applications dans la bande de fréquence Ka avec un VSWR maximal de 21.2 à 25 GHz.

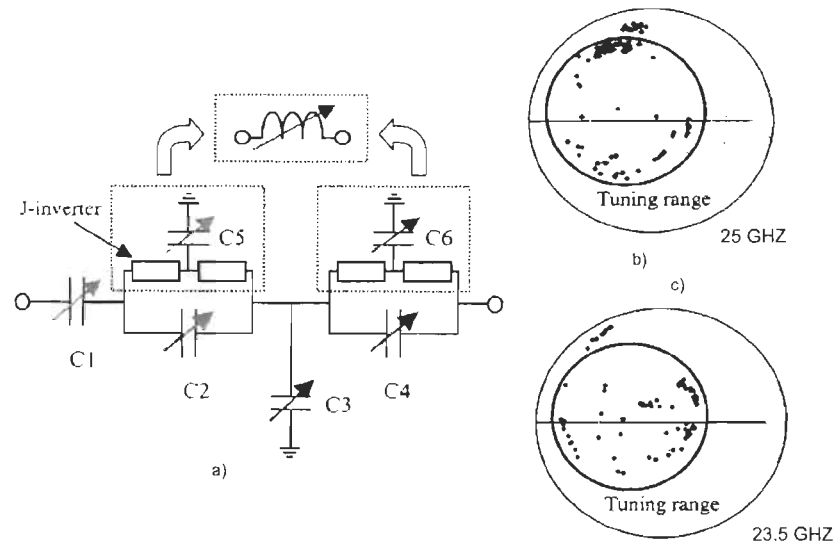


Figure 3-2 a) Schéma du tuner agile. Meures en termes de couverture d'impédance b) 25 GHz. c) 23,5 GHz [58].

La Figure 3-3 présente un réseau d'adaptation LC agile à base de commutateurs RF-MEMS développé par Bezooijen et al. pour des applications multistandards [59]. Celui-ci est constitué d'une matrice 5 bit de commutateurs capacitifs MEMS, d'interrupteur MOS « high voltage », d'un générateur de fortes tension, d'un détecteur de phase et d'un compteur binaire haut/bas. Le principe de fonctionnement du circuit proposé consiste essentiellement à compenser la partie imaginaire de l'antenne en contrôlant la phase détectée Φ_{z_det} de l'impédance Z_M . La phase permet de véhiculer l'information par rapport à une désadaptation de l'impédance. Cette phase résulte de la différence de phase entre le courant et la tension à l'entrée du réseau. A la sortie du mixeur, le signe de Φ_{z_det} est évaluée à travers un limiteur afin d'ajuster le compteur binaire en incrémentant ou décrémentant la sortie du compteur par un pas de 1 LSB. Le compteur contrôle ainsi les interrupteurs MOS qui permettent de polariser les MEMS dans la matrice de commutateurs capacitifs RF-MEMS. La capacité résultante de la matrice de commutateurs MEMS peut varier entre 1pF

et 15 pF avec un pas de 0.5 pF. Le module d'adaptation testé démontre une correction d'impédance maximale de $-75j \Omega$ à 900 MHz et 1800 MHz. Ce réseau d'adaptation LC agile peut opérer sous les standards GSM, EGDE, et WCDMA.

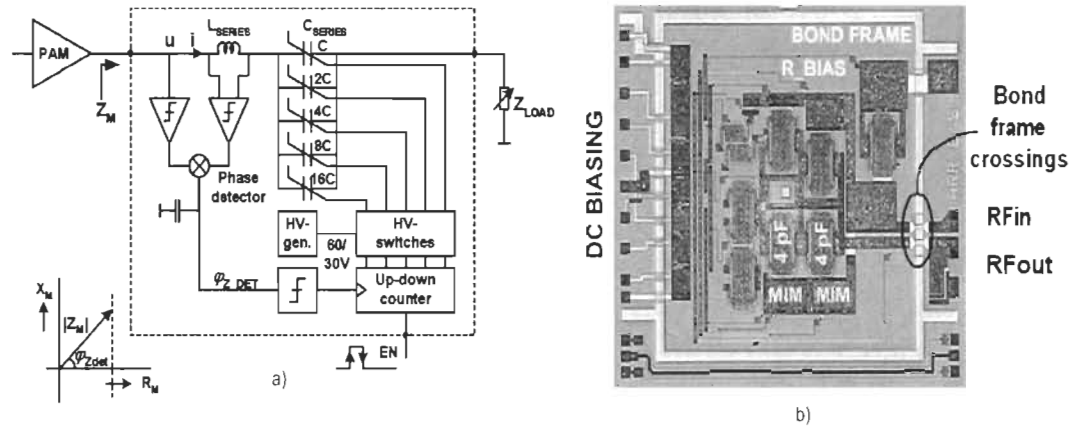


Figure 3-3 a) Schéma bloc d'un réseau d'adaptation agile LC. b) Photographie de la matrice de capacité 5 bits [59].

En sus des varactors MEMS, un réseau d'adaptation LC agile peut être également implémenté à l'aide d'inductance MEMS variables à l'image du tuner d'impédance variable étudié par Bakkali et al [60]. Celui-ci est un réseau LC adaptatif de type L conçu pour la bande ISM (2400-2480 MHz). Il est constitué d'une inductance variable MEMS et d'une capacité variable réalisée à l'aide de diodes varicaps. L'inductance MEMS variable, représentée à la Figure 3-4, comprend un solénoïde et un noyau composite piézomagnétique qui a une couche ferromagnétique à perméabilité très élevée. Ceci lui confère une grande magnétisation et un niveau de magnétostriction intermédiaire. Lorsqu'une tension est appliquée aux électrodes, la poutre qui a des propriétés piézoélectriques, voit sa longueur rallongée ou réduite suivant le signe de la tension DC. Cette déformation entraîne un transfert de stress tensile ou compressif vers le noyau

ferromagnétique, ce qui modifie sa perméabilité du fait magnéto-élastique. Il en résulte une variation de l'inductance dont les valeurs minimales et maximales sont de 2 nH et 7 nH respectivement. La fonctionnalité du réseau d'adaptation agile intégrant l'inductance variable a été démontrée par l'auteur à travers une série de simulation du réseau sur la bande de fréquence 2-3 GHz. Pour une charge variable entre 70 Ω et 150 Ω , les résultats montrent que chaque point peut être adapté à l'impédance de source à la fréquence 2.4 GHz avec un coefficient de réflexion supérieur à 30 dB.

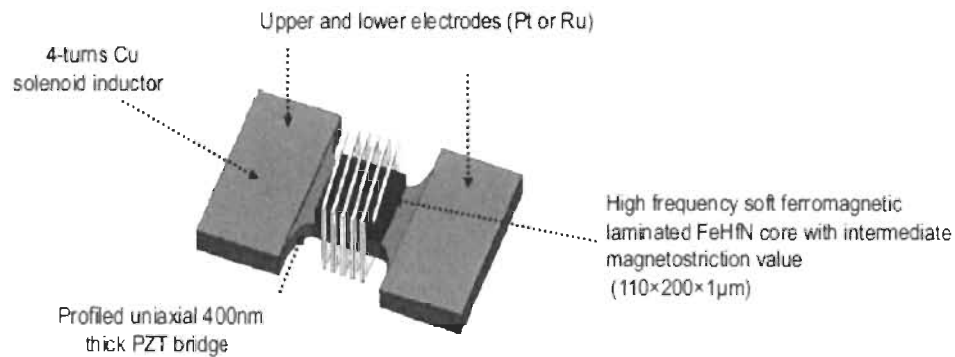


Figure 3-4 Inductance variable MEMS [60].

3.1.2 Réseaux d'adaptation agile à base de tronçons variables

Au-delà du réseau d'adaptation de type LC, la seconde approche la plus commune pour intégrer un réseau d'adaptation d'impédance agile est l'utilisation de tronçons (stubs) variables. En circuit ouvert ou fermé, les tronçons peuvent être utilisés pour reconfigurer l'impédance en ajustant la longueur électrique ou la distance entre les stubs à l'aide de composants RF-MEMS agiles. Cette technique a été employée par H.-T. Kim et al. pour l'implémentation d'un tuner digitale capable de couvrir le second quadrant de l'abaque de Smith en [58]. Cette zone correspond généralement aux impédances optimales de charge pour les transistors de puissance. Comme le montre la Figure 3-5 le synthétiseur

d'impédances est constitué d'une ligne de transmission quart-onde ($\lambda/4$) où chaque extrémité est connectée à des tronçons chargés par des interrupteurs capacitifs MEMS. En activant séparément les interrupteurs le long des tronçons, la capacité shunt ainsi que la longueur électrique de la ligne peuvent être augmentées. Il en résulte ainsi une large variation de l'impédance. Les résultats des mesures effectuées sur ce tuner agile démontrent une couverture de la zone visée dans la bande de fréquence 29-32 GHz avec une VSWR maximal de 32.3 à 30 GHz.

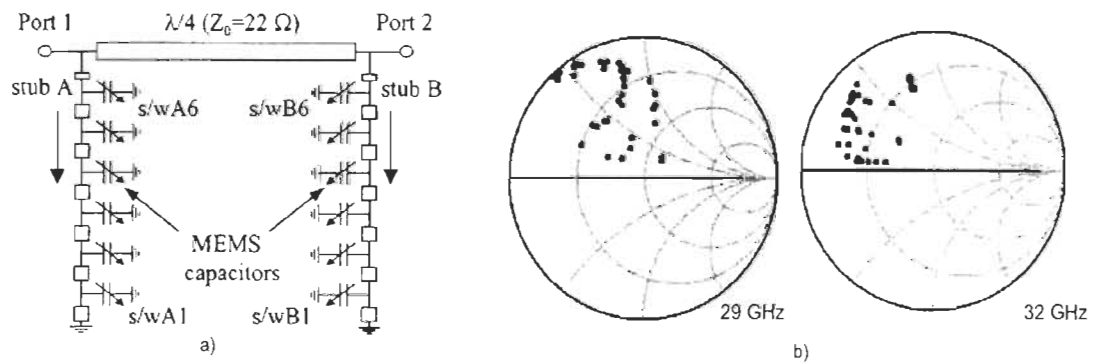


Figure 3-5 a) Schéma du tuner d'impédance digitale proposé par H.-T. Kim et al. b) Meures en termes de couverture d'impédance [57].

Des auteurs comme Heikkila et al. Et Papapolymerou et al. ont apporté de nombreuses contributions sur les systèmes d'adaptation reconfigurable à tronçon unique ainsi qu'à double ou triple tronçons. Dans tous les cas répertoriés, des composants MEMS tels que des capacités variables ou des commutateurs sont utilisés comme vecteur de l'agilité des réseaux d'adaptation d'impédance.

L'adaptation d'impédance à tronçon unique (single stub) consiste à placer un tronçon de l en parallèle à la ligne de transmission chargée comme l'expose la Figure 3-6. Le tronçon peut être placé en circuit fermé ou en circuit ouvert. Pour une adaptation de la

charge Y_L par rapport à Y_0 , le tronçon doit être placé à une distance d de la charge de sorte que l'admittance de la ligne ait une partie réelle égale à Y_0 . Ensuite, la longueur du tronçon est déterminée telle que l'admittance d'entrée qui est $Y_{in} = Y_d + Y_s$ soit égale à Y_0 sachant que l'admittance du tronçon Y_s est purement imaginaire. La distance à laquelle se situe le tronçon ainsi que sa longueur sont les principaux paramètres de conception pour le réseau d'adaptation à tronçon unique. Ceux-ci sont déterminés à l'aide de l'abaque de Smith. En plaçant une capacité variable au bout du tronçon en parallèle, la susceptance à l'entrée du tronçon peut être modifiée selon différentes impédances à adapter.

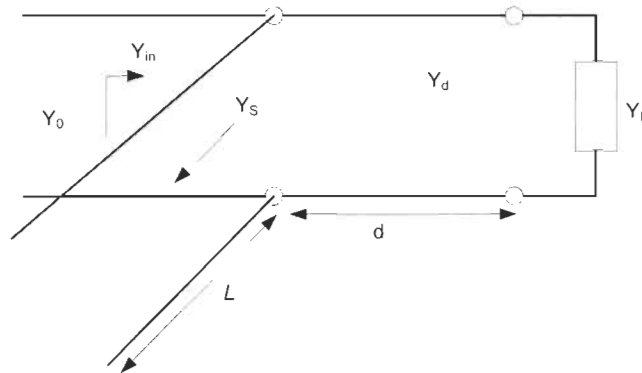


Figure 3-6 Adaptation d'impédance à tronçon unique (single stub)

Cette approche à tronçon variable permet de synthétiser différentes impédances mais avec une couverture sur l'abaque assez limitée. A la Figure 3-7 est représenté le tuner d'impédance à tronçon unique optimisé par Heikkila et al. [60]. Dans le synthétiseur d'impédance proposé, des lignes de transmissions à charge capacitive sont placées avant et après le tronçon variable afin d'améliorer la couverture d'impédance ainsi que la bande passante. Pour ce faire, 10 commutateurs capacitifs MEMS permettent de produire 1024 états d'impédance. Les résultats de mesure démontrent une bonne couverture dans la bande de fréquence 20 GHz - 50 GHz avec un VSWR maximal de 32.3 à 40 GHz.

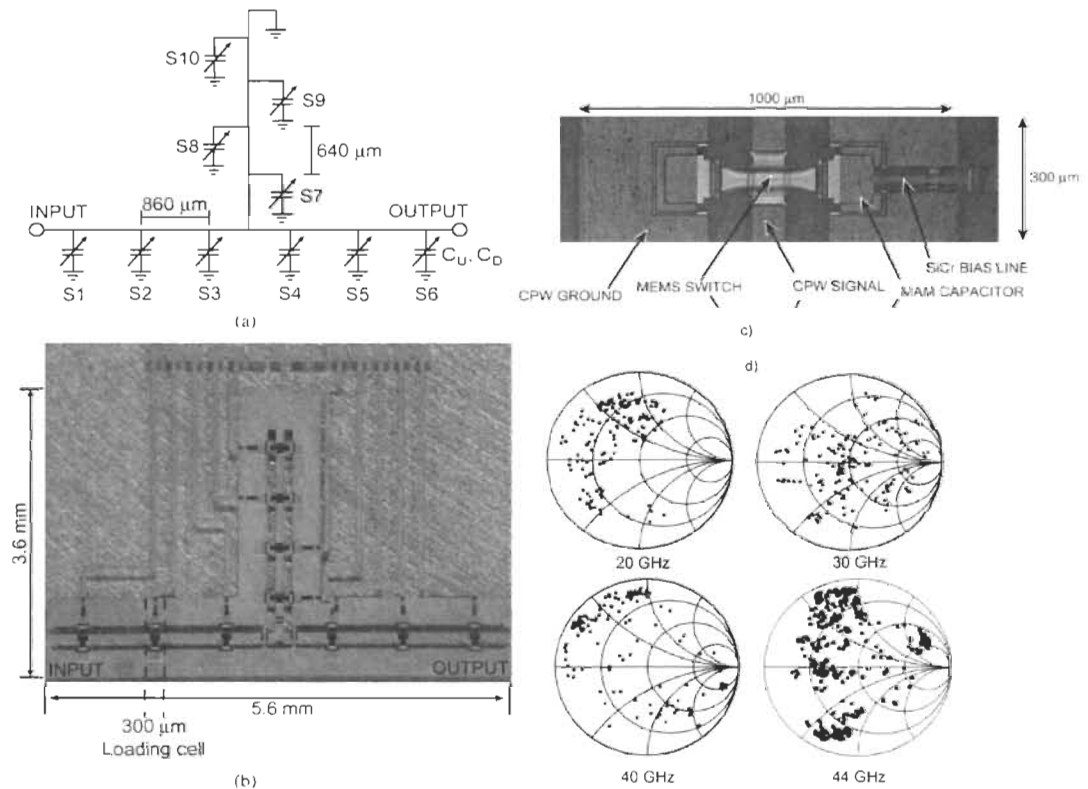


Figure 3-7 a) Schéma du Tuner d'impédance agile à tronçon unique proposé par Heikkilä et al. b) Photographie du circuit fabriqué. c) Commutateur capacitifs MEMS RF. d) Couverture d'impédance [60]

Des synthétiseurs d'impédance double tronçon ou triple tronçon basés sur la même technique d'optimisation ont été également développés par le même auteur pour les systèmes RF opérant entre 6 GHz et 24 GHz [61].

La technique d'adaptation à double tronçon utilisant des commutateurs MEMS a été détaillée par Papapolymerou lors de la conception d'un réseau d'adaptation reconfigurable pour des front-ends RF intelligents [62]. Cette méthode qui est décrite à l'aide de la Figure 3-8, consiste à trouver les susceptances B_1 et B_2 des tronçons ainsi que la distance entre les deux pour l'adaptation de Y_1 à Y_0 suivant l'intervalle d'impédance à adapter. Une analyse

mathématique a été alors proposée pour résoudre le problème. Soit $Y_l = G_l + jB_l$, l'admittance de la charge, où G_l et B_l représente respectivement la partie réelle et imaginaire de Y_l ; l'intervalle des valeurs de G_l à adapter est donnée par : $0 \leq G_l \leq \frac{Y_0}{\sin^2(\beta d)}$ où $\beta = \frac{2\pi}{\lambda}$ est la constante de phase de la ligne de transmission. Après avoir déterminé la plus petite distance qui permet à toutes les valeurs de la partie réelle de Y_l d'être incluse dans l'intervalle de G_l , les susceptances B_1 et B_2 peuvent être calculées selon les équations ci-dessous :

$$B_1 = -B_l \pm \frac{Y_0 + \sqrt{(1+t^2)G_l Y_0 - G_l^2 t^2}}{t} \quad (3-1)$$

$$B_2 = \frac{\pm Y_0 \sqrt{(1+t^2)G_l Y_0 - G_l^2 t^2} + G_l Y_0}{G_l t} \quad (3-2)$$

$$t = \tan(\beta d) \quad (3-3)$$

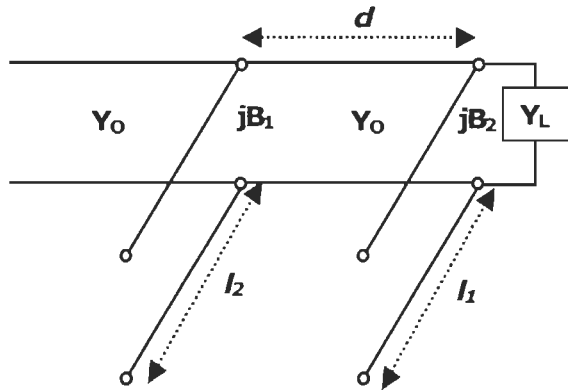


Figure 3-8 Adaptation d'impédance à double tronçon [62]

Les valeurs des capacités associées à B_1 et B_2 sont données en fonction de la fréquence d'opération f par $C_x = B_x / 2\pi f$. La démonstration de cette approche a été validée à travers la

fabrication d'un réseau à tronçon reconfigurable 4 bits composé de capacités fixes ainsi que de commutateurs capacitifs MEMS. En plus du schéma conceptuel, la Figure 3-9 expose une vue sur le commutateur MEMS fabriqué ainsi que la distribution des charges sur l'abaque de Smith à la fréquence 20 GHz.

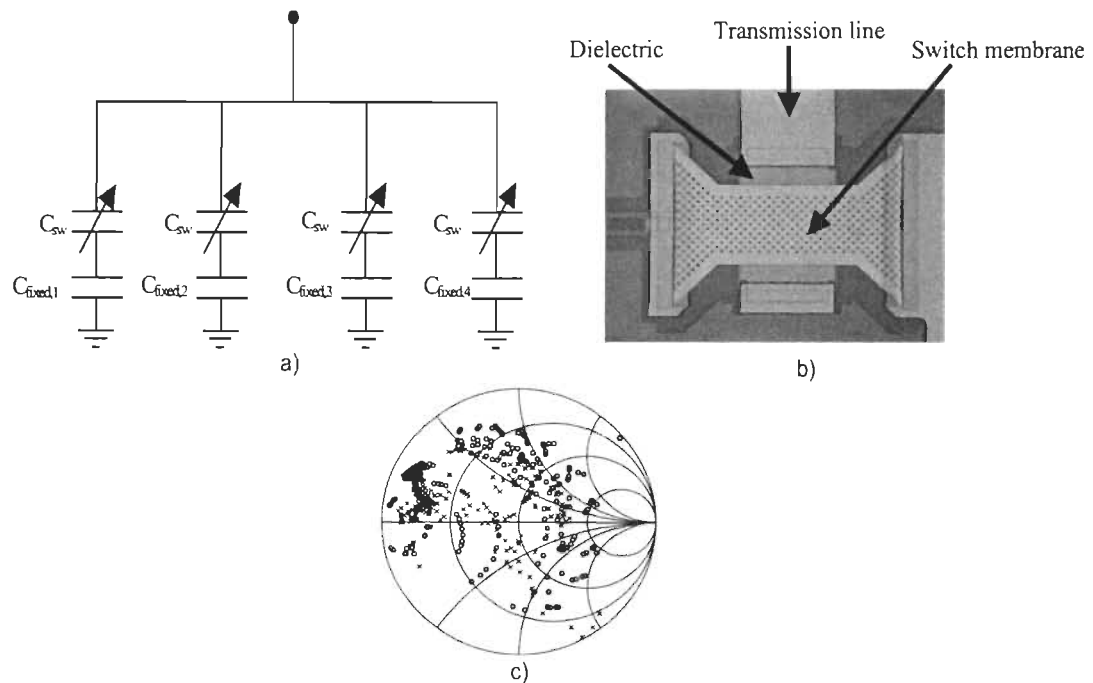


Figure 3-9 a) Synthétiseur d'impédance variable à double tronçon proposé par Papapolymerou. b) Commutateur RF MEMS. c) Couverture d'impédance [62]

3.1.3 Réseaux d'adaptation à base de ligne de transmission MEMS distribuée

La dernière stratégie d'intégration d'un réseau d'adaptation reconfigurable publiée dans la littérature repose sur la théorie des lignes de transmission MEMS distribuées (DMTL = Distributed MEMS Transmission Line). Celle-ci consiste à ajuster l'impédance caractéristique ainsi que la vitesse de phase de la ligne de transmission en fonction de la charge à adapter à l'aide des capacités variables MEMS réparties le long de la ligne. Lorsqu'une des capacités MEMS est activée, la charge capacitive au niveau de la ligne de

transmission augmente, ce qui se traduit par une faible impédance localisée et une constante diélectrique effective élevée. Heikkila et Rebeiz se sont basés sur cette méthode pour intégrer des réseaux d'adaptation d'impédances reconfigurables et compacts, fonctionnant entre 4GHz et 18 GHz, puis entre 20 GHz et 50 GHz, pour des applications d'amplification en puissance [63][64]. Le circuit en [63] et représenté à la Figure 3-10 est fabriqué sur un circuit de verre et comporte 8 sections, ce qui permet d'adapter 256 impédances.

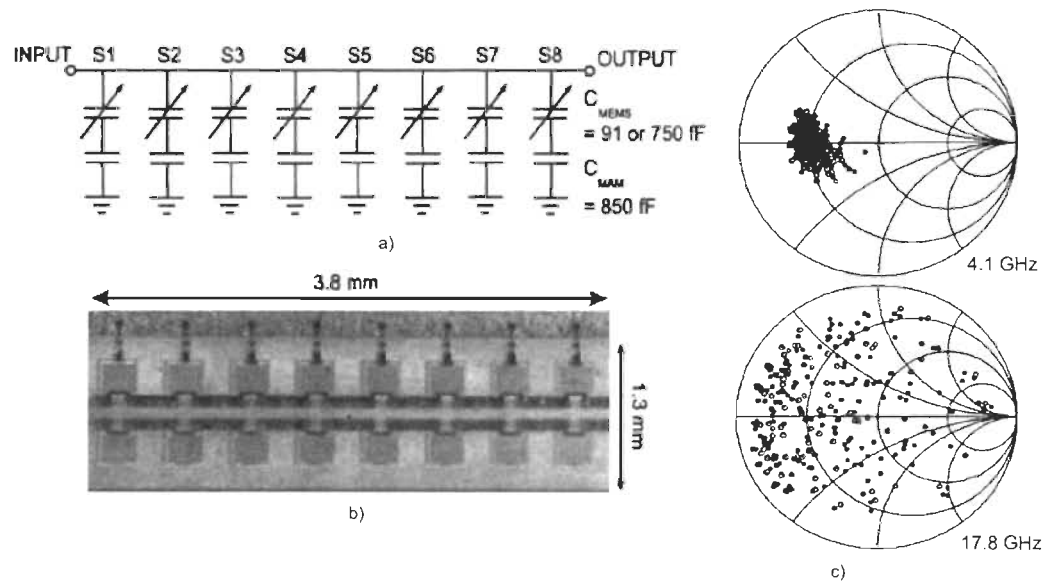


Figure 3-10 a) Réseau d'adaptation reconfigurable à DMTL proposé par Heikkila et Rebeiz. b) Circuit fabriqué. c) Couverture d'impédance [63].

Pour chaque section, la variation de la capacité est contrôlée avec la mise en série d'une capacité fixe MAM (métal-air-métal) avec un commutateur capacitif MEMS. Ce dernier exhibe un rapport de capacité de 8:1. A l'état haut, c'est à dire lorsqu'aucun commutateur n'est activé, l'impédance du système reste égale à l'impédance de référence qui est de 50Ω . A l'inverse, si un ou plusieurs commutateurs sont activés, le réseau transforme cette impédance en une valeur plus petite. Les données résultantes de la caractérisation du dispositif démontrent, à la Figure 3-10 (c), une bonne couverture en termes d'impédance

sur la gamme de fréquences désirées. Pour adapter une impédance en sortie de $10\ \Omega$ à la charge $50\ \Omega$, le niveau de pertes enregistré est de 0.5 dB dans la bande 4-12 GHz et est inférieur à 1.5 dB à 18 GHz.

Dans la solution proposée par Lu et al. le réseau d'adaptation à base de DMTL est optimisé pour une meilleure couverture des impédances en tenant compte l'impact de la puissance RF [65] [66]. La Figure 3-11 expose la photographie du réseau d'adaptation fabriqué sur un substrat de silicium à haute résistivité, ainsi que les résultats en termes de couverture d'impédance.

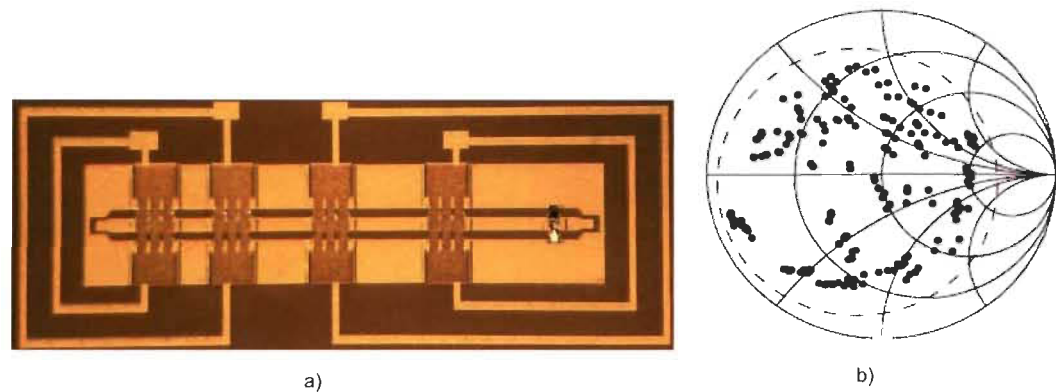


Figure 3-11 a) DMTL à capacités variables MEMS sans contact proposé par Lu et al. b) Couverture d'impédance à 30 GHz [65].

Par rapport à un DMTL classique, la couverture en impédance est améliorée de près de 80% grâce à l'ajout d'une capacité MIM (métal-isolant-métal) à l'extrémité du synthétiseur. Ceci s'explique par le fait que la capacité MIM transforme la charge de $50\ \Omega$ en une impédance plus petite. Le réseau d'adaptation comporte 4 sections avec chacune une capacité variable MEMS optimisée pour supporter une puissance RF de 3.5 W. La puissance RF supportée a été améliorée en utilisant des capacités variables MEMS sans contact et aussi en plaçant stratégiquement les dispositifs MEMS le long de la ligne de

transmission. La disposition particulière des MEMS permet de garantir une excursion maximale extension qui est égale pour toutes les capacités variables. Le circuit occupe une surface de $0.49 \times 0.1 \text{ mm}^2$ et démontre une large variation d'impédance à 30 GHz.

Un adaptateur d'impédance reconfigurable à «double slug» basé sur une architecture DMTL a été proposée par Shen et Barker [67] [68]. Le schéma de principe d'un tuner analogique à double « slug » est représenté à la Figure 3-12. Il est constitué de deux sections de transformateur d'impédance à ligne quart-onde (slug) et de deux sections de ligne de transmission d'impédance caractéristique Z_0 . Le déplacement des « slugs » le long de la ligne permet de modifier localement l'impédance de celle-ci. Les distances θ_1 et θ_2 qui sont relatives à la position des « slugs », définissent la charge à adapter tandis que la longueur électrique des « slugs » de 90° est utilisée pour déterminer la fréquence d'opération. En se basant sur cette configuration à double slug, le réseau d'adaptation peut être ajusté pour différentes impédances de charge en variant θ_1 ainsi que θ_2 , et suivant différentes fréquences d'opération en modifiant la longueur électrique des « slugs ». Pour ce faire, le concept du réseau à DMTL a été adopté avec une ligne CPW à haute impédance (96Ω) chargée par 80 commutateurs RF MEMS. Le réseau a été conçu pour présenter une impédance de 50Ω quand tous les commutateurs sont à l'état haut. Par contre lorsqu'un commutateur est activé, l'impédance locale de la ligne CPW est diminuée jusqu'à la valeur désirée Z_m . Cette section se comporte alors comme un slug de 90° . En activant différents commutateurs il est possible de changer la longueur physique des « slugs » ainsi que les longueurs électriques θ_1 et θ_2 . Le DMTL est fabriqué sur un substrat de quartz avec des commutateurs capacitifs MEMS à contact minimal pour éviter les problèmes d'adhérence et améliorer la fiabilité du circuit. Les résultats de mesure démontrent une couverture

uniforme des 4 quadrants de l'abaque de Smith et un VSWR maximal de 12 dans la bande de fréquence 10-30 GHz. Le niveau de pertes en insertion est inférieur à 3 dB.

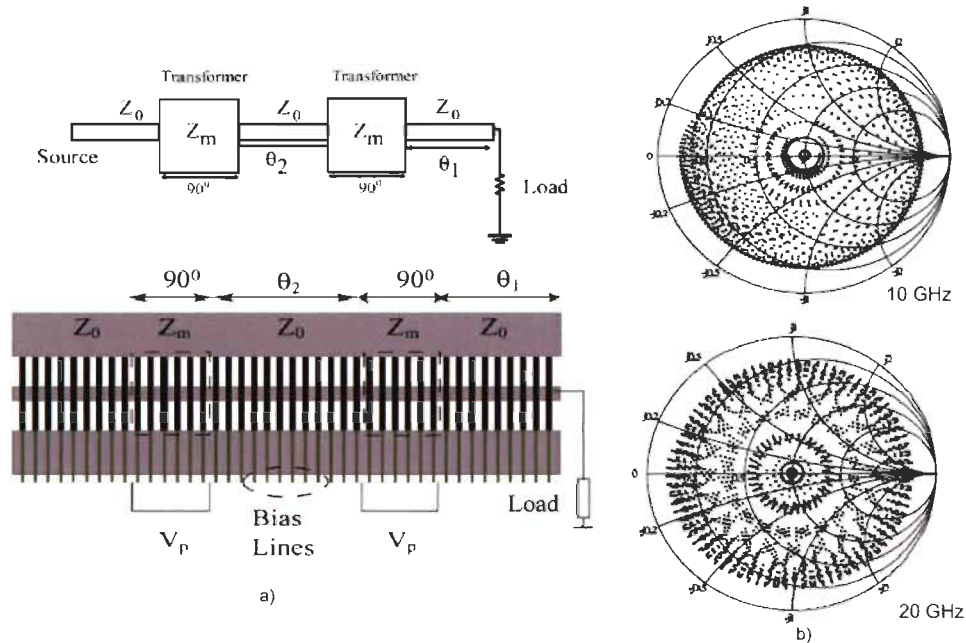


Figure 3-12 a) Tuner d'impédance « double slug » à base de DMTL proposé par Shen et Barker. b) Couverture d'impédance pour 10 GHz et 20 GHz [67].

De ce qui précède, il en est déduit que les lignes de transmission MEMS distribuées offrent un potentiel prometteur concernant l'implémentation de réseaux d'adaptation reconfigurables compacte avec de très bonnes performances en terme de couverture d'impédance. Cependant, les différentes contributions répertoriées ci-dessus regroupent des structures qui ne sont pas applicables à la téléphonie mobile car ces dispositifs opèrent à hautes fréquences ou avec une couverture relativement faible en dessous de 5 GHz. Au regard de ce constat, Domingue et al. ont mis en place une méthodologie de conception et d'optimisation des réseaux DMTL pour les applications micro-ondes basse fréquence [69]. Les travaux publiés reposent sur une analyse conceptuelle qui souligne l'impact des

différents paramètres d'intégration dans l'optimisation et la réduction de la taille des structures pour des fréquences plus basses. Ces paramètres sont : l'impédance caractéristique de la ligne non chargée, la constante diélectrique effective, le rapport de capacité, la longueur physique totale, et les dimensions d'une section unitaire. Le concept développé a été démontré à travers la fabrication d'un réseau d'adaptation variable DMTL opérant entre 3 GHz et 8 GHz avec l'insertion d'une ligne à discontinuité « slow-wave » [70] [71]. La Figure 3-13 présente la photographie du dispositif fabriqué ainsi que les résultats de mesure. L'utilisation de la ligne « slow-wave » permet d'avoir une bonne couverture sur l'abaque de Smith avec une réduction de la longueur physique du circuit de près de 25 % par rapport à un DMTL à ligne CPW classique.

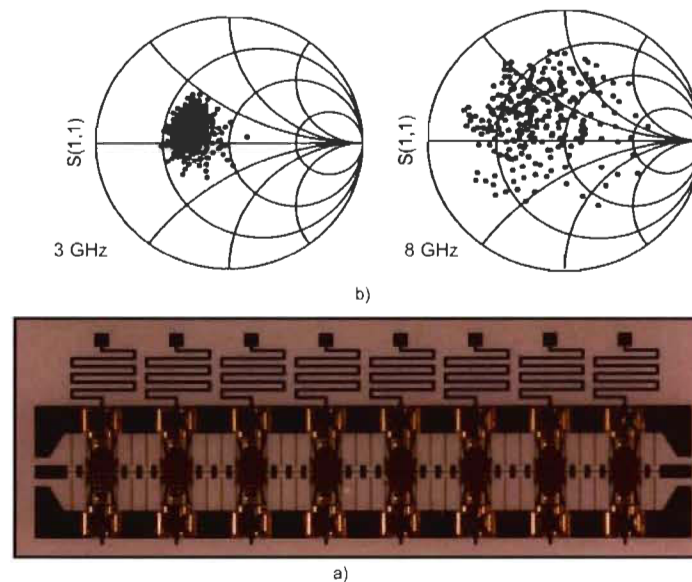
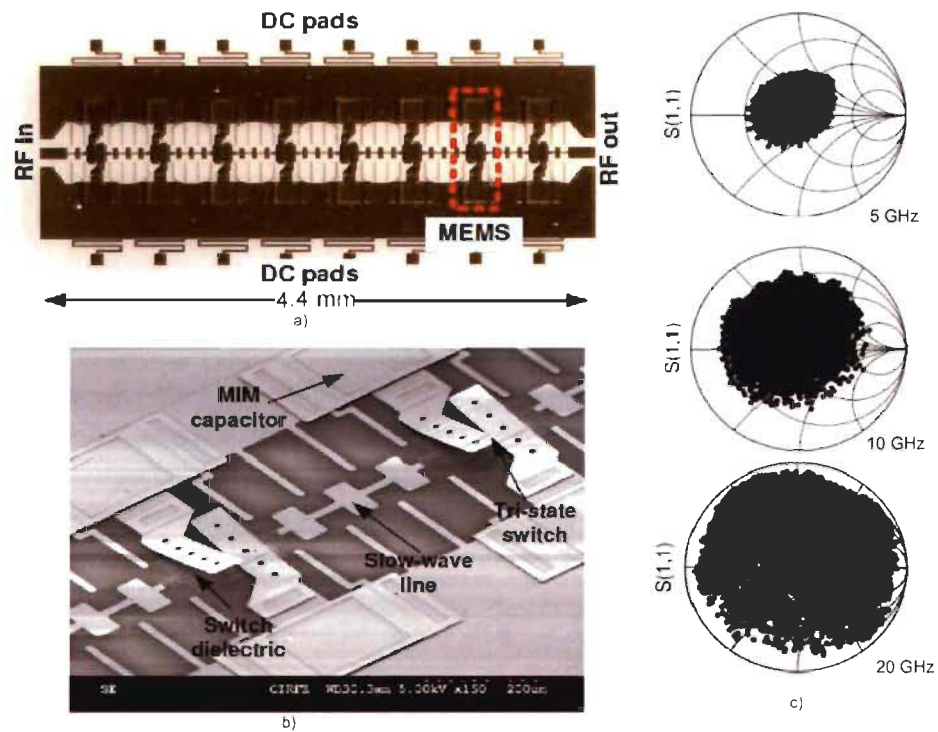


Figure 3-13 a) Réseau d'adaptation DMTL à slow-wave proposé par F. Domingue et al. b) Couverture d'impédance [70].

Une nouvelle structure de DMTL basée sur l'utilisation d'une ligne « slow-wave » et de commutateurs MEMS RF à trois états a été également conçue par le même auteur [72]. Les 3 états de commutation correspondent à trois différentes valeurs de capacité, ce qui permet

d'avoir un intervalle de variation de la fréquence élargi et une amélioration de la couverture entre 5 GHz et 20 GHz. Les différents états de commutations sont obtenus en actionnant séparément les deux poutres qui constituent le commutateur RF MEMS représenté à la Figure 3-14.



A la lumière de la revue littéraire sur les réseaux d'adaptation d'impédances reconfigurables à base de microsystèmes électromécaniques, il apparaît que les différentes stratégies reposent sur l'utilisant de commutateurs MEMS ou de capacités variables MEMS. Ces composants constituent les principaux vecteurs de reconfigurabilité des réseaux d'adaptation LC agile, des réseaux à multiples tronçons variables et des réseaux à DMTL.

A la suite de cette partie, sera exposée la conception de deux types de réseaux d'adaptation d'impédance reconfigurable dans deux technologies différentes :

- un réseau d'adaptation reconfigurable à base de DMTL en technologie UW-MEMS;
- un réseau d'adaptation LC agile en technologie CMOS à l'aide d'une capacité variable CMOS-MEMS.

3.2 Intégration d'un réseau d'adaptation d'impédance agile DMTL

Les réseaux d'adaptation d'impédances à base de lignes de transmission distribuées MEMS offrent un potentiel très intéressant dans la mise en place de front-ends RF multi-bandes. Ces réseaux d'adaptation présente en effet des avantages considérables (large couverture, faibles pertes, compacts) qui peuvent être exploités pour développer des systèmes d'amplification de puissance RF reconfigurables [71] [73]. A ce titre, un nouveau réseau d'adaptation agile DMTL à section inductive variable est proposé dans cette section. Ce nouveau dispositif permet d'améliorer la couverture de l'abaque de Smith sur une large bande de fréquence.

3.2.1 Théorie et analyse d'optimisation

Une ligne DMTL est constituée de plusieurs sections de ligne de transmission dont l'impédance caractéristique et la longueur électrique sont ajustables à l'aide de commutateurs MEMS capacitifs. La Figure 3-15 expose la topologie d'une ligne DMTL classique avec son modèle électrique où C_b représente la capacité résultante de l'état du commutateur MEMS. Dans chaque section, l'effet de cette capacité est de réduire l'impédance caractéristique Z_{DMTL} et d'augmenter la longueur électrique qui est en fonction de la constante de diélectrique effective $\epsilon_{eff-DMTL}$.

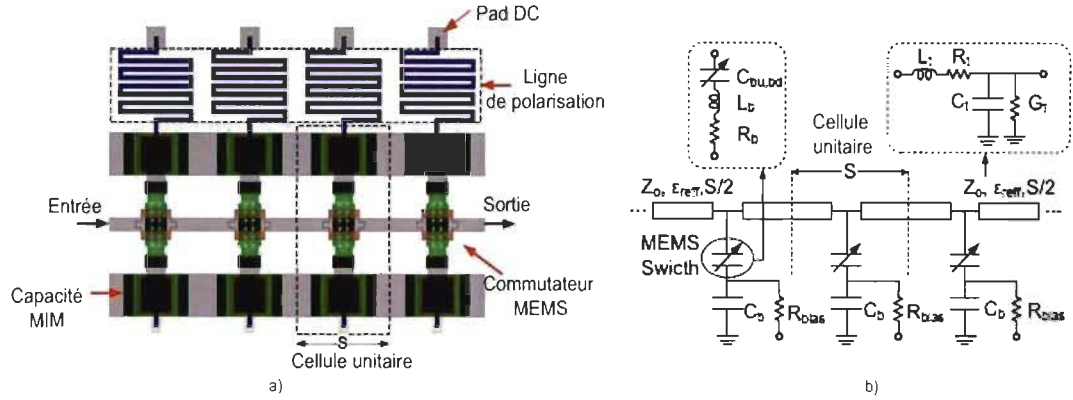


Figure 3-15 a) Topologie d'un réseau d'adaptation DMTL classique b) Modèle électrique équivalent

En activant indépendamment les commutateurs MEMS, Z_{DMTL} et $\epsilon_{reff-DMTL}$ dépendent de l'état du commutateur et sont évalués en fonction du facteur de charge K , selon les équations ci-dessous [69] :

$$Z_{DMTL}(up, dn) = Z_0/K \quad (3-4)$$

$$\epsilon_{reff-DMTL}(up, dn) = \epsilon_{reff} \cdot K \quad (3-5)$$

$$\text{Avec } K = 1 + \frac{cZ_0C_b}{s\sqrt{\epsilon_{reff}}} \quad (3-6)$$

Où Z_0 et ϵ_{reff} sont respectivement l'impédance caractéristique et la constante de diélectrique effective de la ligne non chargée, C_b est la capacité résultante du commutateur MEMS, et s représente la longueur d'une section de la ligne DMTL.

En tant que réseau d'adaptation d'impédance, chaque état de la ligne DMTL correspond à une impédance de charge en sortie qui peut être adaptée à la source. Une ligne DMTL à N sections produit 2^N états d'impédances adaptables. Les performances d'un tel système sont quantifiées en termes d'uniformité de couverture de l'abaque de Smith. Pour cela, un critère

$$Z_{DMTL-dn} = \frac{Z_{ref} Z_0}{\sqrt{Z_0^2 \cdot C_r - Z_{ref}^2 \cdot (C_r - 1)}} \quad (3-9)$$

$$S_e(up, dn) = \frac{360^\circ \cdot s}{c} f \sqrt{\epsilon_{reff-DMTL}(up, dn)} \quad (3-10)$$

Où c représente la vitesse de la lumière.

Pour maximiser la couverture de l'abaque de Smith, l'impédance caractéristique $Z_{DMTL-dn}$ et la longueur électrique S_{e-dn} à l'état bas, doivent être sélectionnées pour produire un coefficient de réflexion élevé avec un minimum de commutateurs activés. Pour ce faire, $Z_{DMTL-dn}$ doit être réduite tandis que S_{e-dn} doit être augmentée. D'après les équations de conception, ceci peut être accompli en maximisant la constante de diélectrique effective à l'état bas $\epsilon_{reff-DMTL-dn}$. A l'état haut, la longueur totale électrique du réseau qui est en fonction de $\epsilon_{reff-DMTL-up}$, est fixée par la bande de fréquence d'opération. Cette longueur électrique dépend en outre de la longueur physique totale du dispositif en remplaçant la longueur d'une section par la longueur totale $N \times s$. Par conséquent, pour une bande de fréquence spécifique, la longueur physique totale du réseau peut être minimisée en augmentant $\epsilon_{reff-DMTL-up}$ qui est en fonction de Z_0 et de ϵ_{reff} .

En résumé, l'amélioration de la couverture de l'abaque de Smith tout en maintenant une structure à dimensions minimales, repose sur un choix judicieux de Z_0 et une maximisation de $\epsilon_{reff-DMTL-up}$. $\epsilon_{reff-DMTL-up}$ peut être maximisé en augmentant l'impédance caractéristique Z_0 et/ou la constante de diélectrique effective ϵ_{reff} . Ceux-ci dépendent de la technologie et de la structure de la ligne de transmission choisie [69]. Un nouveau réseau d'adaptation d'impédances DMTL avec une ligne de transmission à section inductive variable est conçu et fabriqué par la suite.

3.2.2 Nouveau Circuit d'adaptation DMTL proposé

3.2.2.1 Description

La cellule élémentaire du nouveau réseau d'adaptation DMTL proposé est représentée à la Figure 3.17. Ce réseau DMTL a la particularité d'employer une section inductive variable qui permet d'améliorer la couverture et l'échelle de variation des impédances. La présence de la section inductive entraîne une augmentation de la constante de diélectrique effective et de la longueur électrique à l'état haut ainsi qu'une réduction considérable de l'impédance du réseau à l'état bas.

Lorsque le commutateur capacitif MEMS est à l'état haut comme le montre la Figure 3-17.a, le signal circule à travers les deux sections inductives du conducteur central. Ce dernier se comporte alors comme une ligne « slow-wave (SW) » avec une constante de diélectrique élevée. Dans cet état, la constante de diélectrique à l'état haut $\epsilon_{\text{reff-DMTL-up}}$ est élevée, ce qui permet de minimiser les dimensions physiques de la structure. A l'état haut, la section est conçue pour présenter une impédance égale à 50Ω . Quand le commutateur est activé à l'état bas (Figure 3-17.b), la section inductive est court-circuitée à l'aide des contacts ohmiques situés de part et d'autre de la membrane du commutateur. Ceci annule l'inductance induite par la présence de la section inductive. Il en résulte dans ce cas, une réduction conséquente de l'impédance de la section DMTL à l'état bas et par conséquent, une amélioration de la plage de variation des impédances.

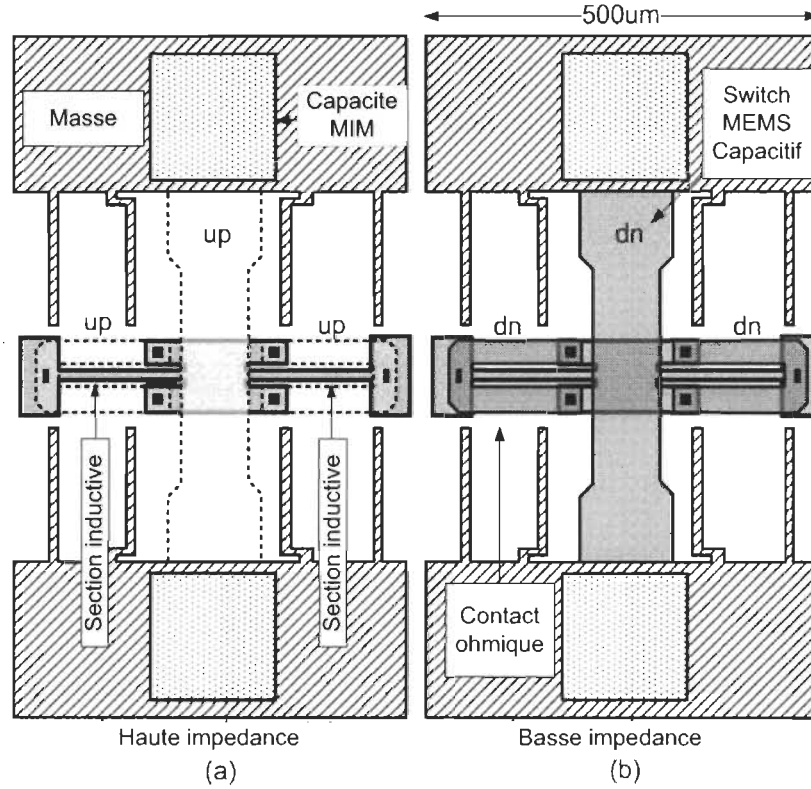


Figure 3-17 Section du nouveau réseau d'adaptation DMTL. a) état haut. b) état bas

Le modèle électrique équivalent d'une section du réseau d'adaptation est schématisé à la Figure 3-18, où L_t , R_t , C_t , et G_t représentent les paramètres distribués extraits d'une ligne de transmission non chargée. L_{MEMS} est la valeur de l'inductance variable produite par la section inductive. C_b constitue le commutateur capacitif MEMS et C_{MIM} permet d'isoler chaque commutateur pour qu'il puisse être activé indépendamment. L'impédance caractéristique d'une section DMTL ainsi que la constante de diélectrique effective correspondante sont définies telles que :

$$Z_{DMTL-(up,dn)} = \sqrt{\frac{L_t + \frac{L_{MEMS}(up,dn)}{s}}{C_t + \frac{C_b(up,dn)}{s}}} \quad (3-11)$$

$$\varepsilon_{\text{reff-DMTL-(up,dn)}} = c^2 \left(L_t + \frac{L_{\text{MEMS(up,dn)}}}{s} \right) \cdot \left(C_t + \frac{C_{b(\text{up,dn})}}{s} \right) \quad (3-12)$$

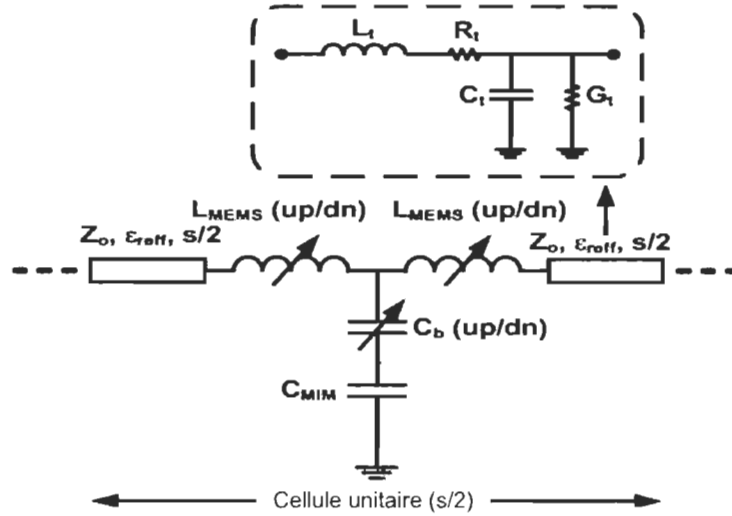


Figure 3-18 Modèle électrique équivalent d'une section du nouveau réseau d'adaptation DMTL.

3.2.2.2 Conception théorique

La conception du réseau d'adaptation d'impédances DMTL repose sur la méthodologie établie en par Domingue et al. qui définit les différentes étapes de conception à savoir :

- Déterminer les caractéristiques de la ligne de transmission non chargée;
- Calculer le ratio de capacité C_r ;
- Calculer l'impédance $Z_{\text{DMTL-dn}}$ à l'état bas;
- Établir les dimensions physiques d'une section ainsi que la longueur totale du circuit.

❖ Ligne de transmission non chargée

La ligne de transmission choisie, qui est une ligne coplanaire CPW comprenant une section inductive, est représentée à la Figure 3-19.

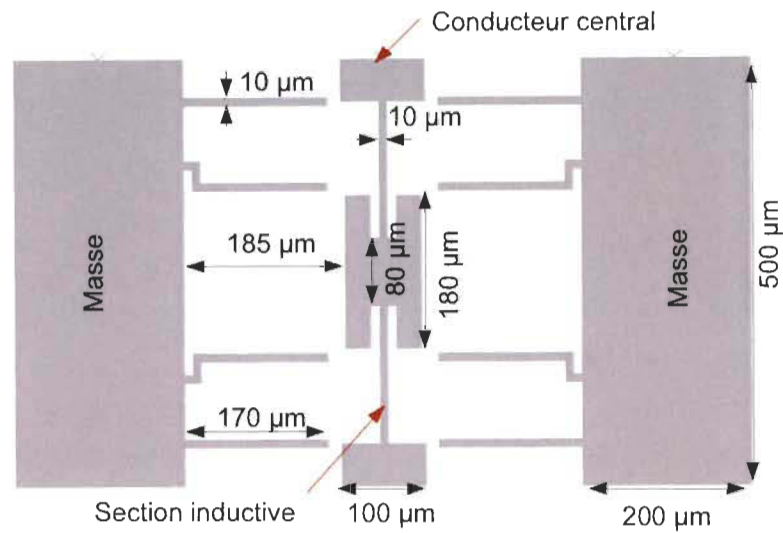


Figure 3-19 Topologie de ligne de transmission SW-CPW non chargée à section inductive.

Dans cette configuration, la partie conductrice est une ligne SW comprenant deux sections fortement inductive qui permettent d'avoir une inductance totale distribuée plus élevée. Dans une ligne CPW classique, l'éloignement des masses par rapport au conducteur central contribue aussi à augmenter l'inductance distribuée mais engendre simultanément une réduction de la capacité correspondante. Toutefois, la présence des longs et fins doigts permettent de rapprocher localement la masse du conducteur central de la ligne CPW, afin de garder une valeur élevée pour la capacité sans réduire l'inductance globale. Au final, il en résulte une augmentation de l'inductance totale distribuée ainsi que de la capacité distribuée. Cette topologie de ligne proposée permet d'obtenir une ligne à forte constante de diélectrique effective avec une impédance caractéristique relativement élevée. L'impédance caractéristique Z_0 et la constante de diélectrique effective ϵ_{reff} de la ligne non chargée sont données respectivement par les équations (3.13) et (3.14).

$$Z_0 = \sqrt{\frac{L_t + \frac{L_{MEMS}}{s}}{C_t}} \quad (3-13)$$

$$\varepsilon_{reff} = c^2 \left(L_t + \frac{L_{MEMS}}{s} \right) \cdot C_t \quad (3-14)$$

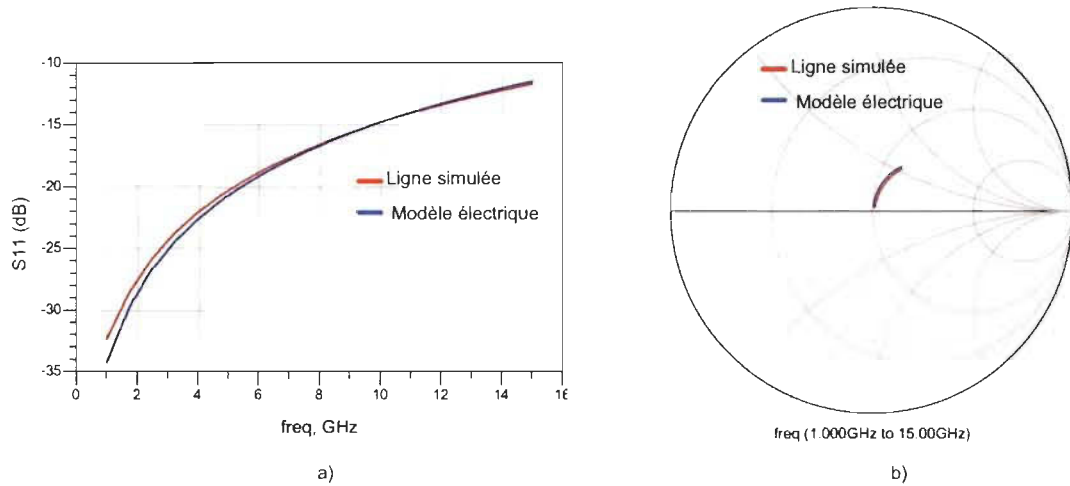


Figure 3-20 Paramètres S extraits à partir de la modélisation électromagnétique de la ligne de transmission non chargée

La modélisation de la ligne doit se faire en considérant les deux états de commutation des contacts ohmiques situées de part et d'autre de la membrane de l'interrupteur capacitif afin de pouvoir en déduire la valeur de l'inductance L_M . La modélisation a été effectuée à travers une simulation électromagnétique en 3D planaire du dispositif sous Momentum ADS 2010 et les paramètres extraits à partir du modèle RLCG de la ligne sont répertoriés au Tableau 3-1. Pour la simulation il est à considérer que la ligne non chargée est un dépôt de couche d'or sur un substrat d'alumine au regard du procédé UW-MEMS disponible au CIRFE.

Le comportement micro-ondes estimé sous forme de paramètres S est représenté à travers la Figure 3-20. Ces figures démontrent la validité du modèle électrique développé

avec un comportement de ce dernier qui est similaire aux résultats découlant de la simulation électromagnétique de la ligne coplanaire.

Tableau 3-1 Paramètres distribués de la ligne de transmission non chargée

| Paramètres | Unité | État haut | État bas |
|--|------------|-----------|----------|
| Rt | Ω/m | 4734 | 1208.154 |
| Lt | nH/m | 875.726 | 566.098 |
| Ct | pF/m | 124.423 | 123.154 |
| $R2=1/Gt$ | $\Omega.m$ | 105579 | 109866 |
| Inductance variable induite par la section inductive | | | |
| L_{MEMS} | nH/m | 309.6 | 0 |
| Impédance caractéristique et constante de diélectrique effective | | | |
| $Z0$ | Ω | 83 | |
| ϵ_{reff} | -- | 9.8 | |

❖ *Ratio de capacité*

Le ratio de capacité C_r est défini comme étant le rapport entre la capacité à l'état et celle à l'état haut du commutateur capacitif MEMS. Ce rapport dépend essentiellement du procédé de fabrication utilisé et est estimé selon [70] par:

$$C_r = \frac{C_{b-dn}}{C_{b-up}} = \frac{\frac{\epsilon_0 A}{2} \left(\frac{1}{d_1 + \frac{t_d}{\epsilon_r}} + \frac{\epsilon_r}{t_d} \right)}{\frac{\epsilon_0 A}{g_0 + \frac{t_d}{\epsilon_r}} + C_f} \quad (3-15)$$

Où g_0 est le gap entre la plaque supérieur et la couche d'isolant, t_d est l'épaisseur de cette couche d'isolant, ϵ_r est la constante de diélectrique; d_1 constitue la rugosité de la

couche d'isolant et C_f compte pour la capacité résultante des effets de bord. Celle-ci est typiquement entre 30% et 40% de la capacité plate parallèle totale. D'après les paramètres du procédé UW-MEMS répertoriés au Tableau 3-2, le calcul du ratio de capacité donne dans ce cas $C_f = 14.8$.

Tableau 3-2 Paramètres du procédé UW-MEMS

| Paramètres | Variables | Unité | Valeurs |
|---|--------------|---------|---------|
| Épaisseur membrane MEMS (metal 1) | t_1 | μm | 1 |
| Épaisseur ligne de transmission (metal 2) | t_2 | μm | 1.25 |
| Épaisseur couche sacrificielle (gap) | g_0 | μm | 2.5 |
| Épaisseur isolant (SiO ₂) | t_d | μm | 0.7 |
| Constante de diélectrique isolant | ϵ_r | -- | 3.9 |

❖ Impédance $Z_{DMTL-dn}$ et constante de diélectrique effective $\epsilon_{reff-DMTL}$

Quand le commutateur est à l'état bas, cette impédance correspond à la plus petite valeur d'impédance que le réseau d'adaptation peut atteindre. Cette valeur est généralement comprise entre 10 Ω et 20 Ω , ce qui correspond à l'impédance de sortie de la majorité des amplificateurs RF non adaptés en impédance. La valeur de l'impédance à l'état bas est donnée par l'équation (3-11) tandis que la constante de diélectrique effective de la ligne DMTL suivant l'état de la capacité MEMS est calculée à partir de (3-12).

$$Z_{DMTL-dn} = 12.7 \Omega.$$

$$\epsilon_{reff-DMTL-up} = 27 \text{ et } \epsilon_{reff-DMTL-dn} = 179.5.$$

❖ *Dimensions physiques de la structure*

La longueur d'une section unitaire du DMTL ainsi que celle de la structure globale sont déterminées en se basant sur la méthodologie de conception décrite dans les travaux de Domingue et al [69]. Ces longueurs sont respectivement liées au facteur d'uniformité et à la bande de fréquence d'opération. En supposant qu'un facteur d'uniformité inférieur ou égale à 1000 correspond à une large couverture d'impédance avec des pertes acceptables, ces dimensions sont déduites par analogie en se basant sur des résultats présentés par Domingue et al. [69] et à partir des paramètres que l'on dispose à savoir Z_{ref} , Z_0 , ϵ_{eff} , et $Z_{DMTL-dn}$. Ainsi le choix d'un réseau comportant 8 sections de 500 μm chacune, assure une large couverture d'impédance dans la bande de fréquence 2 GHz et 12 GHz.

❖ *Valeurs des capacités C_b et C_{MIM}*

Le commutateur capacitif MEMS fournit deux valeurs de capacité dépendamment de l'état de commutation. A l'état haut, la capacité C_{b-up} est choisie de sorte à garantir une impédance $Z_{DMTL-up}$ égale à $Z_{ref} = 50$. Ainsi, sa valeur par unité de longueur est donnée selon [63] par :

$$C_{b-up} = \frac{\sqrt{\epsilon_{eff}}}{c} \left(\frac{Z_0}{Z_{ref}^2} - \frac{1}{Z_0} \right) F/m \quad (3-16)$$

Après calcul, la valeur trouvée pour une section de 500 μm est $C_{b-up} = 112.9 fF$. A partir de ce résultat, il en est déduit la valeur de la capacité à l'état bas C_{b-dn} connaissant le ratio de capacité Cr autorisé par le procédé. A l'état bas, la capacité calculée est $C_{b-dn} = 1.7 pF$.

La valeur de la capacité d'isolation C_{MIM} est choisie de telle sorte qu'elle n'influe pas sur le comportement du dispositif en modifiant la capacité MEMS à l'état haut ou à l'état

bas. Pour ce faire, la valeur est fixée à environ $10.C_{b-dn}$. Ainsi la capacité shunt totale entre le conducteur central et la masse pour les deux états de commutation est dominée par C_{b-up} et C_{b-dn} respectivement.

❖ Récapitulatif

En se basant sur les résultats de modélisation électromagnétique de la ligne non chargée, ainsi que des contraintes du procédé de fabrication, les différents paramètres d'une section du nouveau réseau d'adaptation DMTL sont calculés et répertoriés au Tableau 3-3.

Tableau 3-3 Caractéristiques du nouveau réseau d'adaptation DMTL à section inductive variante

| Ligne de transmission non chargée | | | |
|---|--------|---------------------------|-------|
| $L_{MEMS} (nH/m)$ à l'état haut | 30.6 | ϵ_{reff} | 9,8 |
| $Z_0 (\Omega)$ | 83.9 | $s (\mu m)$ | 500 |
| Commutateur capacitif MEMS | | | |
| $C_{b-up} (fF)$ | 112.9 | C_r (ratio de capacité) | 14.8 |
| $C_{b-dn} (pF)$ | 1.7 | $C_{MIM} (pF)$ | 10 |
| Section de la ligne DMTL chargée | | | |
| $Z_{DMTL-up} (\Omega)$ | 50 | $\epsilon_{reff-DMTL-up}$ | 27.6 |
| $Z_{DMTL-dn} (\Omega)$ | 12.7 | $\epsilon_{reff-DMTL-dn}$ | 179.5 |
| Circuit d'adaptation DMTL à section inductive | | | |
| Fréquence minimale | 2 GHz | Longueur physique | 4 mm |
| Fréquence maximale | 12 GHz | Nombre de sections | 8 |

3.2.2.3 Simulation de la couverture d'impédance

Pour simuler la couverture d'impédance sur l'abaque de Smith, le model électrique d'une section de la ligne DMTL a été utilisé avec tous les paramètres effectifs listés au Tableau 3-3. Le principe consiste à déterminer toutes les impédances correspondant à toutes les combinaisons possibles des 8 commutateurs MEMS. La Figure 3-21 montre la couverture simulée pour des fréquences d'opération de 2 GHz à 12 GHz. Les résultats obtenus démontrent une large couverture de l'abaque de Smith sur une large bande de fréquence.

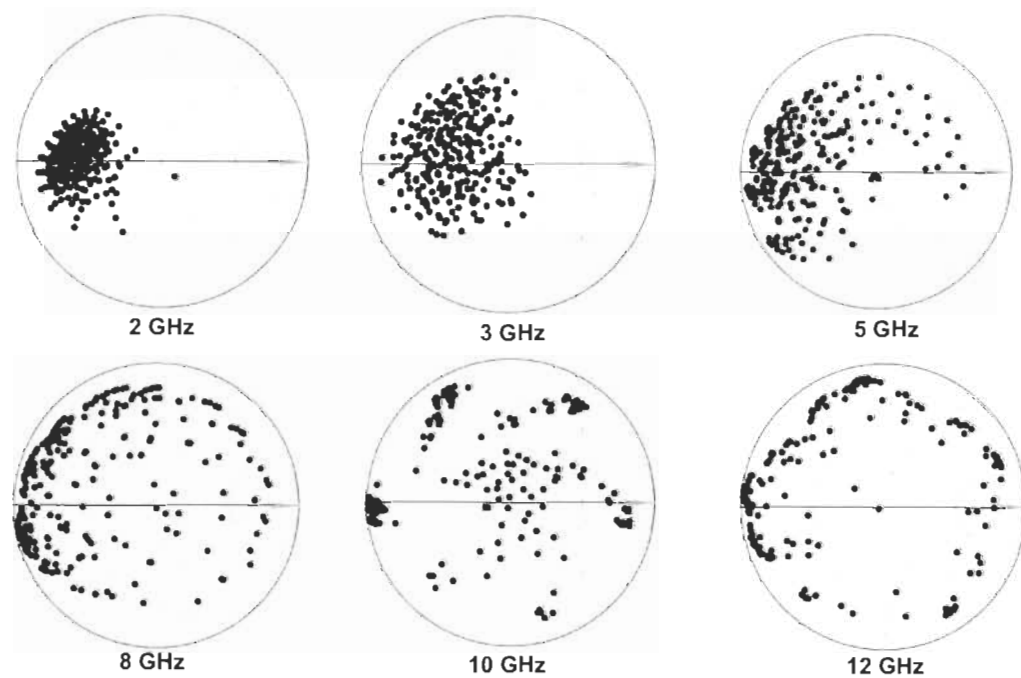


Figure 3-21 Couverture d'impédance simulée du réseau d'adaptation

3.2.2.4 Analyse électromécanique du commutateur capacitif MEMS

❖ *Dimensionnement du commutateur capacitif MEMS*

Le commutateur capacitif MEMS est équivalent à une capacité plate parallèle avec une fine couche d'isolant entre les deux plaques comme le montre la Figure 3-22. Connaissant la valeur de la capacité à l'état bas dont l'expression est donnée par l'expression (3.17), on peut en déduire l'aire parallèle plate $A = W \times w$ sachant que C_f qui est la capacité induite par les effets de bord est en moyenne égale à 30% de C_{b-up} qui est la valeur de la capacité à l'état haut du commutateur.. Ainsi les dimensions de la plaque supérieure peuvent en être déduites sachant que la largeur W du conducteur central de la ligne coplanaire CPW est fixée à $90 \mu\text{m}$.

$$C_{b-up} = \frac{\epsilon_0 A}{g_0 + \frac{t_d}{\epsilon_r}} + C_f \quad (3-17)$$

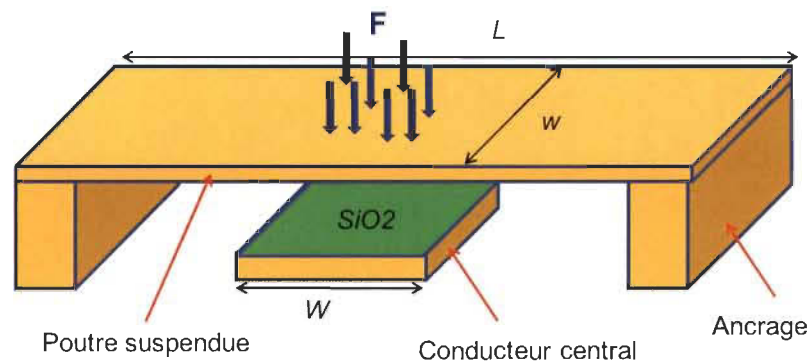


Figure 3-22 Schéma conceptuel du commutateur capacitif MEMS

A ce stade, il est à noter que l'analyse théorique de la ligne DMTL a été effectuée après fabrication du dispositif ce qui fait que les dimensions des commutateurs envoyés en fabrication ont été sous-estimés en comparaison avec les résultats de dimensionnement théorique. Le Tableau 3-4 résume ainsi les données caractéristiques des commutateurs MEMS fabriqués en comparaison avec les données de dimensionnement théorique. Les commutateurs MEMS fabriqués ont une largeur de poutre inférieure par rapport à la taille

réelle requise, ce qui se traduit par une réduction de la valeur des capacités C_{b-up} et C_{b-dn} mesurées. Ceci a pour impact une réduction de l'impédance caractéristique et la constante de diélectrique du réseau DMTL à l'état haut. Il en résultera par conséquent une différence en termes de couverture d'impédance entre les résultats de simulations et les mesures pratiques.

Tableau 3-4 Comparaison entre le dimensionnement théorique des commutateurs et les paramètres des dispositifs fabriqués

| Paramètres | Valeurs des variables pour les commutateurs étudiés | Valeurs des variables pour les commutateurs fabriqués au CIRFE avec la technologie UW-MEMS |
|--|---|--|
| Longueur poutre (L) | $410 \mu m$ | $410 \mu m$ |
| Largeur conducteur central (W) | $90 \mu m$ | $90 \mu m$ |
| Air gap (g_0) | $2,5 \mu m$ | $2,5 \mu m$ |
| Épaisseur SiO ₂ (t_d) | $0,7 \mu m$ | $0,7 \mu m$ |
| Constante de diélectrique (ϵ_r) | $3,9$ | $3,9$ |
| Largeur poutre (w) | $292 \mu m$ | $90 \mu m$ |
| Capacité C_{b-up} | $112,9 fF$ | $39 fF$ |
| Capacité C_{b-dn} | $1.7 pF$ | $287 fF$ |

❖ *Constante de ressort mécanique de la poutre mobile*

La déformation mécanique d'un commutateur MEMS soumis à une force ou une pression est caractérisée par un paramètre important qui est sa constante de ressort K_p . Celle-ci définit en effet le lien qui existe entre l'effort appliqué sur la poutre mobile du commutateur et la déformation résultante. Dans le cas où la poutre est fixée par les deux extrémités, la constante de ressort peut être modélisée en deux composantes distinctes K^l et

K^2 La composante K^l est relative à la raideur de la poutre et est par conséquent liée aux propriétés du matériau tel que le module de Young et le moment d'inertie. La constante K^2 est quant à elle, représentative de la contrainte résiduelle σ qui dépend essentiellement du procédé de fabrication. Lorsque la force appliquée est distribuée de manière uniforme au niveau de la zone centrale de la poutre, les expressions de K^l et K^2 ainsi que la constante de ressort totale sont données par :

$$K^1 = 32Ew \left(\frac{t}{l}\right)^3 \cdot \frac{1}{8\left(\frac{x}{l}\right)^3 - 20\left(\frac{x}{l}\right)^2 + 14\left(\frac{x}{l}\right) - 1} \quad (3-18)$$

$$K^2 = 8\sigma w(1 - \nu) \left(\frac{t}{l}\right) \cdot \frac{1}{3 - 2\left(\frac{x}{l}\right)} \quad (3-19)$$

$$K_p = K^1 + K^2 \quad (3-20)$$

Où l , w , et t , désignent respectivement la longueur, la largeur et l'épaisseur de la poutre mobile. E représente le module de Young du matériau et ν est le coefficient de poisson.

Dans le cas présent, le procédé UW-MEMS est utilisé pour la fabrication des dispositifs avec une poutre en or d'une épaisseur de 1, 25 μm et une contrainte résiduelle $\sigma = 190 \text{ MPa}$. Le module de Young de l'or est $E = 78,5 \text{ GPa}$ et le coefficient de poisson est $\nu = 0,44$. Ainsi après calcul, la constante de ressort totale de la poutre mobile est de 389,2 N/m pour les dispositifs dont la largeur de la poutre est de 292 μm tandis que pour une poutre de 90 μm la constante de ressort calculée est de 120 N/m.

❖ Tension d'actionnement de la poutre

Les commutateurs capacitifs MEMS constituant le réseau d'adaptation DMTL utilisent le mode d'actionnement électrostatique pour passer de l'état à l'état bas. Ce type

d'actionnement est bénéfique dans le sens où il permet de minimiser la consommation en puissance et par conséquent de conserver une grande efficacité en puissance. A l'application d'une tension CC au niveau de la membrane mobile du commutateur, il en résulte une force électrostatique au niveau de la poutre qui engendre un déplacement de cette dernière. Cette force électrostatique doit être supérieure à la force mécanique de restauration qui permet à la poutre de retrouver sa position initiale. Dans ce cas, l'électrode mobile du commutateur peut être maintenue à l'état bas par rapport à sa position initiale en fonction de la tension électrostatique appliquée. Le niveau de tension requis pour actionner l'électrode peut être défini théoriquement suivant l'expression démontrée par l'auteur Rebeiz en [74] qui s'écrit :

$$V_p = \sqrt{\frac{8K_p g_0^3}{27\epsilon_0 A}} \quad (3-21)$$

La valeur calculée de la tension d'actionnement des interrupteurs MEMS est de 96,2 V pour une poutre de largeur 240 μm et de 88 V pour les dispositifs fabriqués avec une largeur de poutre de 90 μm . Le Tableau 3-5 présente une comparaison des caractéristiques électromécaniques entre les dispositifs pris en compte à partir d'une analyse théorique et ceux qui ont été fabriqués.

Tableau 3-5 Caractéristiques électromécaniques des commutateurs MEMS

| Paramètres | Commutateurs MEMS étudiés | Commutateurs MEMS fabriqués |
|------------------------|---------------------------|-----------------------------|
| Largeur poutre mobile | 292 μm | 90 μm |
| Constante de ressort | 389,2 N/m | 120 N/m |
| Tension d'actionnement | 96,2 V | 88 V |

3.2.2.5 Fabrication

Le réseau d'adaptation d'impédance reconfigurable proposé a été fabriqué à partir du procédé UW-MEMS. Ce procédé de micro fabrication a été développé au laboratoire CIRFE pour l'intégration de dispositifs RF-MEMS tels que des lignes de transmissions, des commutateurs ou des capacités variables etc. Le procédé UW-MEMS se décompose en différentes étapes nécessitant au total 7 masques distincts. Les différentes étapes de micro fabrication ainsi que les masques sont décrits ci-dessous en se basant sur le manuel de conception « UW-MEMS Design Handbook V3 » [75].

Étape 1 :

Cette première étape consiste à déposer 40 nm de chrome sur un substrat d'alumine de 625 μm d'épaisseur pour former les lignes de polarisation servant à activer les commutateurs MEMS. La géométrie de la couche de chrome est définie à partir du masque 1 grâce à la technique de dépôt lift-off. La Figure 3-23 illustre cette étape de fabrication avec en sus la représentation du masque utilisé.

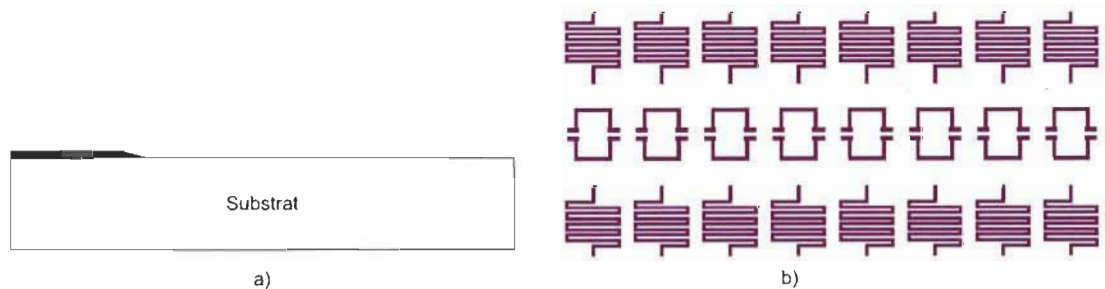


Figure 3-23 a) Étape de fabrication 1. b) Masque 1 - ligne de polarisation

Étape 2 :

Cette étape permet d'isoler les lignes de polarisation en chrome avec un dépôt de $0,3\ \mu\text{m}$ d'une couche de diélectrique, soit de l'oxyde de silicium, par PECVD. Une gravure RIE permet ensuite de mettre en forme la couche d'oxyde en utilisant le masque 2 représenté à la Figure 3-24.

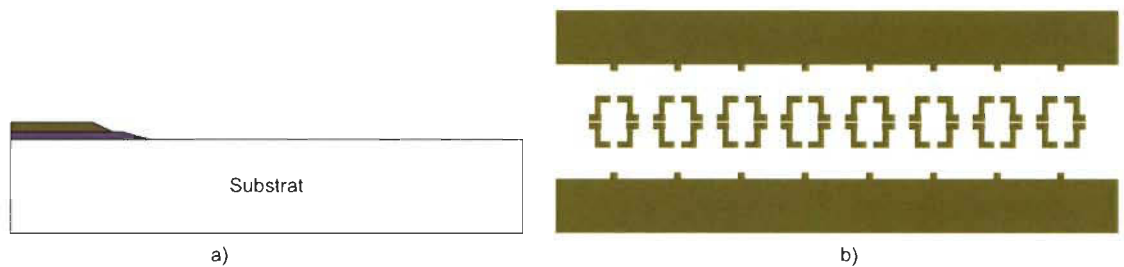


Figure 3-24 a) Étape de fabrication 2. b) Masque 2 – Diélectrique 1

Étape 3 :

La Figure 3-25 décrit cette troisième étape qui permet de créer les lignes de transmission à partir d'un dépôt par électroplaquage de $1\ \mu\text{m}$ de couche d'or. Durant cette étape, une couche de $40\ \text{nm}$ de chrome est utilisée comme couche d'adhésion pour l'or. Le masque 3 nécessaire pour réaliser les lignes de transmission est représenté ci-dessous.

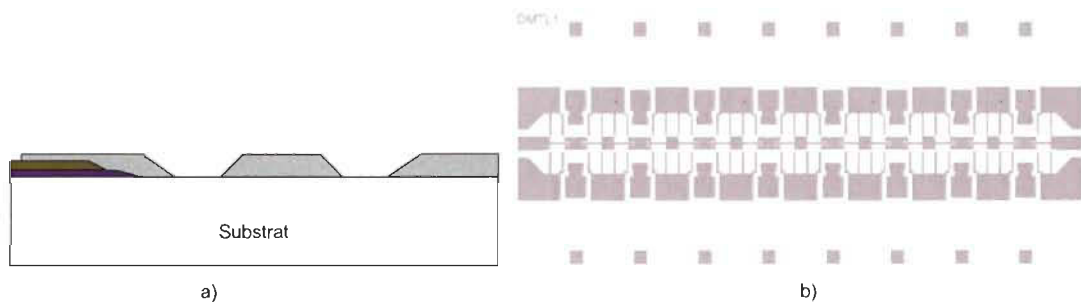


Figure 3-25 a) Étape de fabrication 3. b) Masque 3 - Lignes de transmission

Étape 4 :

Lors de cette étape, 30 nm de Tungsténate de titane (TiW) est déposé par pulvérisation cathodique suivi par le dépôt d'une couche de d'oxyde de silicium d'une épaisseur de $0,5\mu\text{m}$. Cette couche d'oxyde sert de diélectrique pour le commutateur capacitif. La déposition de la couche de diélectrique, qui est matérialisée à la Figure 3.26, est faite par PECVD en utilisant le masque 4.

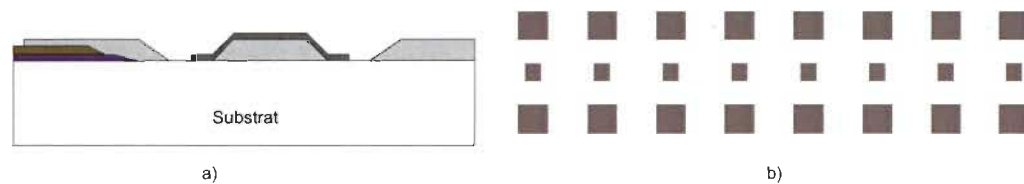


Figure 3-26 a) Étape de fabrication 4. b) Masque 4 – Diélectrique 2

Étape 5 :

Dans cette étape, une déposition par enduction centrifuge (ou « spin coating » en anglais) est utilisée pour former une couche de polyimide d'épaisseur $2,5\mu\text{m}$. Cette dernière sert de couche sacrificielle qui sera enlevée lors de la libération de la structure. Durant cette séquence, la couche de polyimide est usinée par gravure RIE pour créer les points d'ancrage de plaque supérieure des commutateurs ainsi que les fossettes au niveau des cantilevers situés de part et d'autre de l'électrode centrale. Les masques 5 et 6 sont respectivement utilisés pour les points d'ancrage et les fossettes. La Figure 3-27 illustre cette étape de micro fabrication et expose les différents masques nécessaires.

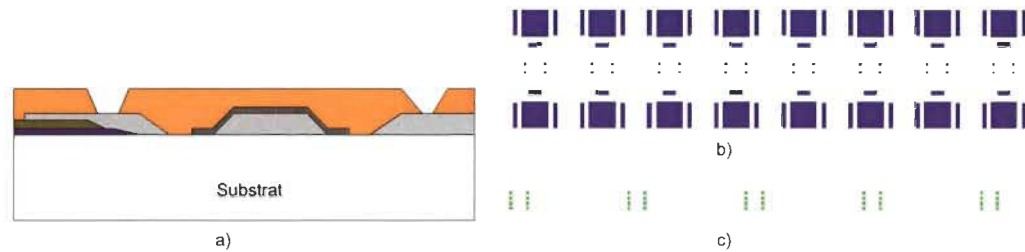


Figure 3-27 a) Étape de fabrication 5. b) Masque 5 - Ancrages. c) Masque 6 – Fossettes

Étape 6 :

Cette étape permet de créer la couche structurale formant l'électrode mobile des commutateurs. Comme le montre la Figure 3.28, cette étape est réalisée en déposant 1,25 m de couche d'or par électroplaquage à l'aide du masque 7. Il est à noter que le masque 7 comporte des trous qui ont pour fonction de faciliter l'accès à la couche sacrificielle qui doit être enlevée.

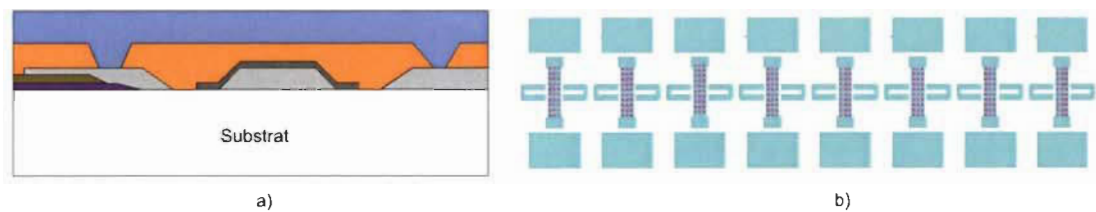


Figure 3-28 a) Étape de fabrication 6. b) Masque 7 – Électrode mobile

Étape 7 :

Celle-ci constitue la dernière étape du procédé de fabrication et consiste à enlever la couche sacrificielle par gravure plasma oxygène. Ceci permet au final de libérer la membrane mobile qui est suspendue. Cette étape complète le procédé de fabrication et la topologie de la structure obtenue au final est présentée à la Figure 3.29.

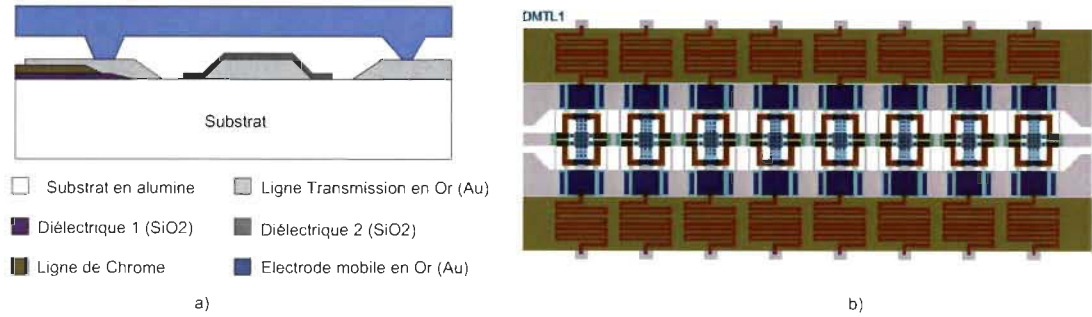


Figure 3-29 a) Structure finale. b) Masque final

3.2.2.6 Expérimentation et résultats pratiques

❖ *Test du prototype fabriqué et validation du modèle de simulation*

La caractérisation du réseau d'adaptation d'impédance reconfigurable débute par une validation du modèle de simulation qui permettra d'analyser les performances du dispositif en termes de couverture d'impédance et de pertes. Pour ce faire, les paramètres S du réseau d'adaptation fabriqué sont mesurés à l'aide d'une station sous pointe et d'un analyseur de réseau vectoriel sous calibrage SOLT (Short Open Load Thru). Ce dernier est une technique de calibrage reposant sur la mesure de trois éléments : court-circuit, circuit ouvert et charge de 50Ω . A la suite, les paramètres S mesurés sont appliqués au modèle électrique dans le logiciel ADS afin d'extraire tous les paramètres effectifs du réseau DMTL fabriqué. Pour avoir une description fidèle du comportement du réseau, le modèle électrique nécessite auparavant une légère modification en rajoutant respectivement la résistance de polarisation R_{bias} pour chaque section ainsi que la résistance série R_s induite par la capacité C_{MIM} . La Figure 3-30 présente ainsi le schéma final du modèle électrique utilisé.

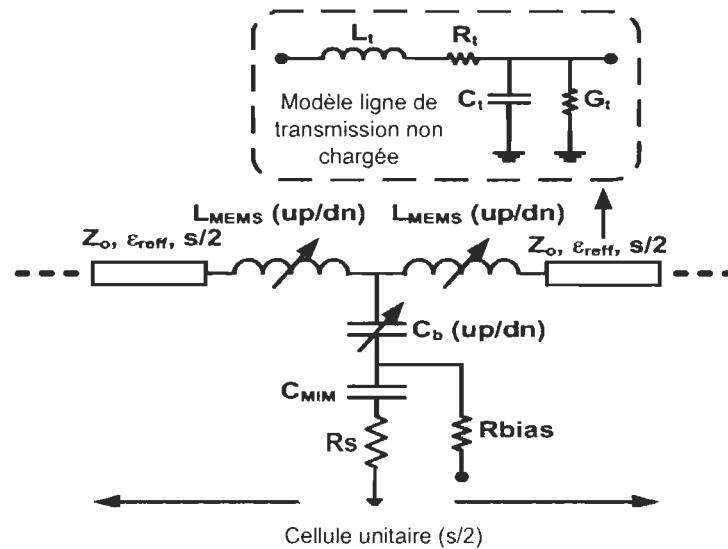
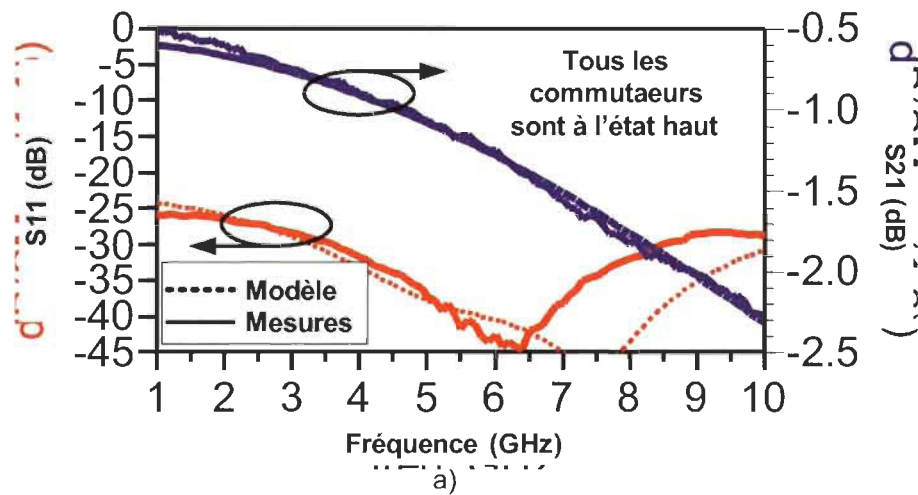


Figure 3-30 Modèle électrique de simulation modifié

Les mesures RF ont été prises dans deux configurations différentes du réseau d'adaptation DMTL à savoir lorsque tous les commutateurs sont à l'état haut et lorsqu'un seul commutateur est activé. Au regard de la Figure 3-31, il apparaît que le modèle développé conserve un comportement en adéquation avec les caractéristiques du circuit fabriqué.



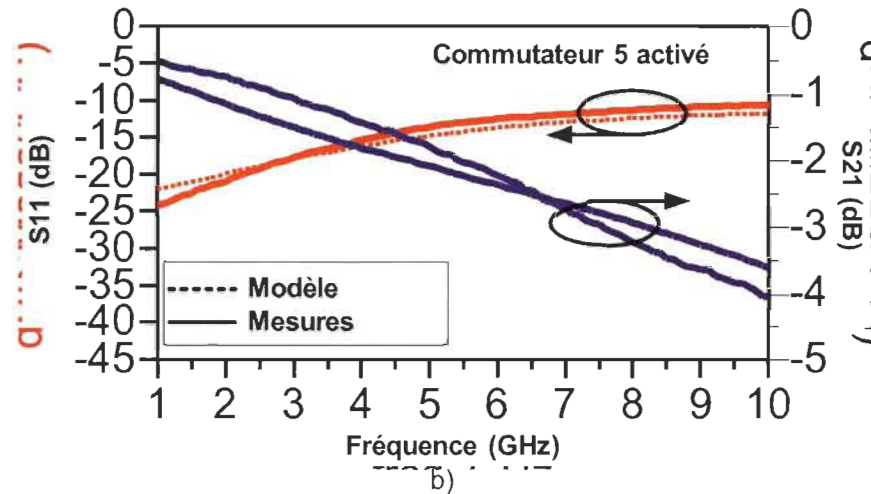


Figure 3-31 Résultats de modélisation et de mesures pour deux configurations: a) Tous les commutateurs sont à l'état haut. b) Commutateur 5 activé.

❖ *Analyse de la couverture d'impédance du circuit fabriqué*

Pour déterminer la couverture en impédance du circuit d'adaptation fabriqué, les paramètres extraits à partir des mesures sont utilisés dans le logiciel ADS pour définir les caractéristiques de chaque section de la ligne DMTL. A la suite une charge de 50Ω est placée en sortie du circuit pour synthétiser au niveau de la source, l'ensemble des impédances adaptables suivant les 256 combinaisons relatives à l'état des commutateurs MEMS. Les différents états d'impédance ont été synthétisés et répartis sur l'abaque de Smith pour différentes fréquences d'opération à la Figure 3-32. En comparaison avec l'analyse théorique, les résultats de mesures démontrent que le circuit fabriqué présente une large couverture de l'abaque de Smith sur la bande de fréquence 8-14 GHz.

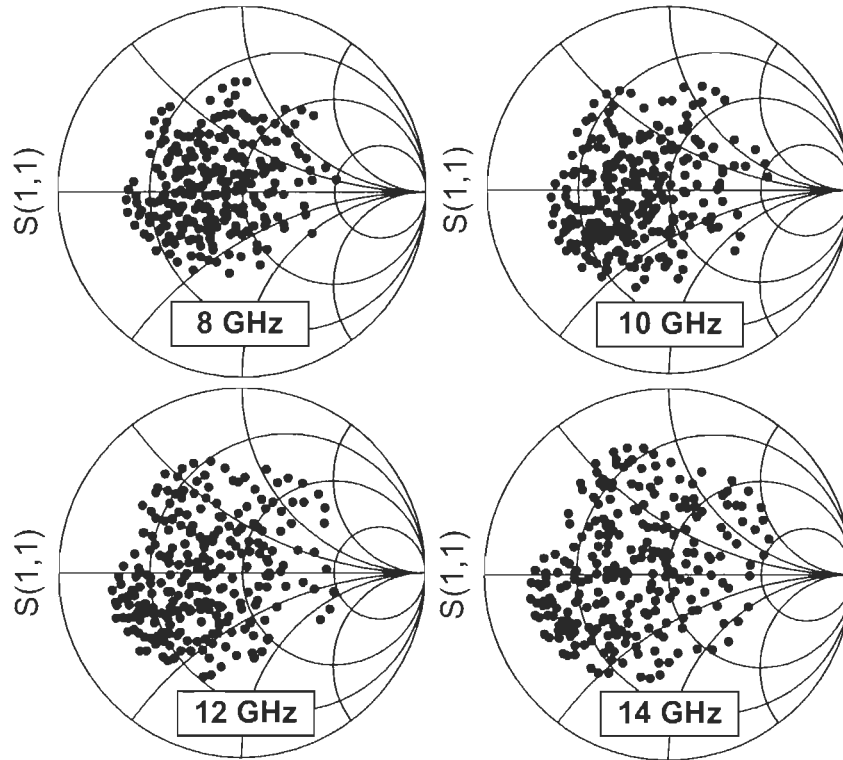


Figure 3-32 Couverture d'impédance à partir des mesures expérimentales du circuit fabriquée

❖ *Analyse des pertes et transfert de puissance du circuit fabriqué*

Outre la couverture d'impédances, les performances du réseau d'adaptation reconfigurable sont évaluées à travers les pertes du réseau ainsi que le transfert de puissance entre la source et la charge.

Les pertes du réseau sont généralement exposées en termes de pertes d'insertion et de réflexion. Cependant dans une configuration pratique d'adaptation d'impédance entre la charge et la source, ces pertes sont quantifiées en terme de rapport entre la puissance transmise à la charge et la puissance disponible à l'entrée du réseau. En se basant sur l'équation (3.22) qui décrit les pertes en décibels dans un circuit passif, le niveau de pertes engendrées par le réseau d'adaptation DMTL fabriqué a été analysé. La Figure 3-33

présente ainsi les pertes mesurées lorsque tous les commutateurs MEMS sont à l'état haut puis lorsqu'ils sont à l'état bas. A l'état haut, les pertes au niveau du circuit d'adaptation d'impédance reconfigurable sont comprises entre 0.5 et 3.5 dB dans la bande de fréquence 1-15 GHz. Lorsque tous les commutateurs sont activés simultanément, ces pertes sont de l'ordre de 1 à 5dB dans la même bande de fréquence d'opération.

$$\alpha = \frac{|S_{21}|^2}{1-|S_{11}|^2} \quad (3-22)$$

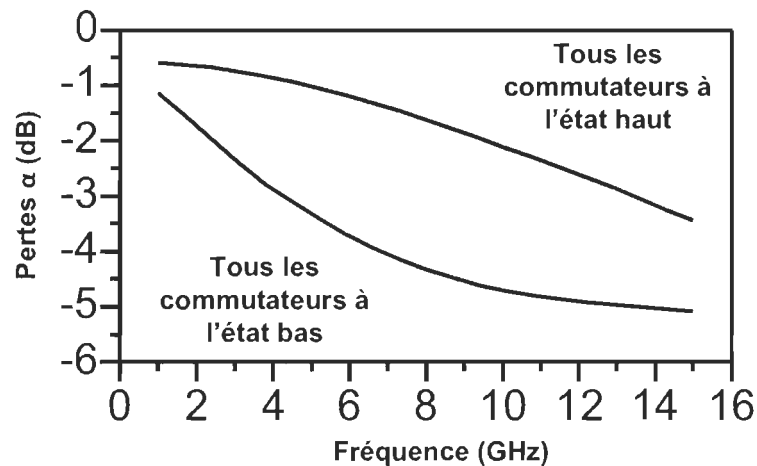


Figure 3-33 Pertes enregistrées au niveau du réseau DMTL fabriqué

$$G_T = \frac{1-|\Gamma_S|^2}{|1-S_{11}\Gamma_S|^2} \cdot |S_{21}|^2 \quad (3-23)$$

Dans un contexte réel d'adaptation d'impédance, le réseau doit garantir un transfert maximal de puissance entre la source et la charge tout en minimisant les réflexions induites par l'inadaptation entre les deux ports. Le ratio de transfert de puissance G_T permet d'avoir une idée sur la quantité de puissance transmise entre la source et la charge en tenant compte des pertes relatives à l'inadaptation et celles induites par le réseau lui-même. Le ratio G_T peut être calculé à partir de l'équation (3.23).

Pour une source variable et un charge de 50Ω , le ratio de transfert de puissance du réseau a été calculé à partir de MATLAB en exportant les paramètres S simulés pour tous les états possibles. Les résultats obtenus qui sont exposés à la Figure 3-34, démontrent que le réseau d'adaptation reconfigurable fabriqué assure un ratio de transfert inférieur à 5 dB.

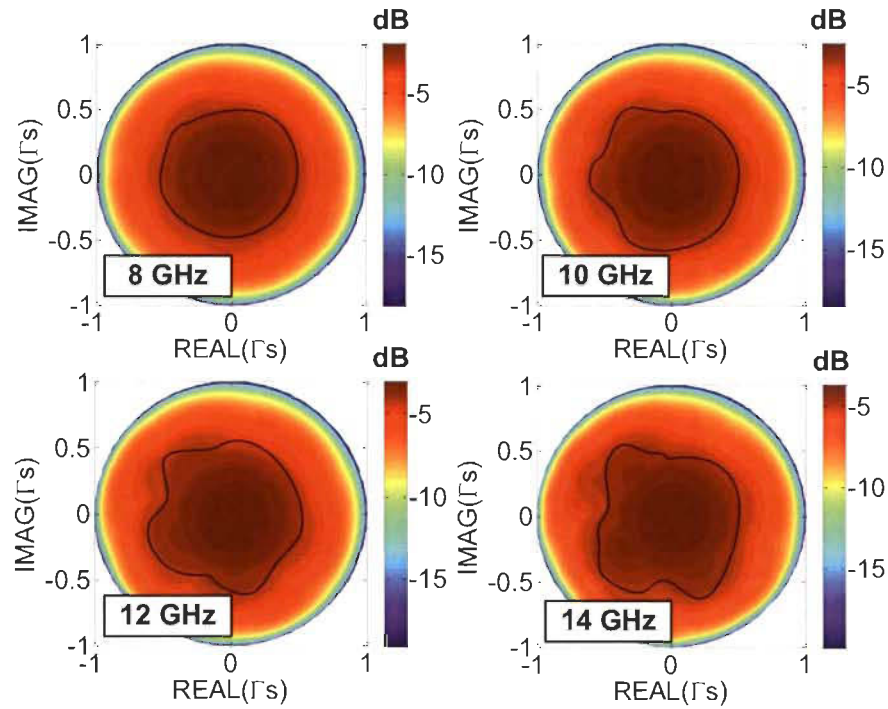


Figure 3-34 Niveau de transfert de puissance mesuré

Les pertes en réflexion relatives à l'inadaptation ont été aussi calculées à partir de l'équation 3.24 et représentées dans le plan Γ_s à la Figure 3-35 pour différentes fréquences d'opération. Les pertes en réflexion simulées sont inférieures à 10 dB.

$$\text{Pertes en reflexion} = \text{MAX} (-20 \log |\Gamma_{in}^i|) \quad (3-24)$$

$$\Gamma_{in}^i = \frac{Z_{in}^i - Z_s}{\Gamma_{in}^i + Z_s} \quad (3-25)$$

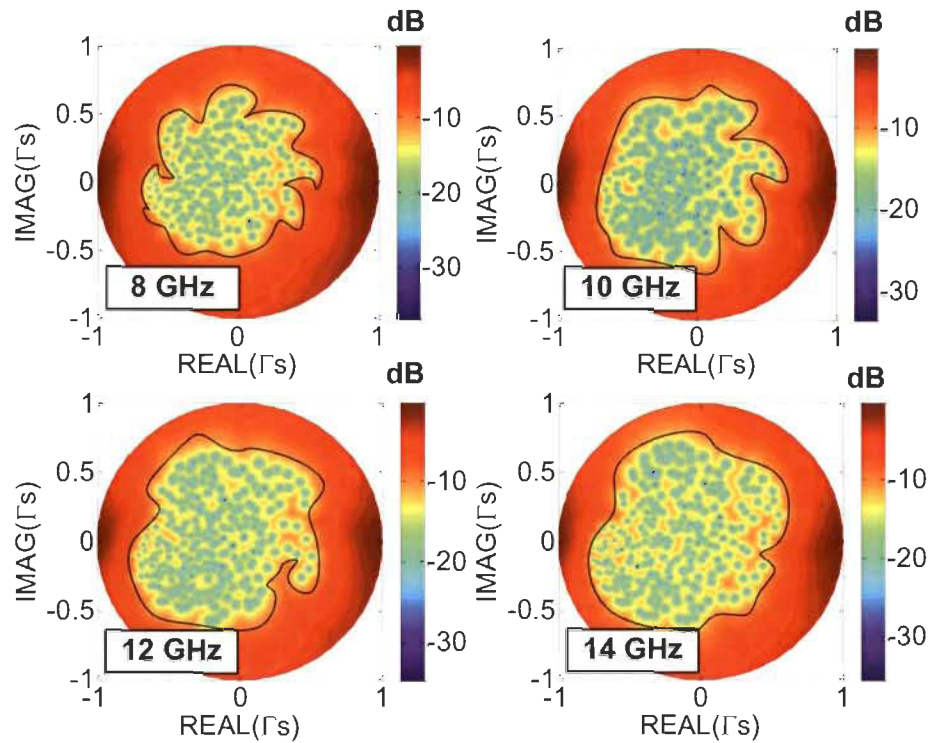


Figure 3-35 Pertes en réflexion mesurées

En résumé, le circuit d'adaptation d'impédance reconfigurable fabriqué démontre de bonnes performances en termes de couverture d'impédance avec des pertes relatives faibles pour des fréquences d'opération entre 8 et 14 GHz. Ce circuit est le premier réseau d'adaptation à base de DMTL intégrant une inductance variable, ce qui permet d'améliorer la couverture de l'abaque de Smith ainsi que la plage de variation des impédances. Le composant fabriqué peut être utilisé comme un synthétiseur d'impédance ou comme un réseau d'adaptation agile pour les applications d'amplification RF dans la bande X. Le Tableau 3-6 expose une comparaison des caractéristiques de quelques tuners d'impédance tirés de la littérature avec celles du réseau DMTL à section inductive.

Tableau 3-6 Comparaison des caractéristiques de différents tuners d'impédance

| Référence | Structure | Fréquence | Dimension (mm ²) |
|---|--|-----------|------------------------------|
| Papapolymerou & al. (2003) [62] | Tuner à double stub avec des interrupteurs RF-MEMS | 10-20 GHz | 18 x 11 |
| Vähä-Heikkilä, & al. (2004) [63] | Ligne de transmission distribuée chargée avec 8 interrupteurs capacitifs | 6-20 GHz | 3.8 x 1.3 |
| Yumin li & al. (2005) [65] | Ligne de transmission distribuée chargée avec des capacités variables sans contact | 30 GHz | 0.4 x 0.12 |
| Qin Shen & al. (2006) [67] | DMTL à double slug avec des varactors MEMS | 10-50 GHz | 0.4 x 3,2 |
| Domingue & al. (2008) [70] | DMTL avec ligne de transmission «slow-wave» | 3-8 GHz | 4.4 x 1.9 |
| Domingue & al. (2008) [72] | DMTL avec ligne «slow-wave» et commutateur à double poutre | 5-50 GHz | 4.4 x 1,9 |
| Nouveau concept développé (Mémoire) | DMTL à section inductive variable | 8-14 GHz | 4 x 1.9 |

3.3 Intégration d'un réseau d'adaptation d'impédance agile à composants discrets passifs CMOS-MEMS

Au regard des défis majeurs en termes de compétitivité auxquels fait face l'industrie de la microélectronique, le développement de dispositifs RF-MEMS à partir de la technologie CMOS constitue une perspective d'innovation à fort potentiel dans l'implémentation de circuits intégrés RF sous forme de « système-on chip (SoC) ». Le procédé CMOS présente en effet un avantage majeur en termes de coût de production, de densité d'intégration et de

niveau de consommation. Il apparaît en outre comme étant une technologie mature applicable aux systèmes micro-ondes et à fréquences millimétriques. Le CMOS constitue ainsi un procédé de fabrication de premier choix pour les circuits intégrés RF adaptables de nouvelle génération, basés sur les composants RF-MEMS. Dans le cas d'un amplificateur de puissance multi-bandes destiné à la téléphonie mobile, cette technologie est exploitée ici à juste titre pour mettre en place un système d'adaptation d'impédance agile par réseau LC. Le réseau étudié est constitué d'une inductance micromachinée et de capacités variables MEMS fabriquées grâce au procédé post fabrication CMOS-MEMS.

3.3.1 Procédé d'intégration post fabrication CMOS-MEMS

Le procédé d'implémentation post-fabrication CMOS-MEMS est constitué de différentes techniques de gravure permettant d'implémenter des dispositifs RF-MEMS à partir d'une puce fabriquée à partir de n'importe quelle technologie CMOS standard disposant au minimum de 4 couches de métallisation telle que la technologie 1P6M CMOS 0.18 μm ou 1P4M CMOS 0.35 μm de la TSMC (Taiwan Semiconductor Manufacturing Company) disponible auprès du Canadian Microsystem System (CMC). Le principal avantage du procédé d'implémentation post-fabrication CMOS-MEMS réside dans le fait qu'il s'affranchisse de tout dépôt de couche supplémentaire ainsi que des étapes de lithographie. La post-fabrication CMOS-MEMS utilisée dans le cas présent a été établie en se basant sur la technique décrite en [56]. Elle se décompose en 3 grandes étapes de gravure sèche et humide qui seront décrites par la suite en prenant comme exemple l'implémentation d'une capacité variable CMOS-MEMS fabriqué à partir de la technologie 1P6M CMOS 0.18 μm de la TSMC dont la vue en coupe du procédé est représenté à la Figure 3-36.

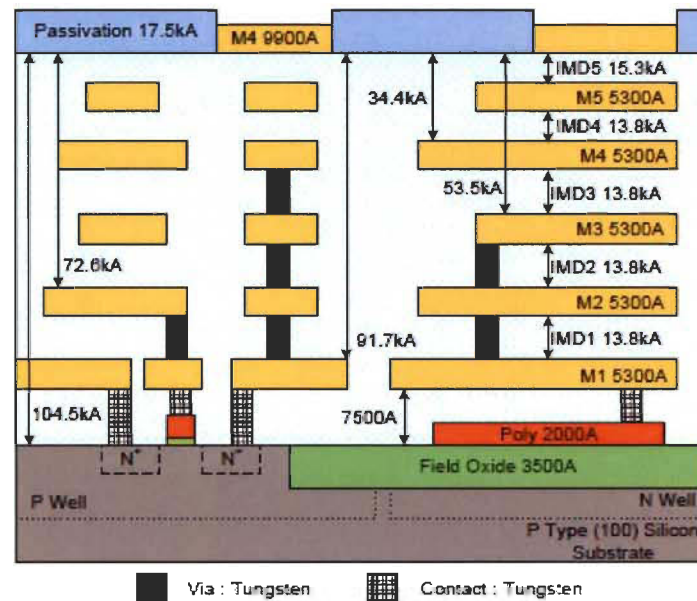


Figure 3-36 Vue en coupe de la technologie 1P6M CMOS 0.18 μ m [76].

Étape 0 : Dispositif initial

Le procédé d'implémentation post fabrication CMOS-MEMS s'applique sur un dispositif déjà fabriqué en technologie CMOS et mis à disposition par la fonderie. La Figure 3-37 expose la vue en coupe du dispositif initial avec les différents niveaux de métallisation.

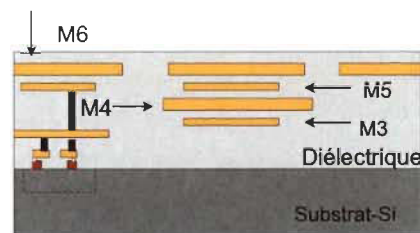


Figure 3-37 Dispositif initial après le procédé de fabrication standard CMOS

Étape 1 : Première Gravure sèche

❖ Gravure de l'oxyde de silicium

La première étape consiste à une gravure anisotrope RIE (*reactive ion etching*) de la couche d'oxyde (diélectrique) en utilisant la couche de métal M6 comme masque de gravure. Ceci permet d'exposer le substrat ainsi que la couche de métal M4 utilisée comme couche sacrificielle comme le montre la Figure 3-38. La gravure de l'oxyde est effectuée grâce à un mélange de gaz CF_4/H_2 .

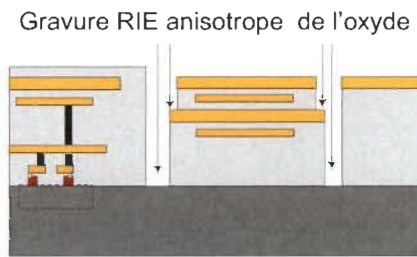


Figure 3-38 Gravure anisotrope RIE de l'oxyde

❖ Gravure du substrat de silicium

A la suite de la gravure de l'oxyde, une tranchée est créée dans le substrat de silicium par gravure isotrope RIE afin de réduire les pertes résistives dues au substrat et d'augmenter le facteur de qualité de la structure. La gravure du silicium est effectuée par un mélange de gaz SF_6/O_2 . La Figure 3-39 montre la structure du dispositif après la gravure isotrope du substrat de silicium.

La gravure de l'oxyde et du silicium sont effectuées en utilisant le système de gravure plasma Phantom II de Trion Technology. Les paramètres de gravure RIE de l'oxyde et du silicium sont listés au Tableau 3-7.

Gravure RIE isotrope du Silicium

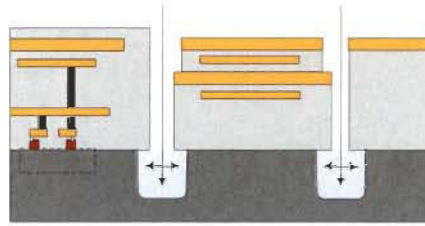


Figure 3-39 Gravure isotrope du substrat de silicium

Tableau 3-7 Paramètres de gravure sèche RIE anisotrope de l'oxyde et isotrope du silicium

| Matériau | Pression (mTorr) | Puissance ICP | Puissance RF | Gaz | Flux (sccm) | Temps de gravure |
|----------|------------------|---------------|--------------|---------------------------------|-------------|------------------|
| Oxyde | 20 | 200 W | 50 W | CHF ₃ | 50 | 8* 45 min |
| Silicium | 50 | 200 W | 0 W | SF ₆ :O ₂ | 24 :5 | 12*5 min |

Étape 2 : Gravure humide

La seconde étape du procédé CMOS-MEMS est une gravure humide isotrope des couches sacrificielle de métal M6 et M4 ainsi qu'une gravure humide anisotrope du substrat afin d'approfondir la tranchée et enlever le résidu de silicium restant. La Figure 3-40 présente la structure après l'étape de gravure humide.

Gravure des couches M6/M4 et du silicium

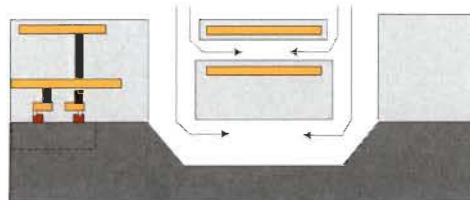


Figure 3-40 Gravure humide des couches sacrificielles et du substrat de silicium

La gravure humide est répartie en 2 étapes à savoir : la gravure des couches sacrificielle qui sont en aluminium et la gravure en profondeur du silicium.

Les couches sacrificielles de métal M6 et M4 sont enlevées en appliquant un mélange de solution d'acide phosphorique-acétique-nitrique (PAN) dilué à 60%. Durant cette phase, les couches structurelles M3 et M5 (aluminium) sont protégées d'une attaque par la solution de PAN en utilisant l'oxyde autour des couches M3 et M5 comme masque de protection. Cela doit être tenu en compte lors du dessin des masques en élargissant les couches de métal M6 et M4 par rapport aux couches structurelles. La gravure des couches de métal M3 et M5 est facilitée par la présence de trous sur la plaque supérieure du dispositif.

La gravure en profondeur du silicium est réalisée en appliquant une solution de TMAH (Tetra Methyl Ammonium Hydroxide) diluée à 25%.

Les différents paramètres pour la gravure humide sont répertoriés au Tableau 3-8.

A la suite de la gravure humide, le dispositif subit un dessèchement afin d'enlever toute trace d'humidité par la technique du point critique du CO_2 (CO_2 critical point dryer).

Tableau 3-8 Paramètres de gravure humide

| Matériau | Solution de gravure | Composition | Temps/Température |
|--------------|----------------------|----------------|-------------------|
| Aluminium | PAN/H ₂ O | 16 : 1 : 1 : 2 | 1 - 2 min à 40 °C |
| Silicium 110 | TMAH | 25% | 120 min à 80 °C |

Étape 3 : Seconde Gravure sèche

La troisième étape du procédé de post fabrication CMOS-MEMS consiste à enlever le reste de l'oxyde sur la couche structurale M5 ainsi que sur les pads de connexion par gravure anisotrope RIE. Dans ce cas, les paramètres de gravure sont identiques à ceux présentés au Tableau 3-7 pour la gravure RIE de l'oxyde. Cette étape marque la fin du procédé d'intégration post-fabrication CMOS-MEMS et la représentation du dispositif au final est schématisée à la Figure 3.41.

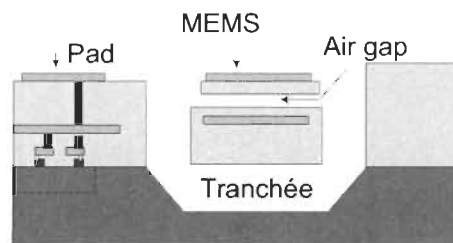


Figure 3-41 Dispositif MEMS final après toutes les étapes de gravure.

3.3.2 Capacité variable CMOS-MEMS

3.3.2.1 Structure

D'une manière générale, une capacité MEMS variable à plaques parallèles est constituée de deux plaques plates séparées par un gap variable. La plaque supérieure est flexible tandis que celle qui est inférieure est fixe comme l'illustre la Figure 3-42. A l'application d'une tension électrostatique sur la plaque supérieure, il en résulte une force électrostatique, définie par l'expression 3.26, qui est en fonction de la tension appliquée V . Cette force électrostatique provoque au niveau de la plaque supérieure, une déflexion mécanique, laquelle est matérialisée par sa constante de ressort k . Cette modification de la structure mécanique du dispositif entraîne une variation de la distance d entre les deux

plaques et par conséquent une variation de la capacité résultante. La capacité variable en fonction du déplacement est alors donnée par l'équation 3.27. En considération les expressions de la force électrostatique et de la capacité résultante, ϵ_0 représente la permittivité du vide, A l'aire de contact et d le gap entre les deux plaques. t_d et ϵ_r constituent respectivement l'épaisseur et la permittivité de la couche de diélectrique tandis que ϵ définit la réduction de la valeur de la capacité qui est due à la rugosité de l'interface métal-diélectrique.

$$F = \frac{V^2}{2} \frac{\epsilon \epsilon_0 A}{d + \left(\frac{t_d}{\epsilon_r}\right)^2} \quad (3-26)$$

$$C = \frac{\epsilon_0 A}{d + \frac{t_d}{\epsilon_r}} \quad (3-27)$$

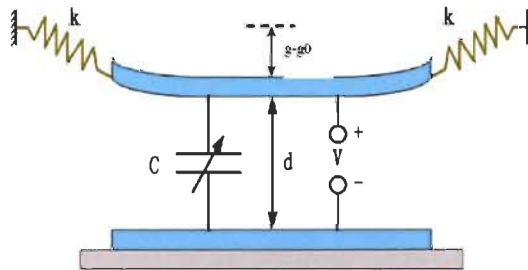


Figure 3-42 Représentation d'une capacité parallèle plate MEMS variable

La force électrostatique augmente en fonction de la tension appliquée et un point critique d'instabilité est atteint lorsque la force électrostatique devient supérieure à la force réactive. A ce point, la plaque supérieure s'affaisse et les deux plaques entrent en contact. Le déplacement de la plaque supérieure enregistré dans ce cas est égal à 1/3 du gap initial.

Par conséquent la valeur maximale théorique de la capacité variable est égale à $C_{max}=3/2C_{min}$, ce qui limite le rapport de capacité à 1.5 [74].

Pour améliorer le rapport de capacité, une nouvelle structure de capacité variable MEMS en technologie CMOS exploitant les propriétés intrinsèques de l'oxyde et de l'aluminium, est proposée.

La capacité variable MEMS a été conçue en se basant sur le principe physique décrit en [56]. Cette nouvelle capacité MEMS proposée ici, dont le dessin de masques est présenté à la Figure 3-43, est implémentée à partir de la technologie 1P6M CMOS 0.18 μm de la TSMC en utilisant le procédé de post-fabrication CMOS-MEMS décrit dans la partie précédente.

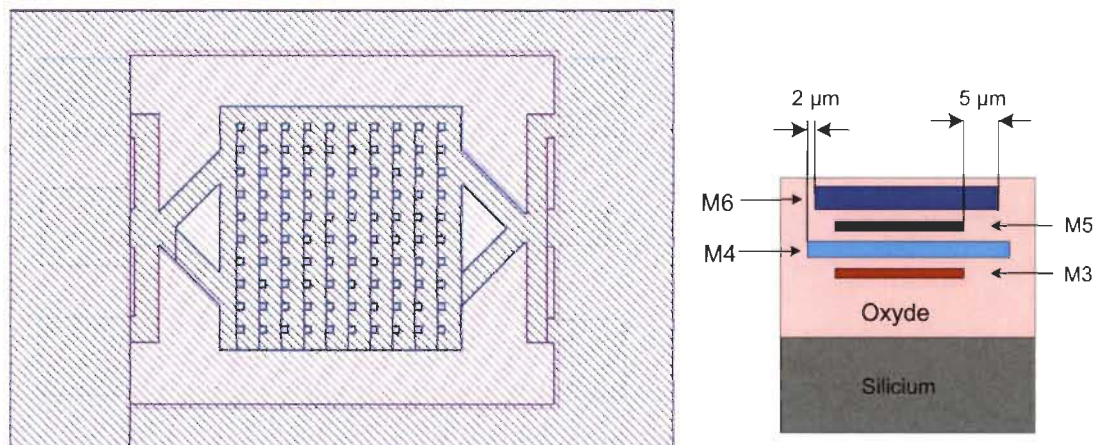


Figure 3-43 Dessin de masques de la capacité variable CMOS-MEMS en technologie 1P6M CMOS 0.18 μm TSMC

La capacité variable est constituée de 2 plaques parallèles plate dont les dimensions sont de 274 μm x 274 μm . La membrane supérieure, qui est flexible, est constituée de la couche de métallisation M5 tandis que la couche M3 forme la plaque inférieure. La couche de métal M6 permet de protéger la membrane supérieure ainsi que les autres parties de la puce comprenant le circuit actif d'une quelconque gravure tandis que la couche M4 est

utilisée comme couche sacrificielle. Lors du procédé d'implémentation post-fabrication CMOS-MEMS, ces couches sont enlevées pour laisser place à la structure requise. En supprimant la couche de métal M4, il apparaît un gap total de $3.29\ \mu\text{m}$ entre les couches structurales M5 et M4 formant respectivement les plaques supérieures et inférieure de la capacité variable MEMS. Ce gap est formé d'une couche d'oxyde de $2.76\ \mu\text{m}$ d'épaisseur et d'une interface air de $0.53\ \mu\text{m}$. L'oxyde qui forme la couche de diélectrique permet de prévenir d'un court-circuit en évitant un contact entre les deux plaques lorsque la tension appliquée devient excessive.

En adoptant cette structure géométrique, la variation de la capacité peut être améliorée grâce à une extension de l'interface air entre les deux plaques. A la suite du procédé post-fabrication CMOS-MEMS, il apparaît en effet une déformation de la membrane supérieure vers le haut sous forme de courbure qui augmente la distance séparant les deux plaques structurales de la capacité parallèle plate. Ceci est la conséquence du gradient de stress induit par le dépôt des matériaux formant la plaque supérieure à savoir l'aluminium et l'oxyde de silicium. Le gradient de stress est une propriété bien connu dans la fabrication des composants MEMS qui peut affecter la géométrie finale du composant. Il est dû généralement par une différence au niveau des coefficients d'expansion thermique entre les matériaux et des conditions de dépôt de ces derniers sur le substrat [74]. Dans le cas présent, cette propriété est exploitée pour bénéficier d'un gap plus large sachant que la plaque supérieure est un composé multicouche SiO_2/Al dont la différence de stress résiduel entre l'aluminium et l'oxyde se traduit par un stress total extensif qui entraîne une courbure de la plaque supérieure. Cette courbure est tenue en compte lors de conception de la capacité variable MEMS.

En outre d'un gap élevé, la structure de la capacité variable MEMS inclus une tranchée profonde de 100 μm au niveau du substrat afin de réduire les pertes résistives du substrat pour avoir un haut facteur de qualité.

La Figure 3-44 expose les images prises à l'aide d'un microscope électronique à balayage (MEB), représentant la capacité variable MEMS après des différentes étapes du procédé post-fabrication MEMS.

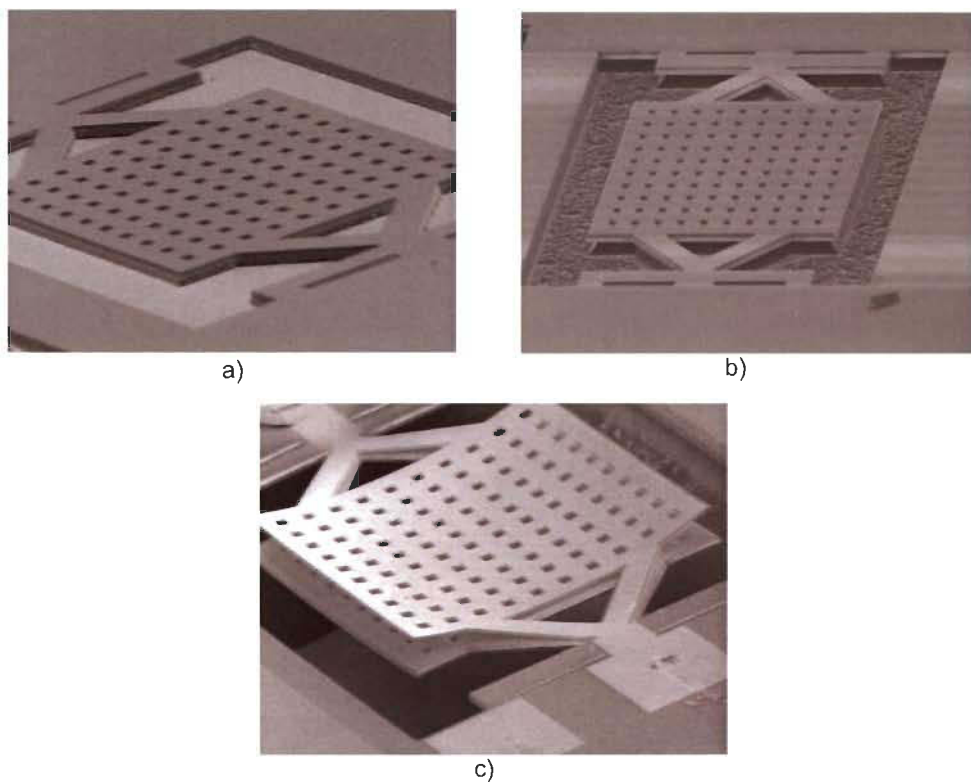


Figure 3-44 Capacité variable CMOS-MEMS-- a) Après gravure anisotrope de l'oxyde. b) Après gravure isotrope du substrat. c) Dispositif final après gravure humide des couches sacrificielles, gravure humide en profondeur du substrat et gravure sèche de l'oxyde au-dessus de la plaque supérieure.

3.3.2.2 Simulation de la capacité variable CMOS-MEMS

En premier lieu, la déflexion de la plaque supérieure induite par le gradient de stress au niveau des matériaux est simulée à l'aide du logiciel Coventorware. Ce dernier permet de

modéliser les étapes de micro-fabrication et le comportement électromécanique du dispositif. Pour ce faire, le stress résiduel des matériaux est utilisé comme paramètre d'entrée sachant que dans le cas présent l'aluminium induit un stress extensif de 100 MPa et pour l'oxyde, un stress compressif de 50 MPa [76].

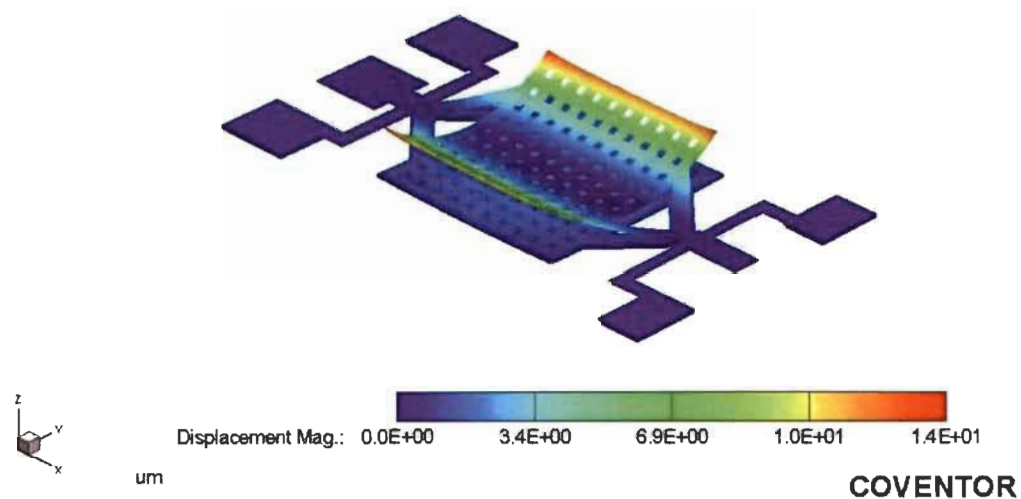


Figure 3-45 Déflexion initiale de la plaque supérieure simulée

Les résultats de simulations obtenus à la suite d'une simulation électromécanique permettent de quantifier à l'état initial, la déformation géométrique engendrée par la contrainte résiduelle au niveau de la capacité variable CMOS-MEMS. A la lecture des résultats présentés à la Figure 3-45, il en est déduit la courbure maximale au niveau de la plaque supérieure est de 14 μm lorsqu'aucune tension n'est appliquée.

En appliquant sur l'électrode supérieure une tension électrostatique qui varie entre 0 et 100 V, la variation de la capacité résultante est simulée et représentée à la Figure 3-46.

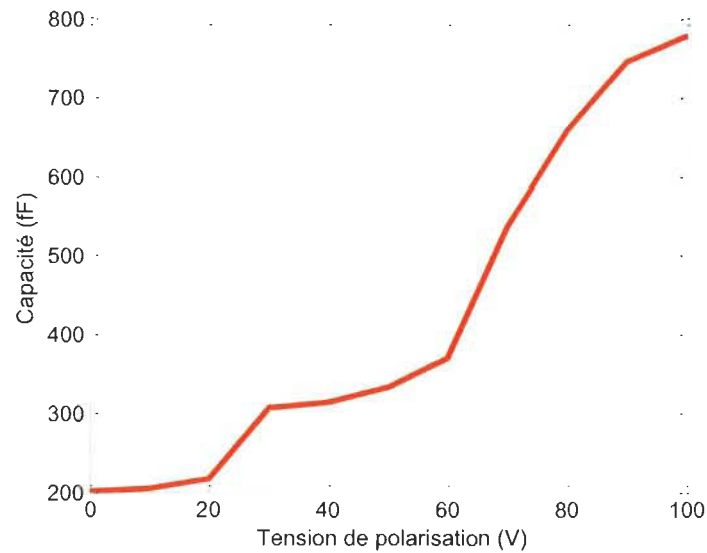


Figure 3-46 Variation par simulation de la capacité en fonction de la tension appliquée

Afin de déterminer la valeur minimale et maximale de la capacité, le dispositif est soumis à une simulation électromagnétique en 3D sous HFSS. Ceci permet d'extraire les paramètres S à l'état haut et à l'état bas de la capacité variable MEMS puis de calculer les valeurs de capacité correspondantes pour chaque état en fonction de la fréquence à partir de l'équation (3-28).

$$C = \frac{1}{2\pi f \cdot |Im(Z_{in})|} \quad (3-28)$$

Les résultats de simulation obtenus sont représentés à la Figure 3-47. A l'état initial, lorsque la tension appliquée est égale à 0 volt, la valeur minimale pour la capacité CMOS-MEMS est de 0.23 pF à 5 GHz. La valeur maximale simulée est de 1.38 pF à 5 GHz. Cette valeur de la capacité correspond à l'état bas du dispositif lorsque les deux plaques entrent en contact sous l'effet d'une forte tension appliquée. A partir de ces deux valeurs simulées, il est en déduit que le rapport de capacité est $Cr = 6$.

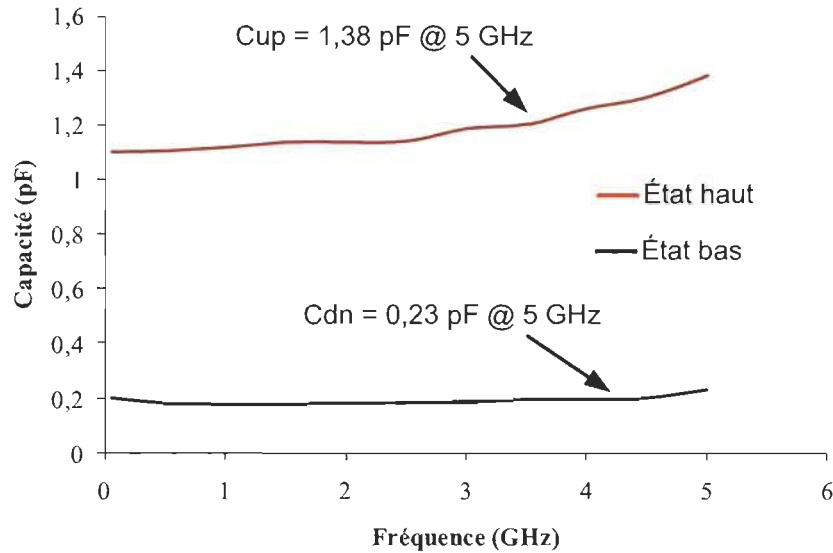


Figure 3-47 Valeurs minimales et maximales de la capacité variable CMOS-MEMS.

3.3.2.3 Mesures pratiques de la capacité variable CMOS-MEMS

Après avoir libéré la structure en appliquant le procédé post-fabrication CMOS-MEMS, la caractérisation de la capacité variable a été effectuée à l'aide d'une station de mesure sous pointe ainsi qu'un analyseur de réseau parfaitement étalonné. En considérant la capacité comme un système à un port, les paramètres S_{11} ont été mesurés puis transférés sous ADS afin d'en extraire les valeurs de capacité correspondantes. L'extraction de la capacité a été faite par la méthode d'optimisation sous ADS en utilisant le modèle électrique développé et représenté à la Figure 3-48. Dans ce modèle électrique, C_{MEMS} représente la capacité série extraite, tandis R_s et L_s comptent respectivement pour la résistance et l'inductance en série. R_{sub} représente les pertes résistives au niveau de la tranchée entre l'oxyde et le substrat et C_{ox} matérialise la capacité parasite entre la plaque inférieure et le substrat.

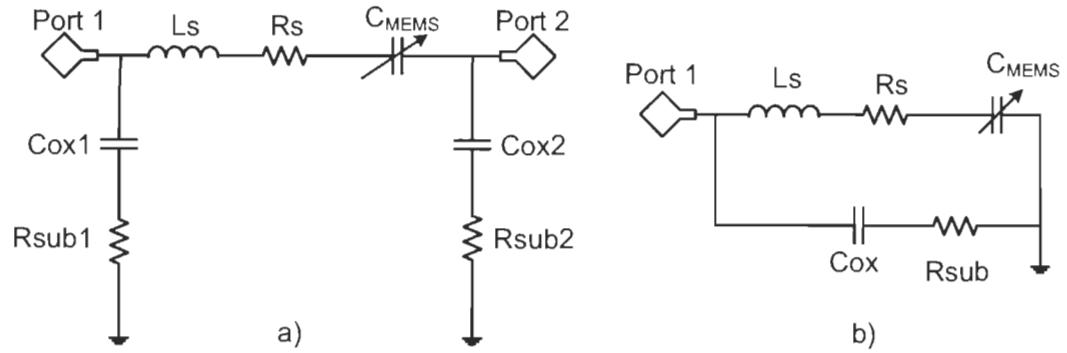


Figure 3-48 a) Modèle électrique en π de la capacité variable CMOS-MEMS. a) Modèle à 2 port. b) Modèle à 1 port avec le second port à la masse.

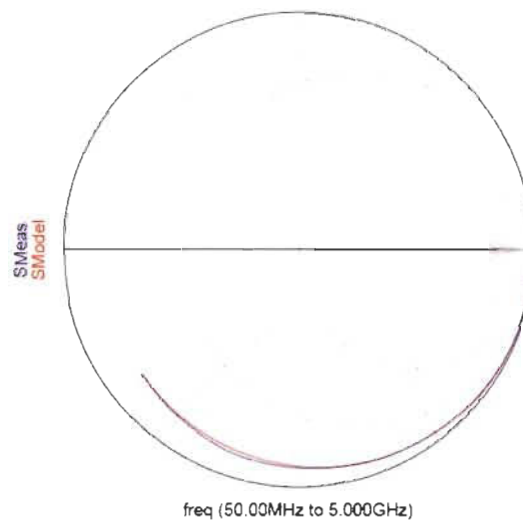


Figure 3-49 Comparaison entre le modèle électrique simulé et le paramètre S_{11} mesuré

La validité du modèle électrique est démontrée à la Figure 3-49 où les résultats de simulation du modèle suivent parfaitement le comportement du coefficient de réflexion à l'entrée de la capacité variable CMOS-MEMS. Le Tableau 3-9 expose les différents paramètres du modèle électrique, extraits à partir des mesures de la capacité variable CMOS-MEMS à l'état haut et l'état bas.

Tableau 3-9 Paramètres de la capacité variable CMOS-MEMS extraits à partir des mesures

| Paramètres | État haut | État bas |
|--------------------------------|------------------|------------------|
| C_{MEMS} (pF) | 0,161 | 1.29 |
| R_s (Ω) | 20.3 | 4.32 |
| L_s (nH) | 8,8 | 241 |
| C_{ox} (fF) | 217.5 | 148.8 |
| R_{sub} ($M\Omega$) | $2.4 \cdot 10^4$ | $9.2 \cdot 10^4$ |

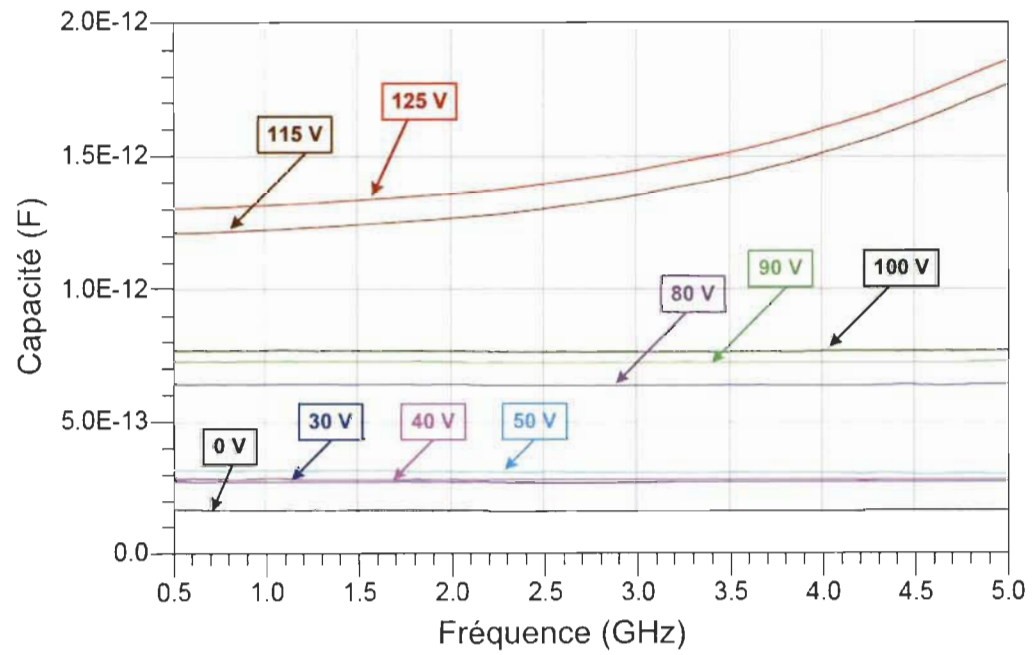


Figure 3-50 Valeur de la capacité variable CMOS-MEMS fabriquée pour différents niveaux de polarisation.

A partir du modèle électrique, la valeur de la capacité pour différentes tensions de polarisation est également extraite et représentée à la Figure 3-50.

Le facteur de qualité Q de la capacité variable CMOS-MEMS a été calculé à partir de l'équation (3-29) en considérant Z_{in} comme étant l'impédance à l'entrée du modèle électrique de la structure [74]. D'après les résultats exposés à la Figure 3-51, la capacité variable CMOS-MEMS fabriquée présente un facteur de qualité Q supérieur à 14 à 2 GHz.

$$Q = \left| \frac{\text{Im}(Z_{in})}{\text{Re}(Z_{in})} \right| \quad (3-29)$$

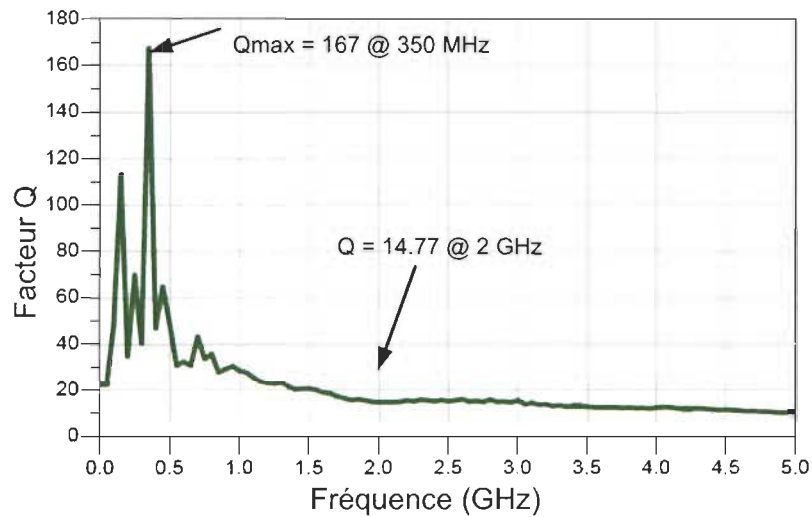


Figure 3-51 Facteur de qualité Q mesuré pour la capacité variable CMOS-MEMS.

3.3.3 Inductance micromachinée CMOS-MEMS

3.3.3.1 Théorie sur les inductances intégrées sur puce

Les inductances monolithiques constituent un des composants passifs les plus importants dans l'implémentation de circuits intégrés micro-ondes RFIC. L'importance de leur rôle dans les circuits RF tels que les PAs, LNAs, filtres, VCOs ainsi que les réseaux d'adaptation d'impédance, suscite une attention particulière dans la conception de ces composants passifs.

Du point de vue conceptuel, l'inductance est définie par les paramètres reliés à la géométrie du dispositif. Ainsi, pour une structure sous forme d'une spirale carrée représentée à la Figure 3-52, l'inductance dépend entre autres du diamètre D , du nombre de spires N , et de la longueur a qui matérialise la distance entre le centre de l'inductance et la moitié du nombre de tours.

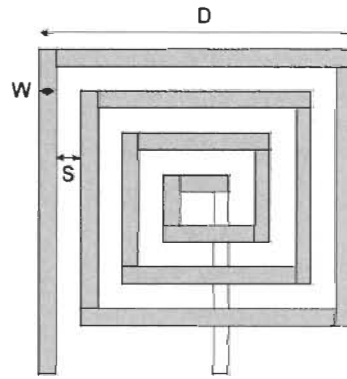
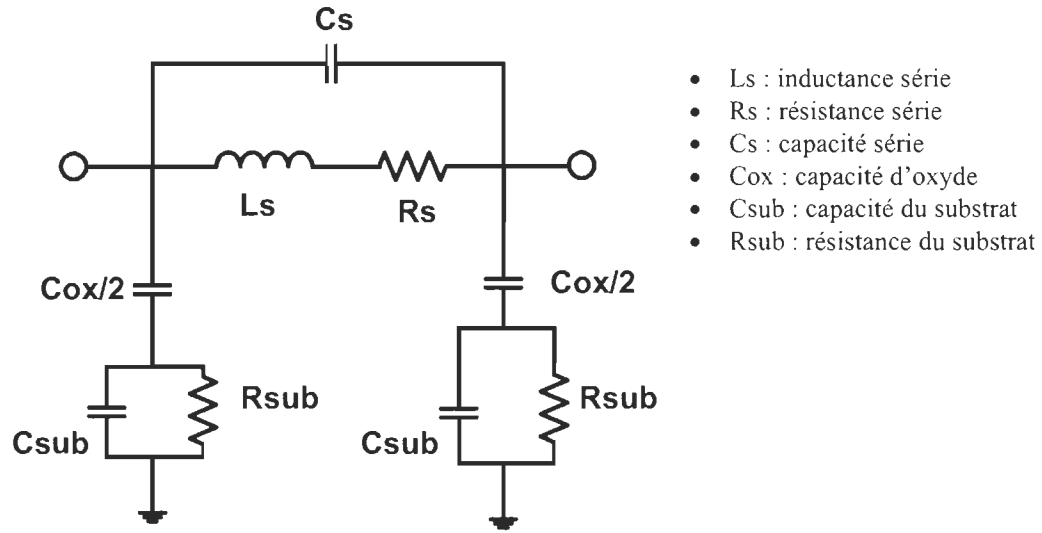


Figure 3-52 Structure géométrique d'une inductance spirale carrée.

L'équation 3-30 définit une approximation de l'inductance en fonction de ces paramètres et de μ_0 qui représente la perméabilité dans le vide [77].

$$L_s \cong \frac{37.5\mu_0 N^2 a^2}{11D - 14a} \quad (3-30)$$

Du point de vue RF, l'une des caractéristiques les plus importantes au-delà de la valeur de l'inductance est le facteur de qualité Q . Celui-ci est défini comme étant le rapport entre l'énergie emmagasinée et la puissance dissipée par cycle. En se basant sur le modèle électrique en π à la Figure 3-53, le facteur Q de l'inductance spirale est donné par l'expression (3-31) [78].

Figure 3-53 Modèle électrique en π d'une inductance intégrée

$$Q = \frac{\omega L_s}{R_s} \cdot \left[\frac{R_p}{R_p + R_s \left[\left(\frac{\omega L_s}{R_s} \right)^2 + 1 \right]} \right] \cdot \left[\frac{1 - R_s^2 (C_s + C_p)}{L_s} - \omega^2 L_s (C_s + C_p) \right] \quad (3-31)$$

$$Q = \frac{\omega L_s}{R_s} \cdot \left[\text{Facteur lié aux pertes de substrat} \right] \cdot \left[\text{Facteur lié à la fréquence de résonance} \right] \quad (3-32)$$

Avec

$$R_p = \frac{1}{\omega^2 C_{ox}^2 R_{sub}} + \frac{R_{sub} (C_{ox} + C_{sub})^2}{C_{ox}^2} \quad (3-33)$$

$$C_p = C_{ox} \frac{1 + \omega^2 (C_{ox} + C_{sub}) C_{sub} R_{sub}^2}{1 + \omega^2 (C_{ox} + C_{sub})^2 R_{sub}^2} \quad (3-34)$$

Dans l'équation (3.32), Q est en fonction des pertes au niveau du substrat et d'un facteur lié à la fréquence de résonance de l'inductance. Dans la technologie CMOS standard, le facteur Q des inductances intégrées est limité à cause des pertes résistives du substrat de silicium qui est généralement de faible résistivité (par exemple 10 Ω -cm pour 0.18 μ m CMOS de la TSMC). De plus l'utilisation de tels composants devient critique pour

les applications à haute fréquence puisque l'expression (3-35) montre que la fréquence de résonance f_{sr} est par ailleurs affectée par le terme C_p qui représente les pertes capacitatives au niveau du substrat et de l'oxyde.

$$f_{sr} = \frac{1}{2\pi} \sqrt{\frac{1}{L_s C_p} - \left(\frac{R_s}{L_s}\right)^2} \quad (3-35)$$

Après analyse, il en résulte que le facteur Q ainsi que la fréquence f_{sr} peuvent être améliorés en réduisant les pertes résistives et capacitatives du substrat. Ceci est possible en éloignant la structure spirale du substrat avec la présence d'une cavité dans le substrat réalisée par micro-usinage post fabrication CMOS. Cette technique est associée au développement des inductances MEMS pour les applications RF.

3.3.3.2 Intégration d'inductances micromachinées par procédé CMOS-MEMS

Dans cette section, différentes valeurs d'inductance ont été intégrées à partir de la technologie 1P6m 0.18 μ m RF CMOS de la TSMC en appliquant le procédé de gravure post fabrication CMOS-MEMS. Habituellement, l'implémentation d'une inductance dans une technologie CMOS standard requiert l'utilisation de la couche de métal supérieure qui est plus épaisse afin d'avoir une faible résistance série et donc un facteur Q convenable. Dans le cas présent, cette couche supérieure qui est M6, est une couche sacrificielle utilisée comme masque de protection des autres parties du circuit lors des étapes de gravure post-fabrication. Pour pallier à cette contrainte, les inductances ont été implémentées en considérant M5 et comme couches structurales. La structure multicouche avec des vias de connexion reliant M5 et M4 permet d'avoir une couche conductrice plus épaisse et donc

d'améliorer le facteur Q. La couche M3 est utilisée pour l'interconnexion entre les couches structurelles et le terminal de sortie (port 2). Le dessin de masques d'une des inductances intégrées est représenté à la Figure 3-54.

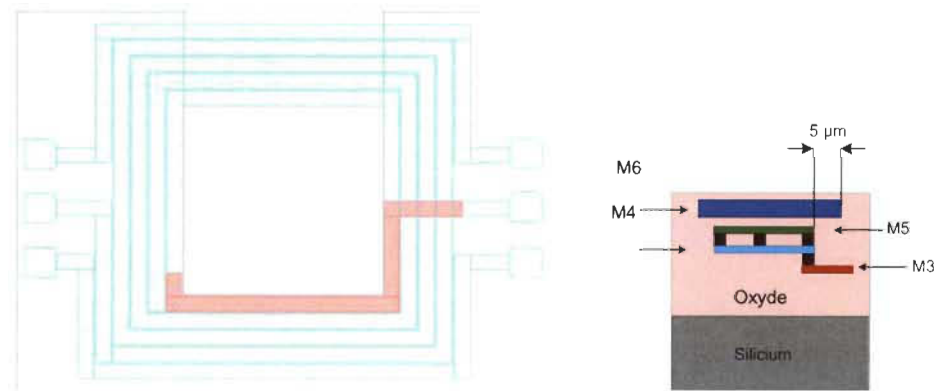


Figure 3-54 Dessin de masques d'une inductance intégrée pour un traitement post fabrication CMOS-MEMS.

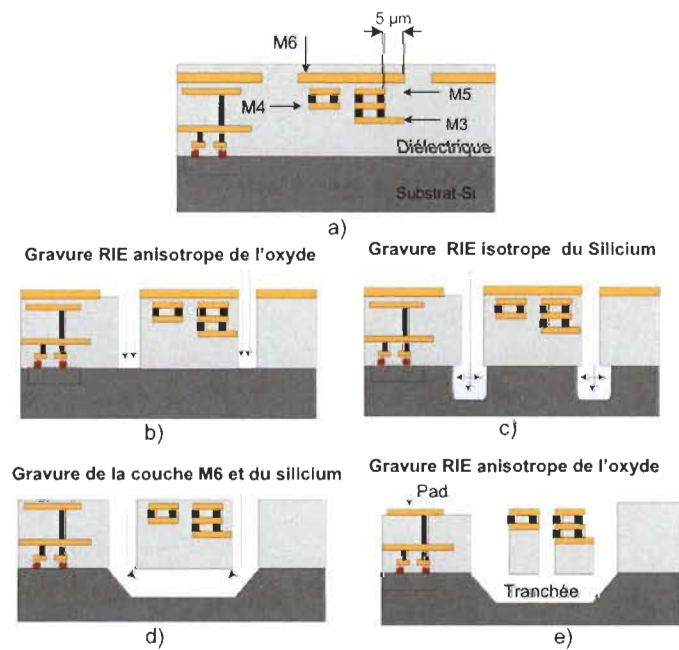


Figure 3-55 a) Dispositif initial après fabrication standard CMOS. b) Gravure anisotrope l'oxyde. c) Gravure isotrope du substrat. d) Gravure humide de la couche sacrificielle M et du substrat. Inductance MEMS finale après toutes les étapes de gravure.

La Figure 3-55 résume l'application du procédé de gravure post fabrication CMOS-MEMS pour l'implémentation des inductances. Ce procédé permet au final d'obtenir des inductances suspendues CMOS de bonnes performances en termes de facteur Q et de fréquence de résonance. La Figure 3-56 illustre l'image SEM d'une inductance après les étapes de gravure post-fabrication CMOS.

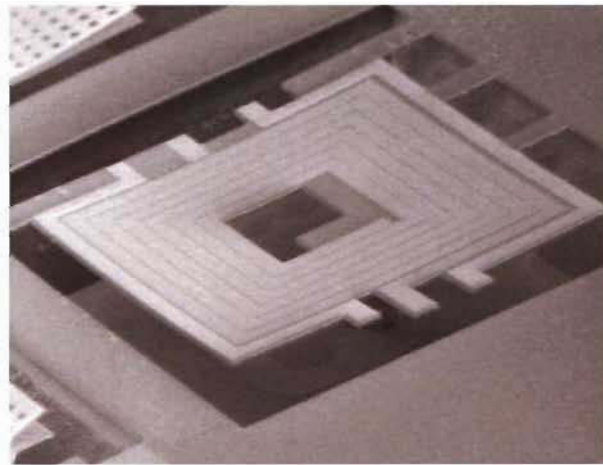


Figure 3-56 Image SEM d'une inductance micromachinée suspendue.

A partir d'une simulation électromagnétique de 3 différentes structures géométriques spirales carrées, l'inductance ainsi que le facteur Q de chaque dispositif ont été extraits à partir des paramètres Y (obtenus à partir des paramètres S) suivant les expressions 3-36 et 3-37.

$$L = \frac{\text{Im}\left(\frac{1}{Y_{11}}\right)}{2\pi f} \quad (3-36)$$

$$Q = \frac{-\text{Im}\left(\frac{1}{Y_{11}}\right)}{\text{Re}\left(\frac{1}{Y_{11}}\right)} \quad (3-37)$$

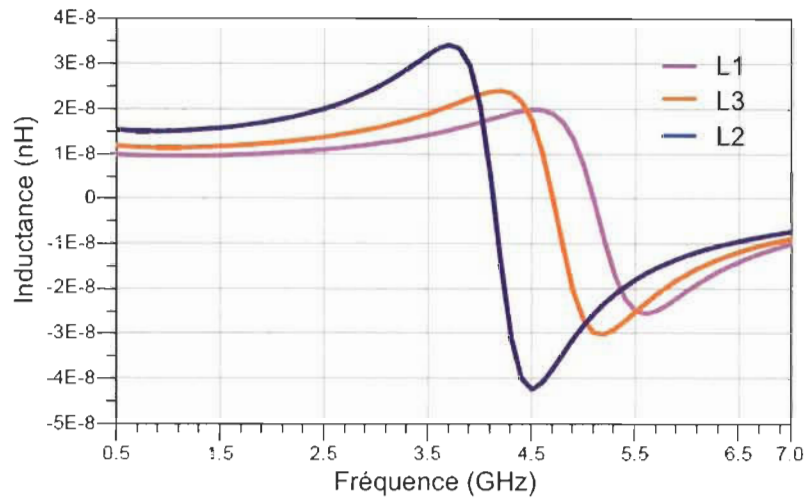


Figure 3-57 Valeurs simulées des 3 inductances intégrées en fonction de la fréquence.

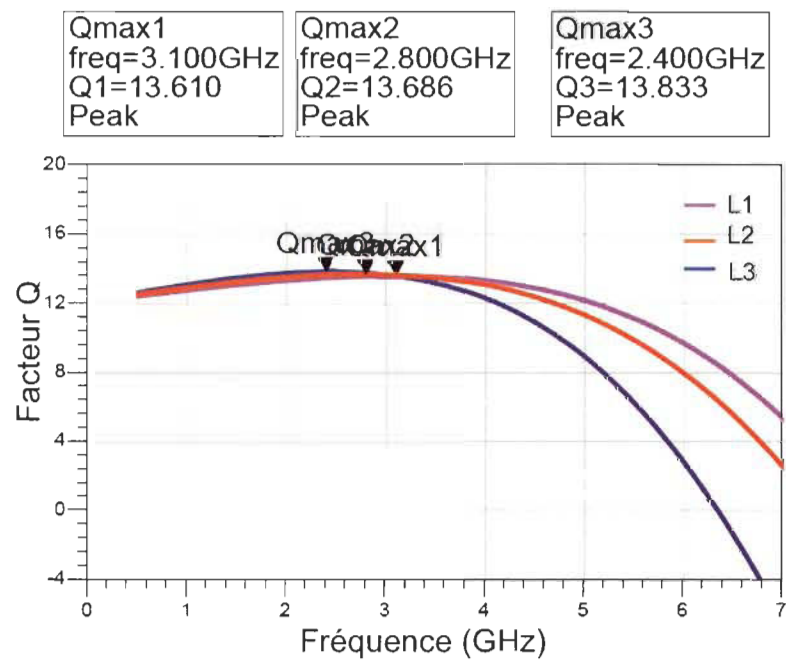


Figure 3-58 Facteur de qualité Q simulé en fonction de la fréquence.

La valeur de l'inductance ainsi que le facteur Q pour chaque dispositif sont alors représentés en fonction de la fréquence à la Figure 3-57 et à la Figure 3-58 respectivement.

Une extraction des paramètres du modèle électrique a permis de calculer en outre la fréquence de résonance associée à chaque inductance. Le tableau 3.10 récapitule les caractéristiques géométriques et électriques des 3 inductances micromachinées implémentées.

Tableau 3-10 Caractéristiques des inductances micromachinées intégrées.

| Composant | Caractéristiques géométriques | | | | Caractéristiques électriques | | |
|---------------|-------------------------------|------------------------|------------------------|---|------------------------------|----------------|----------|
| | W (μm) | D (μm) | S (μm) | N | L @ 2GHz | Q_{max} | f_{sr} |
| L_{MEMS_1} | 20 | 420 | 2 | 4 | 10 nH | 13.6 @ 3.1 GHz | 8 GHz |
| L_{MEMS_2} | 20 | 400 | 2 | 6 | 12.36 nH | 13.7 @ 2.8 GHz | 7.4 GHz |
| L_{MEMS_3} | 20 | 420 | 2 | 9 | 17.26 nH | 13.8 @ 2.4 Ghz | 6.5 GHz |

3.3.4 Simulation du réseau d'adaptation d'impédance agile LC avec les composants passifs CMOS-MEMS

Le réseau d'adaptation d'impédance agile étudié est une section LC sous configuration L, intégrée à partir de composants RF-MEMS variables. Les composants passifs variables ont pour fonction d'introduire la flexibilité requise dans le réseau d'adaptation agile. Dans le cas présent, le principe consiste à calculer et représenter sur l'abaque de Smith tous les états possibles d'impédances qui peuvent être adaptés à une source de $50\ \Omega$ à partir du circuit d'adaptation reconfigurable dont le schéma conceptuel est représenté à la Figure 3-59 (a). Celui-ci est constitué d'une capacité variable MEMS et d'une inductance variable qui permet de rajouter un degré de liberté supplémentaire. Comme le montre la Figure 3-59 (b), l'inductance variable est constituée en fait d'une inductance MEMS de valeur fixe

associée à une capacité variable MEMS en série. Au final, chaque variation enregistrée au niveau des capacités respectives C_{MEMS1} et C_{MEMS2} , entraîne une modification de l'impédance en entrée du réseau d'adaptation.

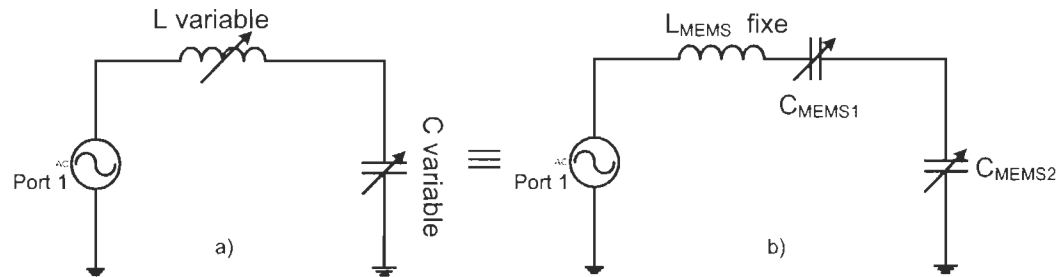


Figure 3-59 Simulation du réseau d'adaptation reconfigurable LC. a) Schéma conceptuel. b) circuit de simulation avec les composants RF MEMS

Afin de simuler le comportement du réseau d'adaptation d'impédance agile, les composants passifs RF-MEMS ont été remplacés dans le logiciel ADS, par leur modèle électrique RF à 2 ports incluant leurs caractéristiques respectives. Ainsi pour l'inductance MEMS en série, les caractéristiques électriques ont été extraites à partir des paramètres S obtenus d'une simulation électromagnétique de l'inductance CMOS-MEMS L2 décrite dans la section précédente. Pour les capacités variables MEMS, chaque valeur de capacité correspond à un niveau de polarisation (entre 0 et 125 V) de la structure avec un modèle électrique qui lui est associé et dont les caractéristiques sont extraites à partir des paramètres S mesurés du varactor CMOS-MEMS. Le schéma de modélisation du réseau d'adaptation agile avec les composants CMOS est présenté à la Figure 3-60.

Les résultats de simulation du réseau d'adaptation agile sont représentés sous forme de couverture de l'abaque de Smith à la Figure 3-61. Chaque point de l'abaque détermine une charge variable avec une impédance dont le conjugué peut être parfaitement adaptée à 50Ω

par le tuner d'impédance LC reconfigurable à base de capacités variables et d'inductance micromachinées CMOS-MEMS.

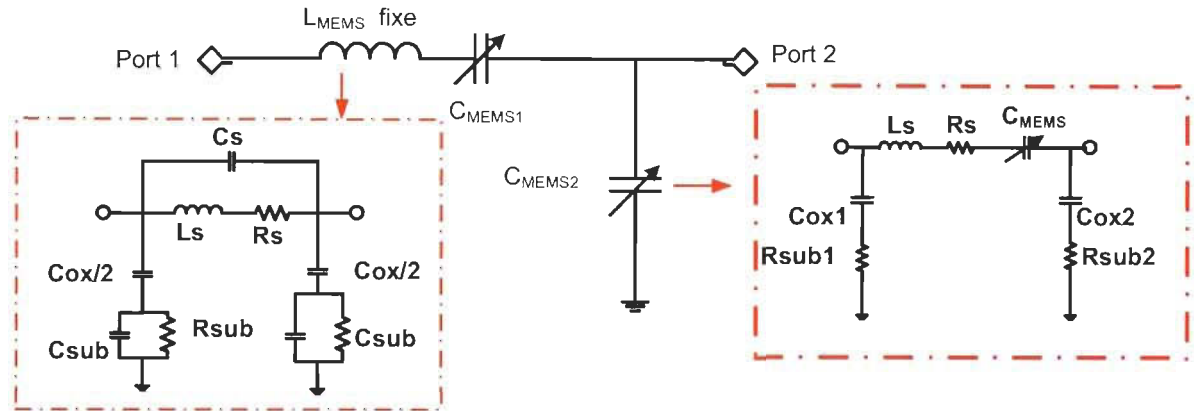


Figure 3-60 Schéma de modélisation du réseau d'adaptation agile LC avec les composants CMOS-MEMS

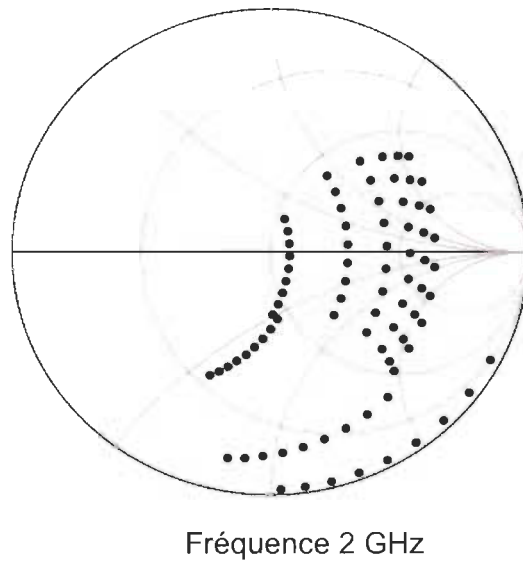


Figure 3-61 Couverture de l'abaque de Smith simulée à 2 GHz pour le réseau d'adaptation agile à base de composants passifs CMOS-MEMS

Les performances du réseau d'adaptation reconfigurable en termes de pertes de réflexion ont été également étudiées dans deux cas pratiques où la charge variable prend respectivement les valeurs d'impédances $Z_1 = 3.96 + j197 \, \Omega$ et $Z_2 = 56.83 - j134.7 \, \Omega$.

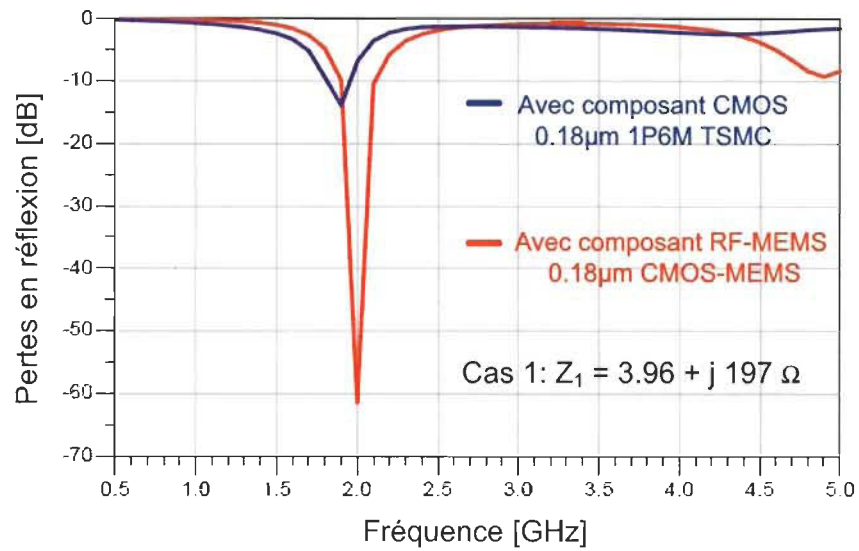


Figure 3-62 Résultats simulés des pertes en réflexion pour l'adaptation de $Z_1 = 3.96 + j197 \, \Omega$ à $50 \, \Omega$

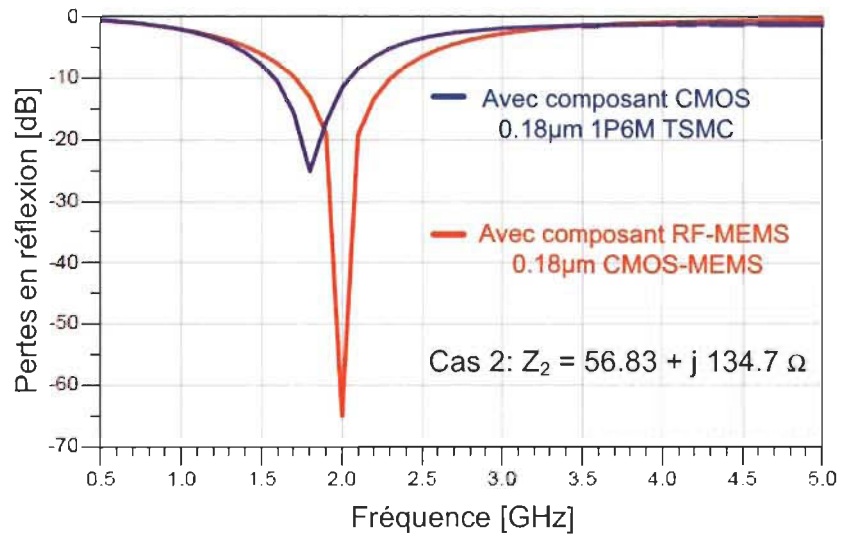


Figure 3-63 Résultats simulés des pertes en réflexion pour l'adaptation de $Z_2 = 56.83 - j134.7 \, \Omega$ à $50 \, \Omega$

Les résultats de simulation représentés respectivement à la Figure 3-62 et à la Figure 3-63, démontre que le réseau d'adaptation implémenté avec des composants RF-MEMS permet une adaptation parfaite de la charge par rapport à la source dans chaque cas avec des

pertes en réflexion largement plus faibles en comparaison avec celles d'un réseau d'adaptation composé uniquement de composants passifs normaux de la technologie CMOS 0.18 μm 1P6M de la TSCM.

Le Tableau 3-11 récapitule les résultats obtenus ainsi que valeurs des composants utilisés pour chaque cas d'adaptation.

Tableau 3-11 Valeurs des composants pour l'adaptation de Z_1 et Z_2

| Réseaux | Cas 1 : $Z_1 = 3.96 + j197 \Omega$ | Cas 2 : $Z_2 = 56.83 - j134.7 \Omega$ |
|--|---|--|
| Réseaux d'adaptation avec composants passifs CMOS 0.18 μm 1P6M TSMC | $L_s = 12.3 \text{ nH}$ $C_1 = 160 \text{ fF}$ $C_2 = 160 \text{ fF}$ $RL_{\min} = -13.9 \text{ dB @ } 1.9 \text{ GHz}$ | $L_s = 12.3 \text{ nH}$ $C_1 = 1.3 \text{ pF}$ $C_2 = 160 \text{ fF}$ $RL_{\min} = -25 \text{ dB @ } 1.75 \text{ GHz}$ |
| Réseau d'adaptation avec composants passifs MEMS-RF 0.18 μm CMOS- MEMS | $L_{\text{MEMS}} = L_{\text{MEMS}_2} = 12.32 \text{ @ } 2\text{GHz}$ $C_{\text{MEMS1}} = C_{\text{up}} = 160 \text{ fF}$ $C_{\text{MEMS2}} = C_{\text{up}} = 160 \text{ fF}$ $RL_{\min} = -60 \text{ dB @ } 2 \text{ GHz}$ | $L_{\text{MEMS}} = L_{\text{MEMS}_2} = 12.32 \text{ @ } 2\text{GHz}$ $C_{\text{MEMS1}} = C_{\text{dn}} = 1.29 \text{ pF}$ $C_{\text{MEMS2}} = C_{\text{up}} = 160 \text{ fF}$ $RL_{\min} = -65 \text{ dB @ } 2 \text{ GHz}$ |

Chapitre 4 - Intégration du PA multibande à l'aide de composants RF-MEMS en technologie CMOS

L'évolution du marché de la télécommunication sans fil, associée à celle du monde du semi-conducteur oriente les concepteurs vers l'intégration de circuits intégrés RF reconfigurables à base de composants RF-MEMS. Ces systèmes novateurs présentent un fort potentiel dans le développement des futures générations de terminaux mobiles. Pour preuve de concept, un prototype de PA agile sur différents bandes de fréquence, a été implémenté en technologie CMOS à l'aide de capacités variables et d'inductances MEMS. La conception du PA a été effectuée en se basant sur les concepts théoriques exposés au chapitre 2 et suivant les différentes étapes décrites par la Figure 4-1.

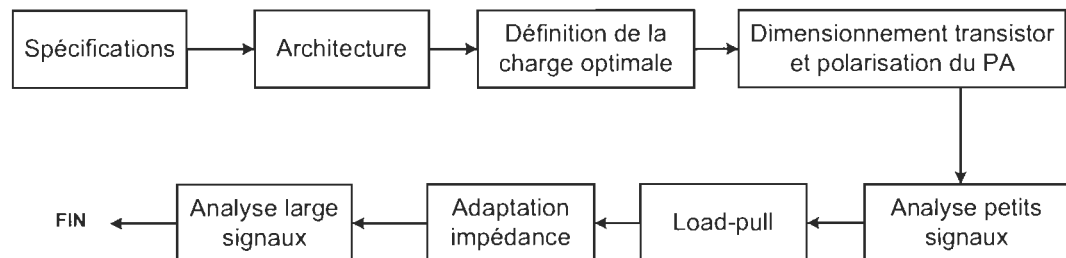


Figure 4-1 Flot de conception du PA

4.1 Spécifications

Le PA reconfigurable a été conçu pour opérer sur quatre différentes bandes de fréquence qui sont : 1.9 GHz, 1.8 GHz, 1.7 GHz et 2.1 GHz. En termes de performances, le PA doit être capable de fournir une puissance maximale de 20 dBm avec une efficacité

supérieure à 30 %. Bien que le PA ne soit pas conçu pour un standard dédié, les bandes de fréquence d'opération choisies sont applicables aux standards de la téléphonie mobile tels que le GSM ou l'UMTS. Le cahier de charge de conception est récapitulé dans le Tableau 4-1.

Tableau 4-1 Spécifications du PA multibande

| Paramètres | Minimum | Nominal | Maximum | Unités |
|---------------------|---------|---------|---------|----------|
| Fréquence | | | | |
| Bande I | - | 1700 | - | MHz |
| Bande II | - | 1800 | - | |
| Bande III | - | 1900 | - | |
| Bande IV | - | 2100 | - | |
| P_{in} | -20 | - | 5 | dBm |
| $P_{out\ max.}$ | 20 | - | - | dBm |
| Gain | 10 | - | - | dB |
| PAE | 30% | - | - | - |
| Impédance d'entrée | - | 50 | - | Ω |
| Impédance de sortie | - | 50 | - | Ω |

4.2 Architecture du prototype de PA

L'architecture choisie pour le PA est une structure linéaire « single stage » (1 seul étage) à source commune intégrant un filtre résonnant qui a pour fonction de gérer les harmoniques. L'amplificateur est conditionné pour opérer en classe AB et le schéma du circuit d'amplification est représenté à la Figure 4-2. Ce choix sur la classe d'opération s'explique par le fait qu'un PA en classe AB a une assez grande linéarité pour convenir aux

standards à modulation d'amplitude constante tel que le GSM ou aux protocoles de dernière génération lesquels utilisent une modulation à enveloppe variante.

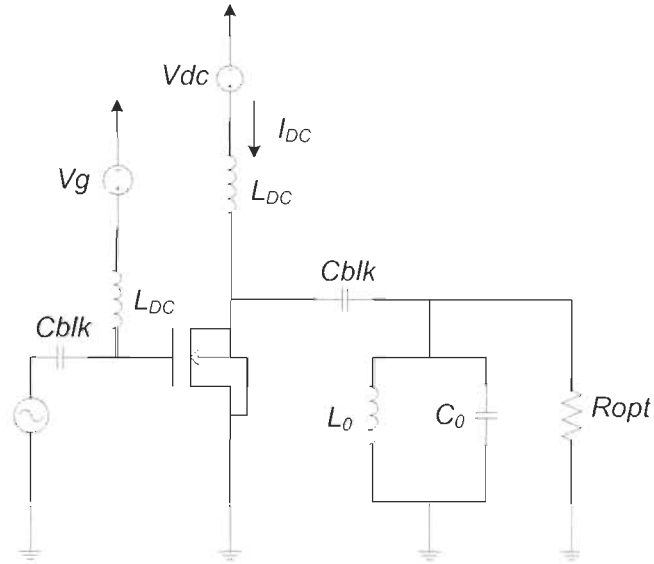


Figure 4-2 Schéma électrique du PA

Tableau 4-2 Paramètres caractéristiques du NMOS-RF

| Procédé CMOS 0.18 μ m 1P6M TSMC | |
|--|------------|
| Largeur de grille W [μ m] | 1.5 ~ 8 |
| Longueur de canal L [μ m] | 0.18 ~ 0.5 |
| Nombre de doigts N | 1 ~ 64 |
| Tension drain-source $ V_{ds} $ [V] | 0.8 ~ 3.3 |
| Tension grille-source $ V_{gs} $ [V] | 0.5 ~ 1.8 |
| Tension de seuil V_{th} (typique) [mV] | 475 |
| Tension de claquage V_{BR} [V] | 4.08 |

La technologie de conception utilisée est le procédé CMOS 0.18 μ m 1P6M de la TSMC avec un composant actif de type NMOS-RF. Le modèle BSIM3v3.2.4 est celui qui a été

considéré pour le transistor dans toutes les étapes de conception. Les paramètres du transistor relatifs à la technologie CMOS 0.18 μm sont répertoriés au Tableau 4-2.

4.3 Charge optimale

Le dimensionnement du PA débute par le calcul de la charge optimale qui est nécessaire pour fournir la puissance maximale requise selon les spécifications. Sachant que le PA doit fournir en sortie une puissance de 20 dBm soit 100 mW sous une alimentation de 1.8 V, il en est déduit la valeur de R_{opt} suivant l'expression (4.1). Dans un premier temps l'effet de la tension de saturation du transistor est négligée et la charge optimale est ainsi fixée à $R_{opt} = 16.2 \Omega$.

$$R_{opt} = \frac{V_{dc}^2}{2P_{out_{max}}} \quad (4-1)$$

4.4 Dimensionnement du transistor et polarisation du PA

En considérant que le PA opère en classe AB avec un angle de conduction égale à $\alpha = 3\pi/2$ et que la charge optimale est fixée à $R_{opt} = 16.2 \Omega$, il peut en être déduit la valeur du courant maximal en sortie de l'amplificateur à partir de l'équation (2.44) décrite dans le Chapitre 2 - en ne tenant pas en compte la tension de saturation. Après calcul, la valeur trouvée est $I_{max} = 209 \text{ mA}$. Ce courant permet par ailleurs de statuer sur la dimension du transistor puisque le courant maximal correspond en fait au pic de courant RF que peut délivrer le transistor. Une analyse de la droite de charge sur la caractéristique I-V du transistor à la Figure 4.3 démontre que le circuit actif de dimension $N \times W/L = 50 \times 8\mu\text{m}/0.18\mu\text{m}$ est approprié pour fournir la puissance maximale nécessaire.

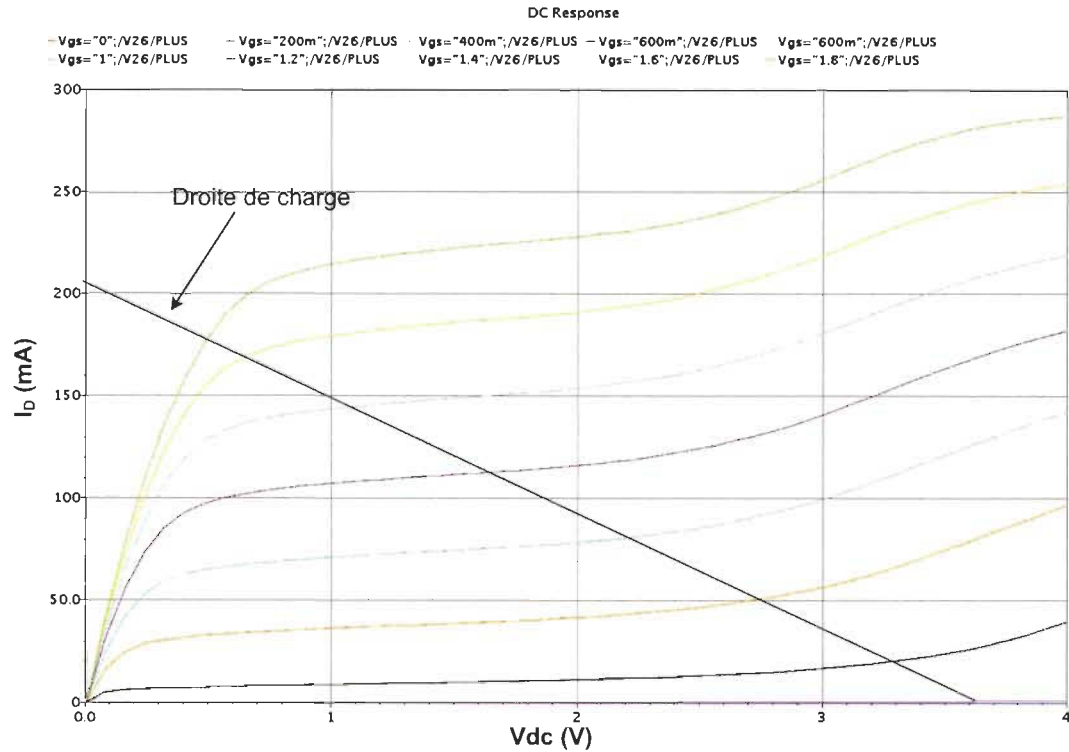


Figure 4-3 Caractéristiques I-V du RF-NMOS de dimension $50 \times 8 \mu\text{m}/0.1 \mu\text{m}$

La polarisation du PA requiert de fixer le courant I_{dc} à un certain niveau qui permet de valider une opération du PA en classe AB. Ce courant I_{dc} est déterminé en fonction du courant I_{max} et de l'angle de conduction α suivant l'expression (2.41). Le courant DC est ainsi fixé à $I_{dc} = 92.5 \text{ mA}$. Ceci correspond à une puissance DC égale à $P_{dc} = 166.5 \text{ mW}$ soit un rendement de drain pour le PA de 60%.

A ce stade, il reste à choisir la tension à appliquer à la grille du transistor pour la polarisation en entrée du transistor. Connaissant déjà la taille du circuit actif, le potentiel de grille-source V_{gs} est fixé par le courant I_{dc} qui circule au niveau du transistor lorsque celui-ci est au repos. D'après la Figure 4-4 représentant la fonction de transfert du courant I_{ds} en fonction de V_{gs} , il en est déduit le potentiel de la grille-source $V_{gs} = 1.085 \text{ V}$ pour avoir le courant de repos souhaité.

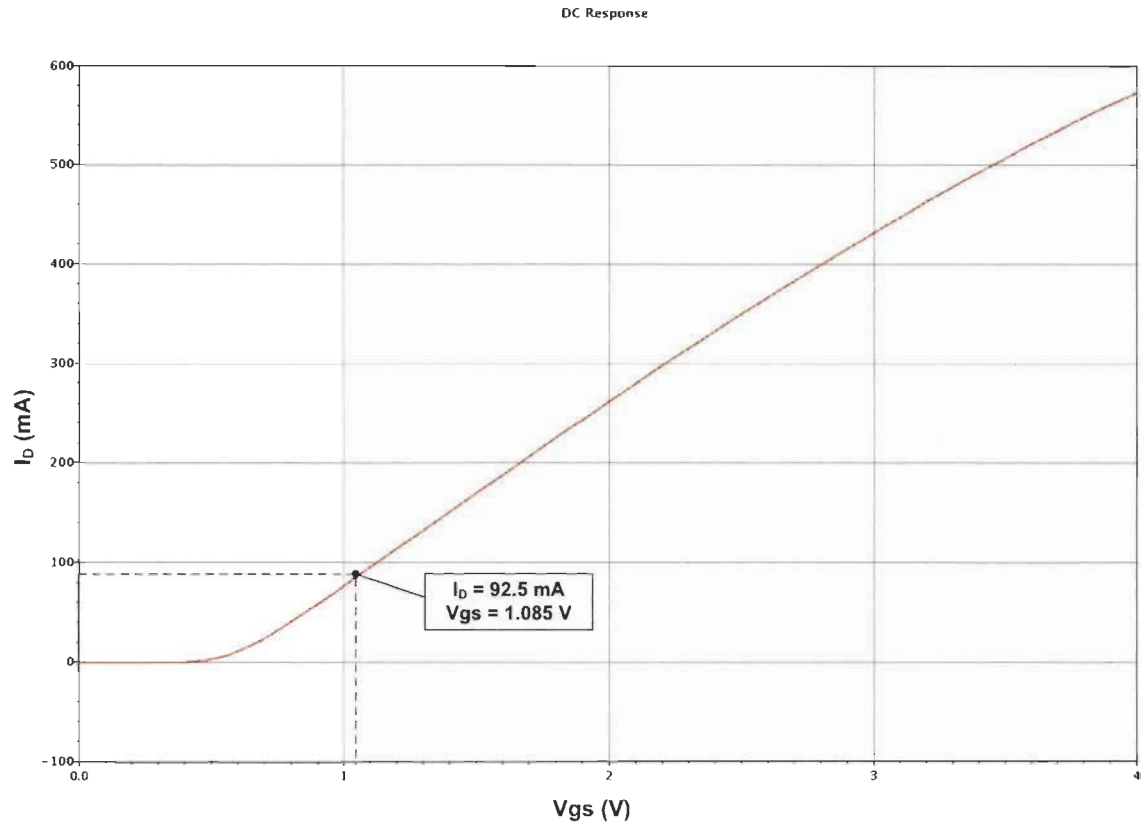


Figure 4-4 Fonction de transfert $I_{ds} = f(V_{gs})$ du transistor NMOS-RF

Dans la structure du PA présentée à la Figure 4.2, C_{blk} et L_{DC} comptent respectivement pour la capacité de blocage et l'inductance d'arrêt. La capacité de blocage s'oppose au passage de la composante DC tandis que l'inductance d'arrêt se comporte comme un générateur de courant et bloque les courants alternatifs. La capacité C_{blk} est choisie suffisamment élevée, soit 10 pF, pour éviter toute dissipation de la composante DC au niveau de la charge. Concernant l'inductance d'arrêt L_{DC} , celle-ci doit avoir une très grande impédance à la fréquence minimale de travail. Une inductance $L_{DC} = 15$ nH garantit ainsi une impédance qui est 10 fois supérieure à la charge optimale pour une opération dans les bandes de fréquence 1.7, 1.8, 1.9 et 2.1 GHz.

Les valeurs de L_θ et C_θ sont choisies de tel sorte que le filtre en sortie résonne à la fréquence d'opération pour ne laisser passer à la charge que la composante fondamentale du courant. Ainsi pour les quatre différentes bandes de fréquence, la valeur de l'inductance est $L_\theta = 9.5$ nH tandis que la capacité C_θ est variable suivant la fréquence d'opération.

Le Tableau 4.3 récapitule les caractéristiques générales du PA en classe AB à la suite d'un premier dimensionnement.

Tableau 4-3 Caractéristiques du PA pour un fonctionnement en classe AB

| | |
|--------------------------|---|
| Dimensions du transistor | $N = 50$; $W = 8\mu\text{m}$; $L = 0.18\mu\text{m}$ |
| Polarisation en sortie | $V_{dc} = 1.8\text{ V}$ $I_{dc} = 92.5\text{ mA}$ |
| Polarisation en entrée | $V_g = 1.085\text{ V}$ |
| Charge optimale | $R_{opt} = 16.2\ \Omega$ |
| Inductance d'arrêt | $L_{DC} = 15\text{ nH}$ |
| Capacité de blocage | $C_{blk} = 10\text{ pF}$ |
| Inductance L_θ | $L_\theta = 9.5\text{ nH}$ |
| Capacité C_θ | 922.6 fF @ 1.7 GHz; 823 fF @ 1.8 GHz; 739 fF @ 1.9 GHz et 604.6 fF @ 2.1 GHz |

4.5 Analyse petit signal

L'analyse en petit signal permet, à partir des paramètres S du PA, de faire l'étude sur la stabilité et l'adaptation de l'entrée à la source. Ces différents paramètres sont extraits à partir d'une simulation du PA sous le logiciel Cadence Virtuoso Edition 2010 Academic Suite, avec le module Spectre RF.

4.5.1 Paramètres S du PA

A la suite de la polarisation du PA, les paramètres S de ce dernier ont été simulés pour chaque bande de fréquence d'opération et répertoriés au Tableau 4-4.

Tableau 4-4 Paramètres S du PA après polarisation

| Bande de Fréquence | S11 | S12 | S21 | S22 |
|--------------------|------------------|-----------------|----------------|------------------|
| 1.7 GHz | 0.8665 / -33.39° | 0.06 / 74.18° | 8.833 / 162.1° | 0.4859 / -93.01° |
| 1.8 GHz | 0.859 / -31.1° | 0.0615 / 71.09° | 8.541 / 159 ° | 0.4858 / -96.98° |
| 1.9 GHz | 0.8528 / -42.51° | 0.0629 / 68.24° | 8.269 / 156.1° | 0.4915 / -100.6° |
| 2.1 GHz | 0.8413 / -50.53° | 0.0655 / 63.23° | 7.779 / 151° | 0.502 / -106.8 ° |

4.5.2 Étude de la stabilité du PA

L'analyse de la stabilité du PA est conduite suivant le facteur de Rollet K , qui définit les conditions de stabilité du circuit. Théoriquement, le facteur de stabilité K est dérivé à partir des paramètres S du PA polarisé et en pratique celui-ci est extrait à partir du module de simulation. A partir des résultats de simulation exposés au Tableau 4.5, il en est déduit que le PA est conditionnellement stable puisque la condition $K < 1$ est validée dans chaque bande de fréquence. En d'autres termes, il existe des régions pour Γ_s et Γ_L sur l'abaque de Smith pour lesquels le PA devient instable et est sujet à des oscillations. Les zones de stabilité en entrée et en sortie du PA sont représentées à la Figure 4-5.

Tableau 4-5 Facteur de stabilité K du PA avant stabilisation

| Bande fréquence | K |
|-----------------|-------|
| 1.7 GHz | 0.031 |
| 1.8 GHz | 0.04 |
| 1.9 GHz | 0.043 |
| 2.1 GHz | 0.06 |

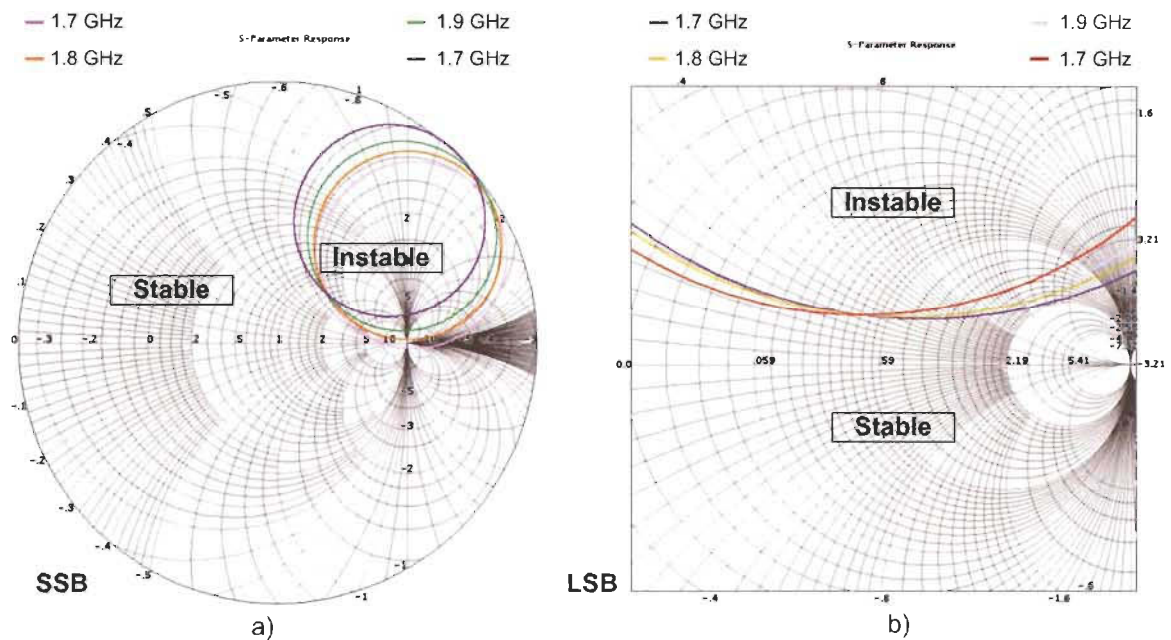


Figure 4-5 Stabilité conditionnelle du PA. a) cercles de stabilité à la source. b) cercles de stabilité à la charge.

Puisque le PA est instable sur certaines zones délimitées par les cercles de stabilité à la source et la charge, il est nécessaire de rendre le PA inconditionnellement stable sur chaque bande de fréquence afin d'éviter toute oscillation possible. Il existe plusieurs méthodes pour stabiliser un amplificateur RF dont l'une d'entre elles est la stabilisation résistive. Celle-ci consiste à placer une résistance en série à l'entrée du PA et l'entrée de la résistance

est alors considérée comme celle du PA. De ce fait il n'est plus possible d'avoir une résistance effective inférieure à la résistance en série et dans ce cas, la région instable n'est plus atteignable peu importe les conditions d'opération. Dans le cas présent la résistance en série a été fixée à $R_{stb} = 125 \Omega$ pour que le PA puisse être inconditionnellement stable soit un facteur K toujours supérieur à 1.

Le facteur K extrait après stabilisation du PA est noté pour chaque bande de fréquence au Tableau 4-6. En outre, l'analyse de la Figure 4-6 démontre la stabilité inconditionnelle du PA. Les cercles de stabilité à la source et à la charge se situent en effet complètement à l'extérieur des limites de l'abaque de Smith.

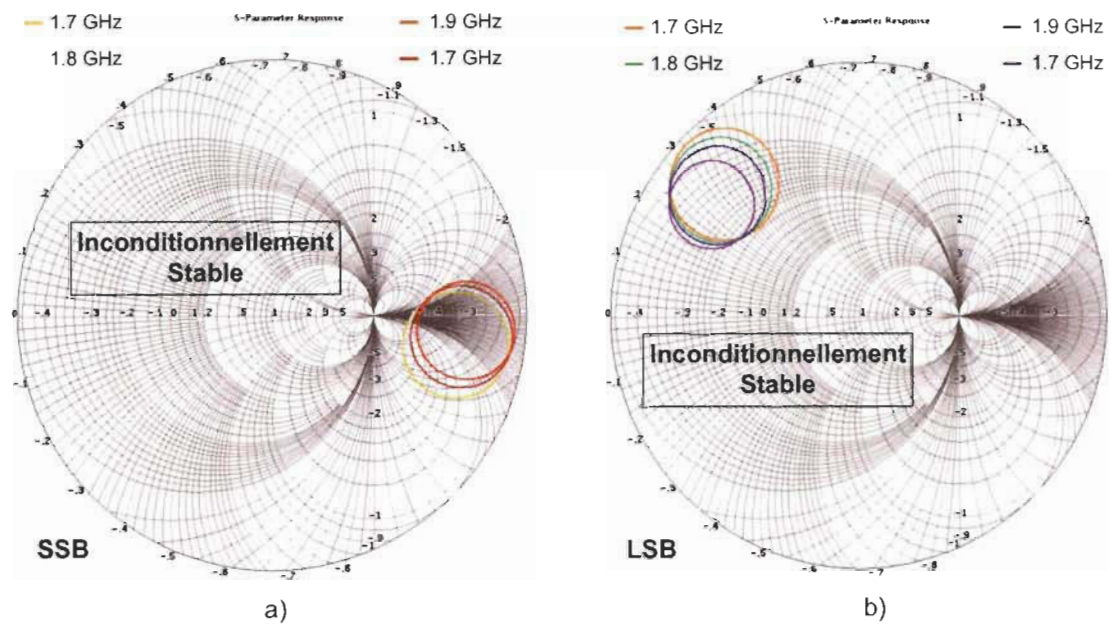


Figure 4-6 Stabilité inconditionnelle du PA. a) cercles de stabilité à la source. b) cercles de stabilité à la charge.

Tableau 4-6 Facteur de stabilité K du PA après stabilisation

| Bande fréquence | K |
|-----------------|-------|
| 1.7 GHz | 2.018 |
| 1.8 GHz | 2.15 |
| 1.9 GHz | 2.287 |
| 2.1 GHz | 2.258 |

4.5.3 Adaptation d'impédance à la source

Une première adaptation en petits signaux de l'impédance à l'entrée à la source 50Ω est nécessaire pour permettre un transfert maximal de la puissance en sortie. L'impédance en entrée ainsi que les valeurs des composants requis pour une adaptation avec un réseau en L sont répertoriées au Tableau 4-7.

Tableau 4-7 Impédance de source du PA et composants discrets pour une adaptation à la source

| Bande de fréquence | Impédance en entrée à adapter [Ω] | Composants discrets |
|--------------------|--|--|
| 1.7 GHz | $Z_s = 138.5 + 67.4j$ | $L_s = 7.3 \text{ nH}$ $C_s = 1.1 \text{ pF}$ |
| 1.8 GHz | $Z_s = 142 + 61.187j$ | $L_s = 6.8 \text{ nH}$ $C_s = 1.03 \text{ pF}$ |
| 1.9 GHz | $Z_s = 144.4 + 55.5j$ | $L_s = 6.37 \text{ nH}$ $C_s = 963.2 \text{ fF}$ |
| 2.1 GHz | $Z_s = 146.932 + 47.738j$ | $L_s = 5.65 \text{ nH}$ $C_s = 847.5 \text{ fF}$ |

4.1 Analyse large signal

Une simulation large signal du PA permet d'effectuer une analyse « load pull » pour avoir une idée sur la charge optimale et de trouver ensuite les réseaux d'adaptation requis à l'entrée et à la sortie du PA. Par ailleurs, il en est déduit par la suite le comportement du PA en termes de courant, de tension et de puissance.

4.1.1 Analyse « load-pull »

Après avoir travaillé avec R_{opt} calculée théoriquement en début de conception, la simulation « load pull » va permettre de trouver une valeur plus précise pour la charge optimale d'autant plus qu'en pratique cette charge est sous forme complexe alors que la valeur théorique utilisée jusqu'à présent est purement résistive. A la suite de l'analyse « load-pull », les résultats de simulations sont représentés sous forme de contours de puissance constante à partir desquels la charge correspondante peut être déduite. Les résultats représentés à la Figure 4-7 démontre que la charge optimale qui permet d'avoir une puissance maximale en sortie du PA est $Z_{Lopt} = 17 + 14.7j \, \Omega$ pour chaque bande de fréquence d'opération.

A la suite de l'analyse « load-pull » permettant de trouver la charge optimale, l'impédance optimale requise à la source pour un transfert maximal de la puissance est extraite à partir d'une étude en petit signal. Les valeurs d'impédance correspondant à chaque bande de fréquence sont ainsi répertoriées au Tableau 4-8.

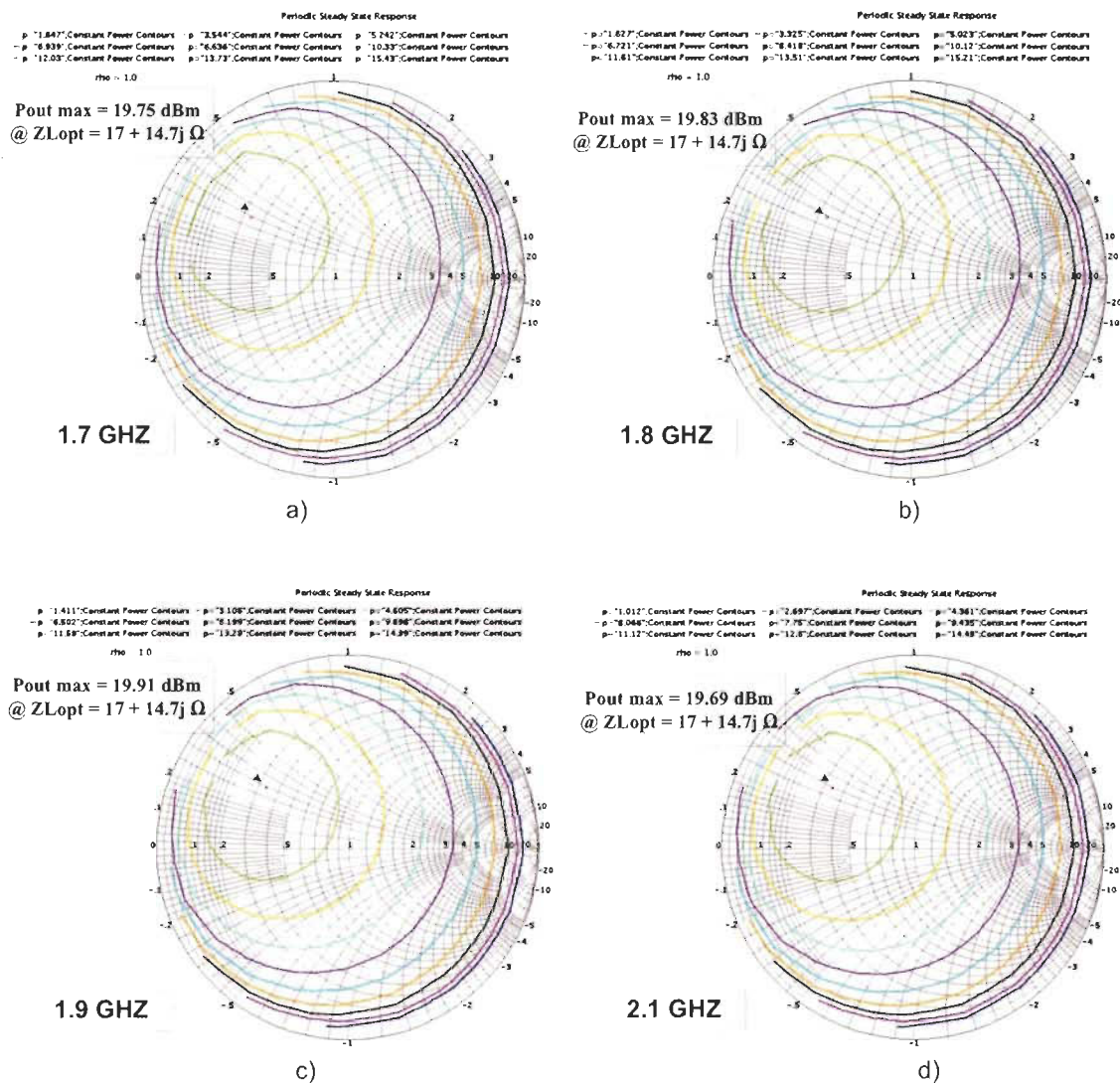


Figure 4-7 Résultats de l'analyse « load-pull » pour chaque bande de fréquence d'opération

Tableau 4-8 Impédances de source optimale du PA pour les différentes bandes

| Bande de fréquence | 1.7 GHz | 1.8 GHz | 1.9 GHz | 2.1 GHz |
|---|-------------------|-----------------|-------------------|-------------------|
| Impédance de source $Z_{sopt} [\Omega]$ | $179.2 + j\ 72.4$ | $181 + j\ 57.9$ | $180.1 + j\ 45.9$ | $174.7 + j\ 28.5$ |

4.1.2 Adaptation des impédances d'entrée et de sortie du PA

Selon les spécifications, l'entrée ainsi que la sortie du PA doivent être connectées respectivement à une source de $50\ \Omega$ qui peut être soit une antenne, soit une entrée (ou sortie) du bloc RF suivant (ou précédent) dans la chaîne de transfert. De ce fait, il est alors nécessaire d'établir un réseau d'adaptation d'impédance qui va transformer la source de $50\ \Omega$ respectivement en Z_{sopt} et Z_{Lopt} afin d'avoir une puissance et un rendement maximal en sortie de l'amplificateur.

Pour effectuer l'adaptation d'impédance, un réseau en L composée d'une inductance série et d'une capacité en parallèle, a été utilisé à l'entrée et à la sortie. Figure 4-8 présente la topologie des réseaux d'adaptation à l'entrée et à la sortie du PA. Les valeurs des composants requis pour une adaptation parfaite, sont listées au Tableau 4-9.

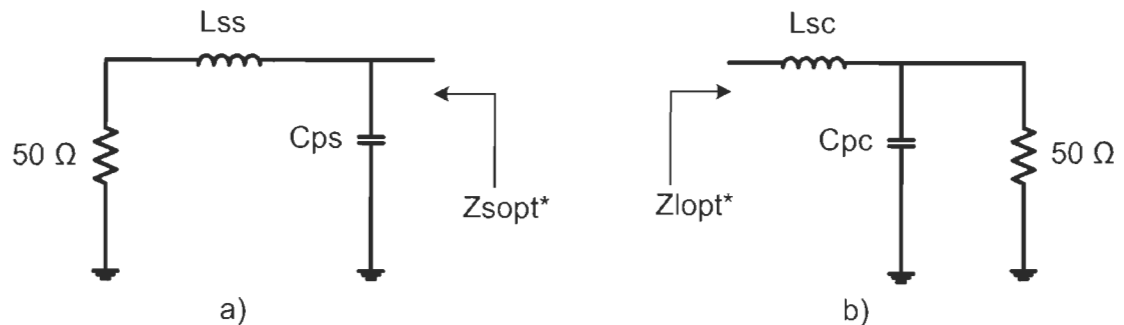


Figure 4-8 Topologie des réseaux d'adaptation. a) Réseau en entrée du PA. b) Réseau en sortie du PA

4.1.3 Comportement en puissance du PA

Une représentation du spectre de puissance permet d'avoir une idée sur le comportement en puissance du PA en termes d'harmoniques. Au niveau de la sortie du PA se trouve un filtre résonnant calibré à la fréquence d'opération pour filtrer les harmoniques.

Tableau 4-9 Valeurs des composants discrets pour l'adaptation d'impédance en entrée et en sortie du PA

| Bande de fréquence | 1.7 GHz | 1.8 GHz | 1.9 GHz | 2.1 GHz |
|--|--|--|---|---|
| Adaptation d'impédance en entrée : 50Ω en Z_{sopt} | | | | |
| Composants discrets | $L_{ss} = 8.33 \text{ nH}$ $C_{ps} = 980.87 \text{ fF}$ | $L_{ss} = 7.64 \text{ nH}$ $C_{ps} = 908.25 \text{ fF}$ | $L_{ss} = 7.05 \text{ nH}$ $C_{ps} = 846.8 \text{ fF}$ | $L_{ss} = 6.09 \text{ nH}$ $C_{ps} = 748.5 \text{ fF}$ |
| Adaptation d'impédance en sortie : 50Ω en Z_{Lopt} | | | | |
| Composants discrets | $L_{sc} = 3.6 \text{ nH}$ $C_{pc} = 2.6 \text{ pF}$ | $L_{sc} = 3.4 \text{ nH}$ $C_{pc} = 2.5 \text{ pF}$ | $L_{sc} = 3.2 \text{ nH}$ $C_{pc} = 2.3 \text{ pF}$ | $L_{sc} = 2.9 \text{ nH}$ $C_{pc} = 2.1 \text{ pF}$ |

Ainsi le signal circulant dans la charge doit avoir des harmoniques le plus faible possible afin d'éviter une perte de puissance et par ailleurs une réduction de l'efficacité d'amplification. Par exemple, la Figure 4-9 présente, le spectre de puissance pour la bande 1.7 GHz. Le Tableau 4-10 expose les valeurs de puissance pour la fondamentale ainsi que pour les harmoniques qui ont été relevées pour chaque bande d'opération.

Tableau 4-10 Niveau de puissance des harmoniques en sortie du PA

| Bande de fréquence | Fondamentale | 2 nd harmonique | 3 ^{ème} harmonique | 4 ^{ème} harmonique | 5 ^{ème} harmonique |
|--------------------|--------------|----------------------------|-----------------------------|-----------------------------|-----------------------------|
| 1.7 GHz | 20.21 dBm | 5.85 dBm | -5.81 dBm | -28.12 dBm | -20.74 dBm |
| 1.8 GHz | 19.97 dBm | 4.87 dBm | -6.92 dBm | -26.24 dBm | -22.85 dBm |
| 1.9 GHz | 19.92 dBm | 3.76 dBm | -7.88 dBm | -22.99 dBm | -25.82 dBm |
| 2.1 GHz | 19.81 dBm | 1.38 dBm | -10.04 dBm | -22.18 dBm | -29.4 dBm |

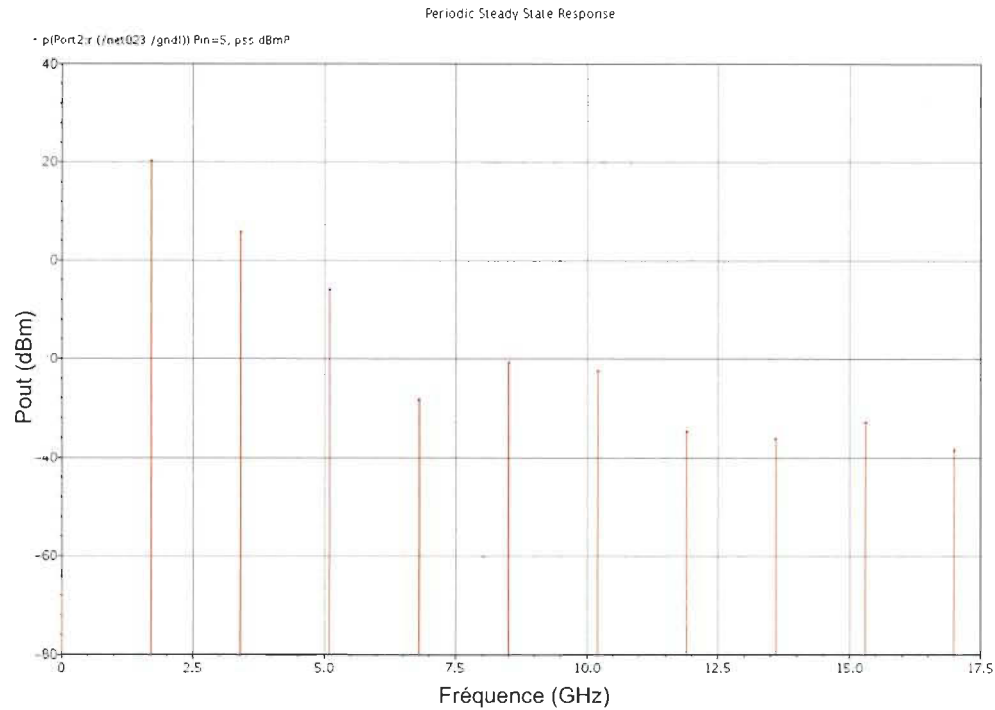


Figure 4-9 Spectre de puissance pour la bande 1.7 GHz

4.1.4 Courant et tension de drain du PA

La Figure 4-10 et la Figure 4-11 illustre respectivement la tension et le courant au niveau du drain du PA pour différents niveaux de puissance en entrée à la bande de fréquence 1.7 GHz.

Comme prévu pour la classe AB, l'excursion de la tension de drain est sensiblement égale à $2 \cdot V_{dc}$ comme le démontre la Figure 4-10. En réalité, la tension de drain varie entre la tension de seuil V_{th} et la tension de claquage de l'oxyde V_{BR} .

Pour le courant de drain, celui-ci varie entre 0 et I_{max} avec un temps de conduction supérieur à la moitié du cycle RF.

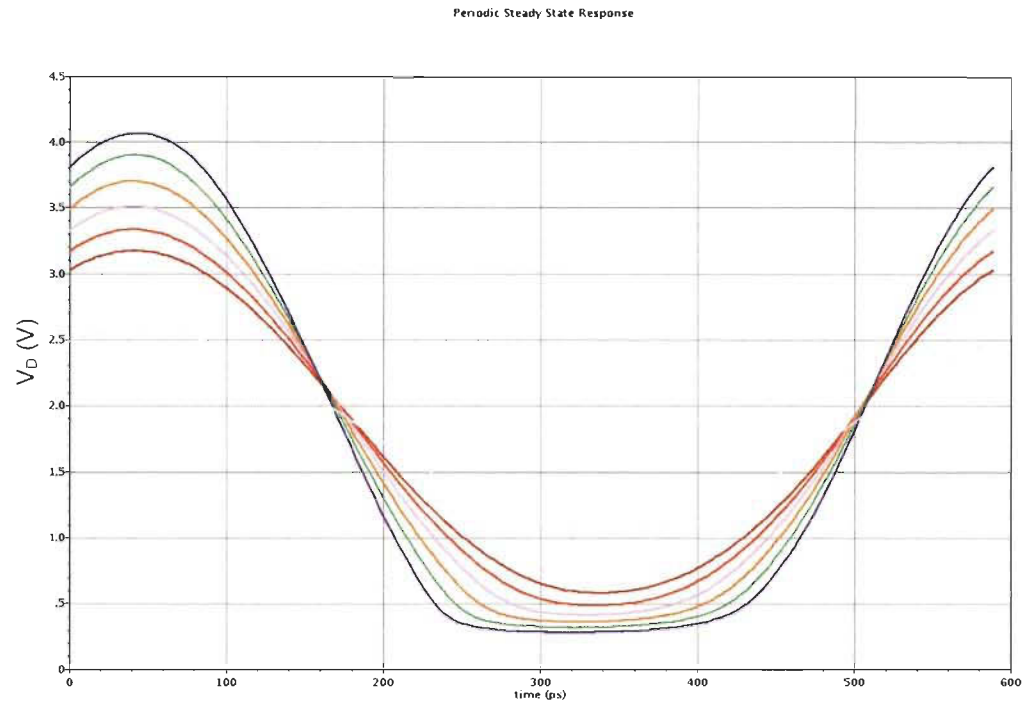


Figure 4-10 Tension de drain pour la bande 1.7 GHz

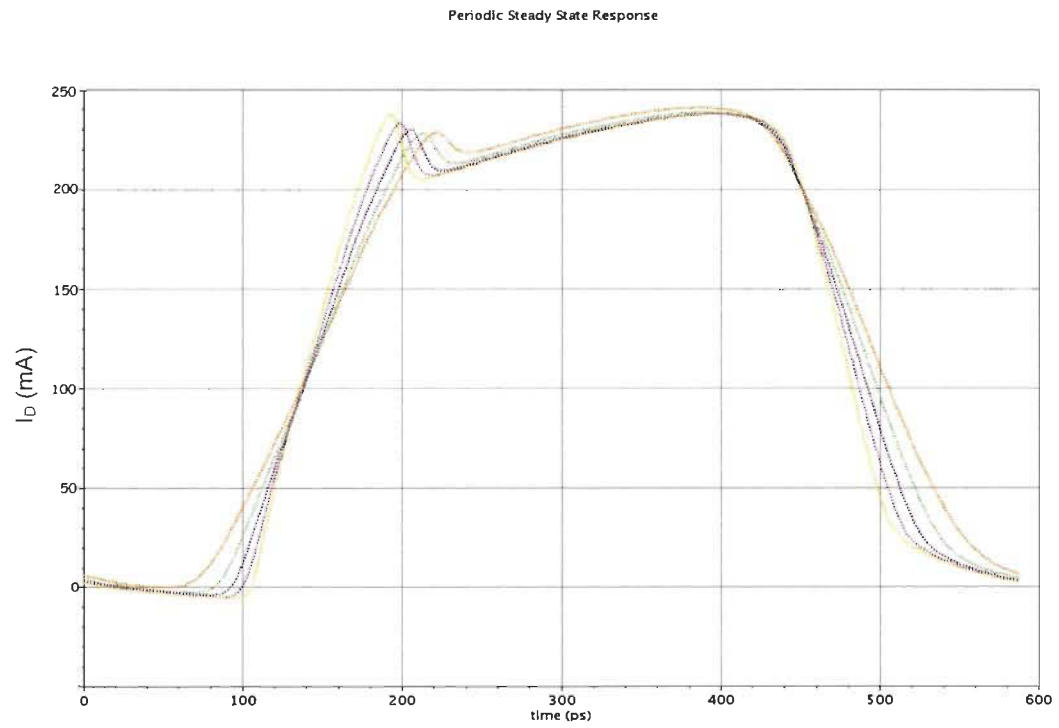


Figure 4-11 Courant de drain pour la bande 1.7 GHz

4.2 Intégration du PA reconfigurable avec des composants RF-MEMS

La première étape de conception du PA, qui consistait à déterminer pour chaque fréquence d'opération les caractéristiques du circuit, a permis de déduire, à partir des résultats de simulations, la valeur des différents composants requis pour un fonctionnement optimal du PA en classe AB et selon les spécifications. A la lumière de ceci, il apparaît que les performances du PA dans chaque bande de fréquence dépendent des réseaux d'adaptation d'impédances présents respectivement à l'entrée et à la sortie du PA. Les paramètres de ces réseaux d'adaptation d'impédance différents d'une bande à une autre, et une reconfigurabilité du PA sur plusieurs bandes nécessitent alors la mise en place d'un réseau d'adaptation agile lequel sera combiné au circuit actif.

Ayant déjà démontré au chapitre précédent la faisabilité d'un tel réseau d'adaptation reconfigurable à l'aide d'une inductance micromachinée et de capacités variables MEMS, ce concept peut être de nouveau exploité ici pour l'implémentation du PA multi-bandes. En analysant le Tableau 4-9, il est clair que le réseau d'adaptation flexible en entrée ou en sortie du PA peut être intégré en remplaçant les composants L_{ss} et C_{ps} en entrée, puis L_{sc} et C_{pc} en sortie, par leur contrepartie de la filière technologique RF-MEMS. En considérant les composants (capacités variables et inductances) CMOS-MEMS implémentés au Chapitre 3 - ainsi que les différentes valeurs présentées au Tableau 4-9, l'architecture du PA reconfigurable est modifiée telle que :

- C_{ps} est remplacée par une capacité intégrée fixe $C2$ en parallèle avec un varactor CMOS-MEMS, $C_{MEMS_source_parallèle}$.
- C_{pc} est remplacée par une capacité intégrée fixe $C4$ en parallèle avec un varactor CMOS-MEMS, $C_{MEMS_charge_parallèle}$.

- Les inductances L_{ss} et L_{sc} , ayant des valeurs variables, sont implémentées à l'aide d'un varactor CMOS-MEMS en série avec une inductance micromachinée fixe. Ainsi pour la source, L_{ss} est remplacé par une inductance L_{MEMS_source} en série avec un varactor CMOS-MEMS, $C_{MEMS_source_série}$, laquelle est en parallèle avec une capacité fixe $C1$. Pour la charge, L_{sc} est remplacée par une inductance L_{MEMS_charge} en série avec un varactor CMOS-MEMS, $C_{MEMS_charge_série}$, laquelle est en parallèle avec une capacité fixe $C3$.
- Par ailleurs, l'inductance d'arrêt L_{DC} et l'inductance L_0 du filtre résonnant en sortie sont remplacées par des dispositifs micromachinés qui sont respectivement L_{MEMS_DC} et L_{MEMS_0} . De même, la capacité C_0 du filtre, est remplacée par un varactor CMOS-MEMS, C_{MEMS_0} .

La Figure 4.11 illustre le schéma électrique du PA multibande implémenté à l'aide de composants passifs CMOS-MEMS.

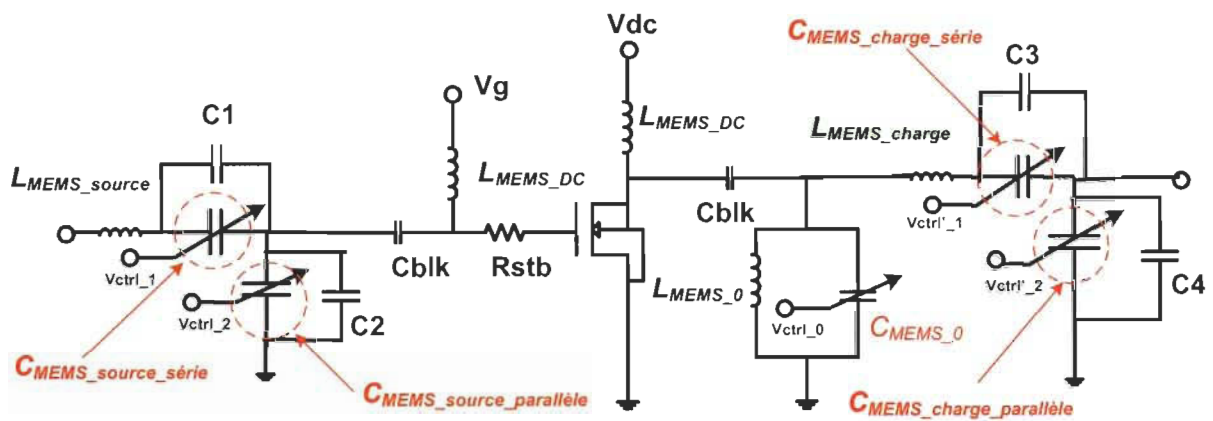


Figure 4-12 Architecture du PA multibande à l'aide de composants CMOS-MEMS

4.2.1 Simulation du PA reconfigurable sur les différentes bandes de fréquence

La simulation du PA permet d'étudier, le comportement du circuit sur chaque bande de fréquence en remplaçant les composants CMOS-MEMS par leur modèle électrique correspondant. La modélisation électrique des microsystèmes CMOS-MEMS a été effectué au Chapitre 3 - à l'aide des paramètres S extraits à partir des simulations électromagnétiques pour les inductances MEMS et à partir de résultats de mesures pour la capacité variable. Ainsi pour toutes les bandes de fréquence, les inductances L_{MEMS_DC} et L_{MEMS_source} sont associées à L_{MEMS_3} tandis que L_{MEMS_0} et L_{MEMS_charge} sont respectivement remplacées par L_{MEMS_1} et L_{MEMS_2} . Ces différentes inductances ont des valeurs nominales qui varient en fonction de la fréquence. Celles-ci sont présentées au Tableau 4.11.

Tableau 4-11 Inductances CMOS-MEMS fixe

| Bande de fréquence | 1.7 GHz | 1.8 GHz | 1.9 GHz | 2.1 GHz |
|----------------------------------|---------|---------|---------|---------|
| $L_{MEMS_DC} = L_{MEMS_3}$ | 16.2 nH | 16.5 nH | 16.9 nH | 17.7 nH |
| $L_{MEMS_0} = L_{MEMS_1}$ | 9.7 nH | 9.8 nH | 9.92 nH | 10.2 nH |
| $L_{MEMS_source} = L_{MEMS_3}$ | 16.2 nH | 16.5 nH | 16.9 nH | 17.7 nH |
| $L_{MEMS_charge} = L_{MEMS_2}$ | 11.8 nH | 12 nH | 12.2 nH | 12.6 nH |

En ce qui concerne les différentes capacités C_{MEMS_0} , $C_{MEMS_source_série}$, $C_{MEMS_source_parallèle}$, $C_{MEMS_charge_série}$, et $C_{MEMS_charge_parallèle}$, celles-ci sont définies comme étant la capacité variable CMOS-MEMS qui a été mesurée pour des tensions de polarisation entre 0 et 125 V. Chaque niveau de polarisation définit une valeur de capacité qui est associé aux paramètres qui caractérisent son modèle électrique.

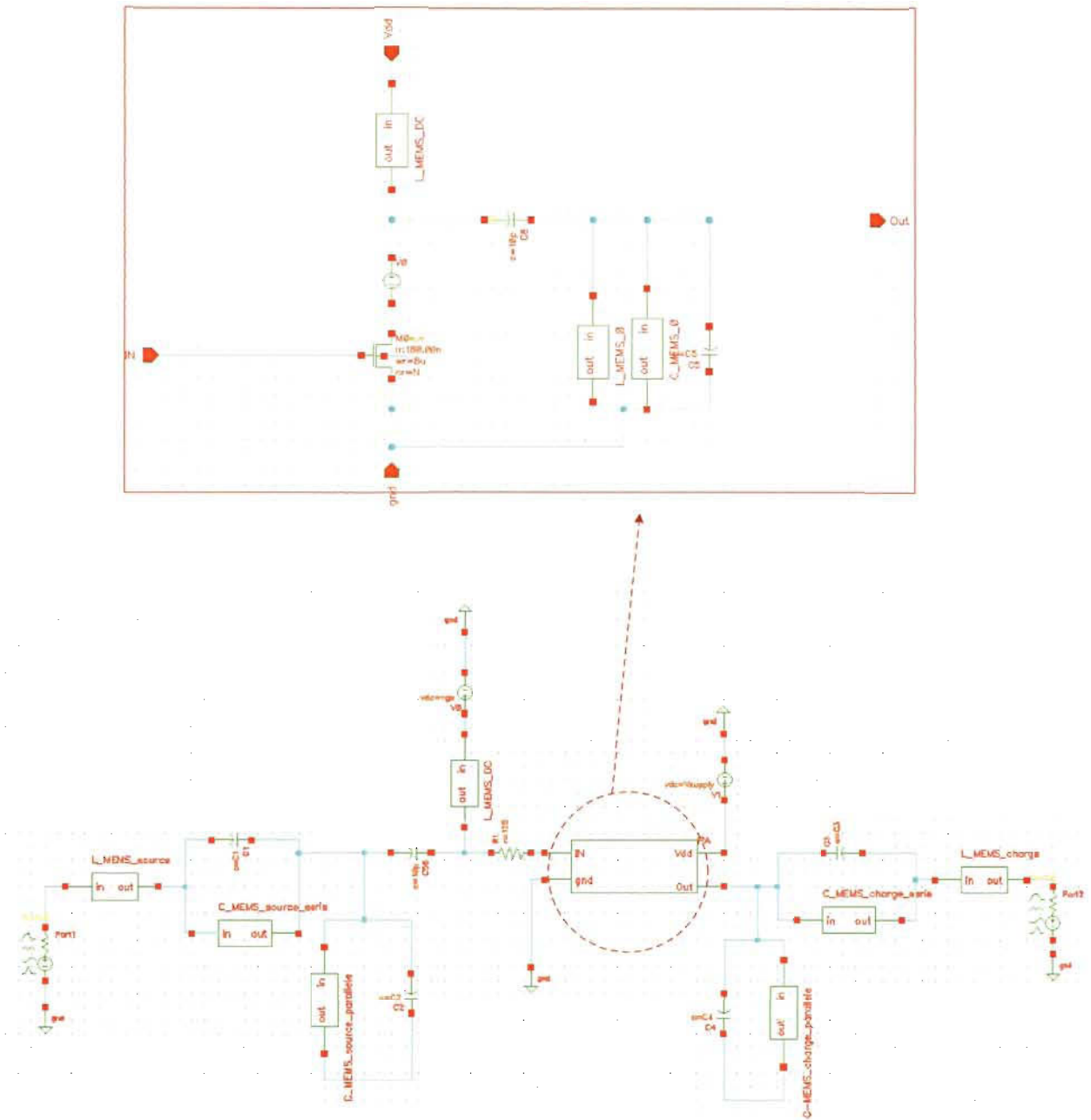


Figure 4-13 Schéma de simulation du PA reconfigurable avec des composants passifs CMOS-MEMS remplacés par leur modèle électrique

La Figure 4-13 définit le schéma de simulation du PA utilisé dans Cadence/ Spectre RF pour la modélisation dans chaque bande de fréquence. La Figure 4-14 et la Figure 4-15 représente les modèles électriques des composants passifs MEMS utilisés.

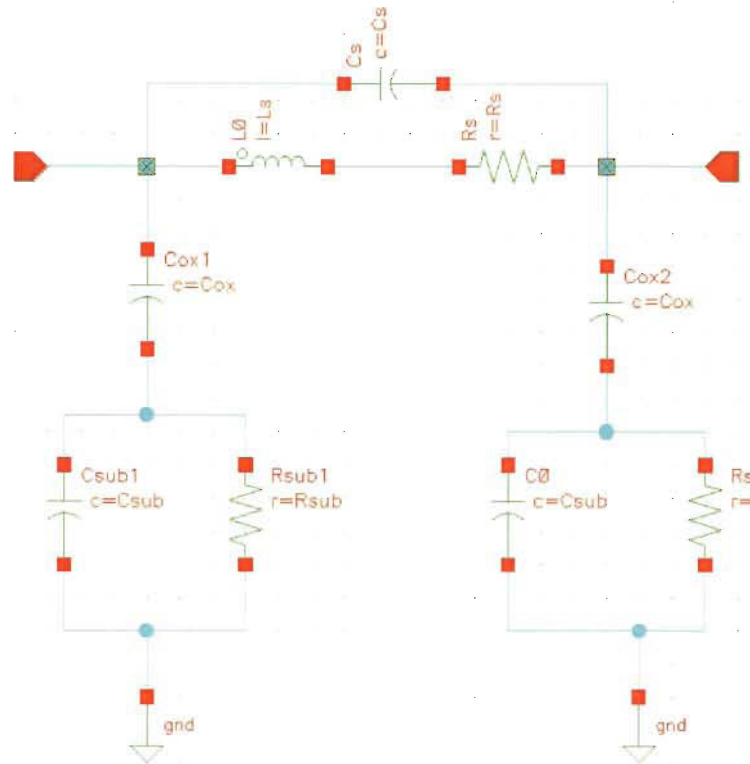


Figure 4-14 Modèle électrique d'une inductance MEMS utilisée pour la simulation du PA reconfigurable.

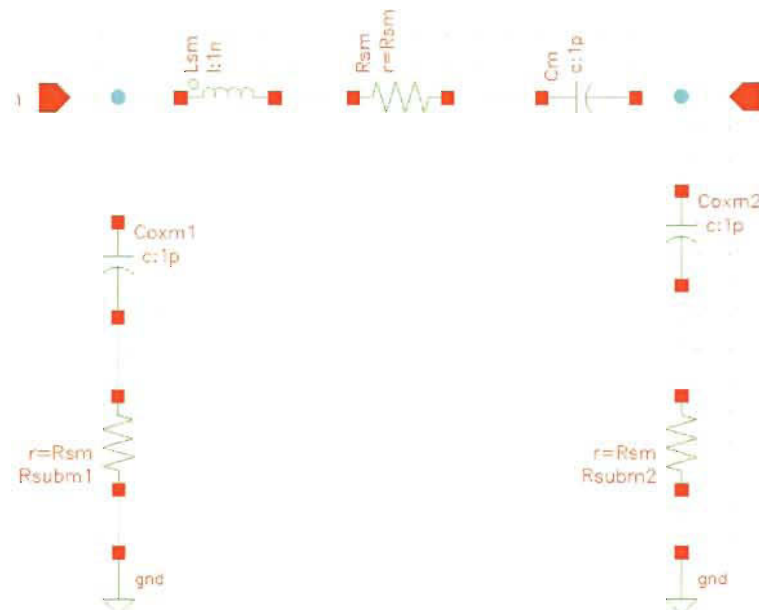


Figure 4-15 Modèle électrique d'une capacité variable MEMS utilisée pour la simulation du PA reconfigurable.

4.2.1.1 Simulation du PA dans la bande 1.7 GHz

Pour avoir une puissance maximale en sortie de 20 dBm environ dans la bande 1.7 GHz, l'étude du prototype de PA en classe AB a démontré que ce dernier doit présenter une impédance de source optimale qui est $Z_{sopt} = 179.2 + j 72.4 \Omega$ et une charge optimale qui est $Z_{Lopt} = 17 + 14.7j \Omega$. L'adaptation de ces impédances à 50Ω par un réseau en L requiert les composants ci-dessous (voir aussi Tableau 4-9) :

- Pour la source : $L_{ss} = 8.33 \text{ nH}$ et $C_{ps} = 980.87 \text{ fF}$
- Pour la charge : $L_{sc} = 3.6 \text{ nH}$ et $C_{pc} = 2.6 \text{ pF}$.

Dans l'étude du comportement du PA avec des MEMS, on considère l'architecture de la Figure 4.13. Dans le cas présent :

- L_{ss} est remplacée par l'inductance $L_{MEMS_source} = L_{MEMS_2} = 16.2 \text{ nH}$ en série avec une capacité fixe $C1 = 332 \text{ fF}$, laquelle est en parallèle avec $C_{MEMS_source_serie} = 768 \text{ fF}$ qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 100 \text{ V}$.
- C_{ps} est remplacée par une capacité fixe $C2 = 213 \text{ fF}$ en parallèle avec $C_{MEMS_source_parallèle} = 768 \text{ fF}$.
- Pour le filtre $C0$ est remplacée par une capacité fixe $C5 = 1.3 \text{ pF}$ en parallèle avec $C_{MEMS_0} = 768 \text{ fF}$. De même $L0$ est remplacé par $L_{MEMS_0} = L_{MEMS_1} = 9.7 \text{ nH}$.
- L_{sc} est remplacée par l'inductance $L_{MEMS_charge} = L_{MEMS_3} = 11.8 \text{ nH}$ à 1.7 GHz en série avec une capacité fixe $C3 = 332 \text{ fF}$, laquelle est en parallèle avec $C_{MEMS_charge_serie} = 768 \text{ fF}$.

- C_{pc} est remplacée par une capacité fixe $C4 = 1.3$ pF en parallèle avec $C_{MEMS_charge_parallèle} = 1.3$ pF qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 125$ V.
- Par ailleurs $L_{MEMS_DC} = L_{MEMS_source} = L_{MEMS_3} = 16.2$ nH à 1.7 GHz

Pour la simulation, il est à noter que les composants CMOS sont remplacés par leur modèle électrique comme le démontre la Figure 4.13.

Les résultats de simulation dans la bande 1.7 GHz démontre à la Figure 4-16, que le PA reconfigurable modélisé, présente pour une puissance en entrée $P_{in} = 5$ dBm, une puissance maximale en sortie de 19.75 dBm avec un PAE correspondant à 42.9%.

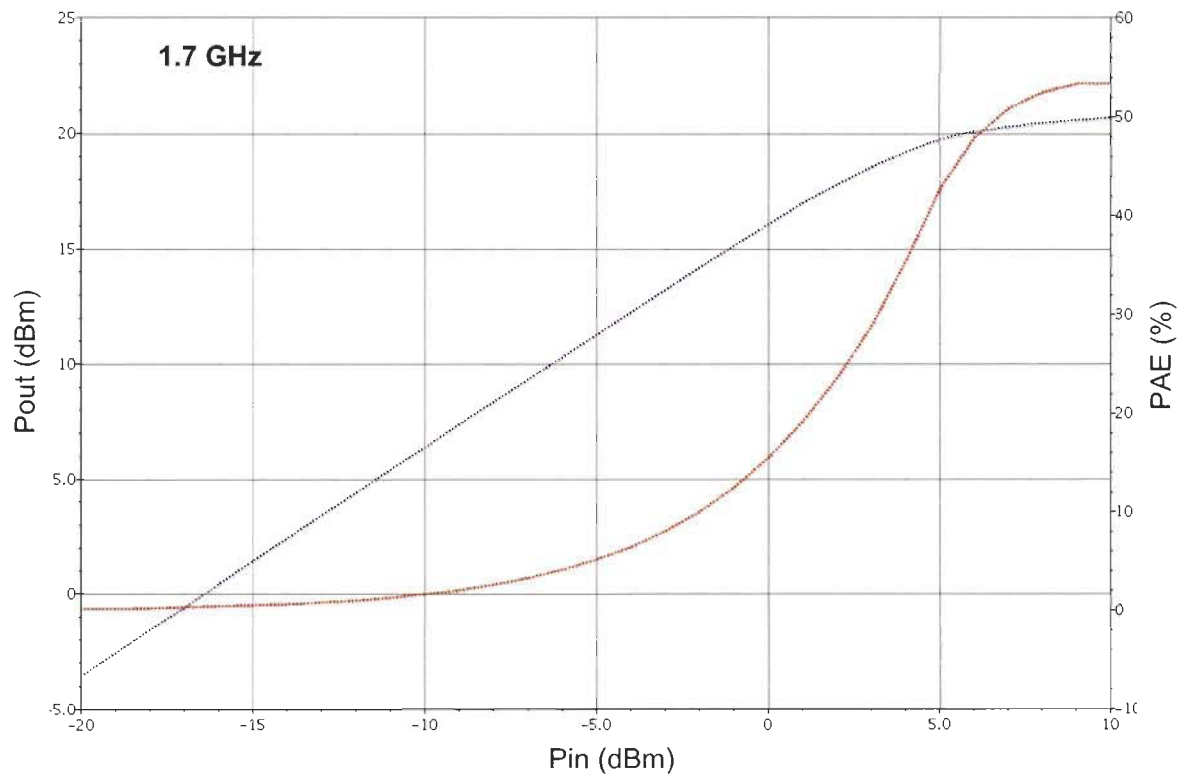


Figure 4-16 Puissance en sortie et efficacité du PA reconfigurable dans la bande 1.7 GHz

Le gain en puissance simulé, qui est représentée à la Figure 4-17, est de 14.7 dB pour une puissance d'entrée de -5 dBm. Par ailleurs le gain transducique en petit signal obtenu est $G_T = 15.68$ dB.

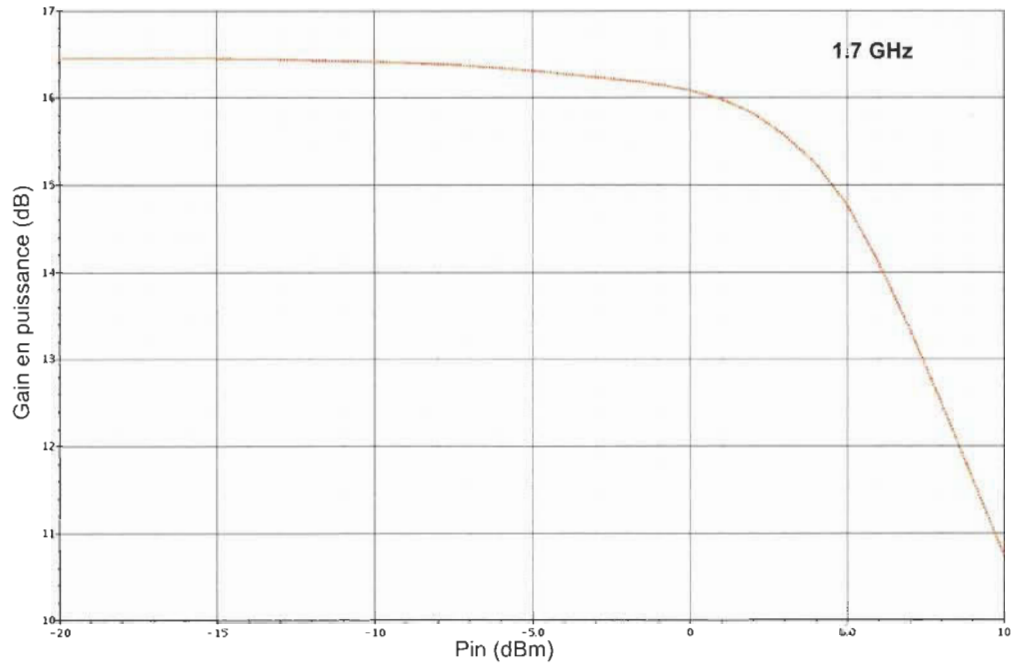


Figure 4-17 Gain en puissance du PA reconfigurable simulé dans la bande 1.7 GHz

La Figure 4-18 et la Figure 4-19 permettent d'avoir une idée sur la linéarité du PA avec une analyse du point de compression 1dB en entrée et en sortie du circuit. En effet, le point de compression matérialise la zone linéaire d'opération du PA en définissant le niveau de puissance à laquelle le gain linéaire est réduit de 1 dB. Dans la bande 1.7 GHz, le PA reconfigurable modélisé démontre un point de compression de 18.8 dBm en sortie, ce qui correspond à un point de compression de 3.4 dBm en entrée.

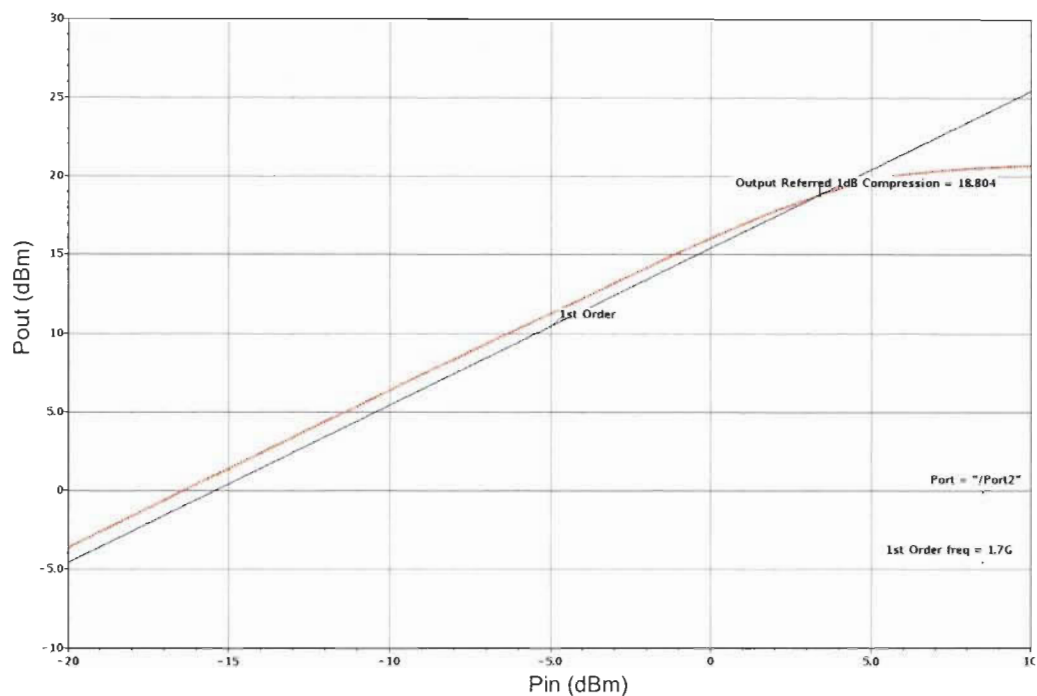


Figure 4-18 Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 1.7 GHz.

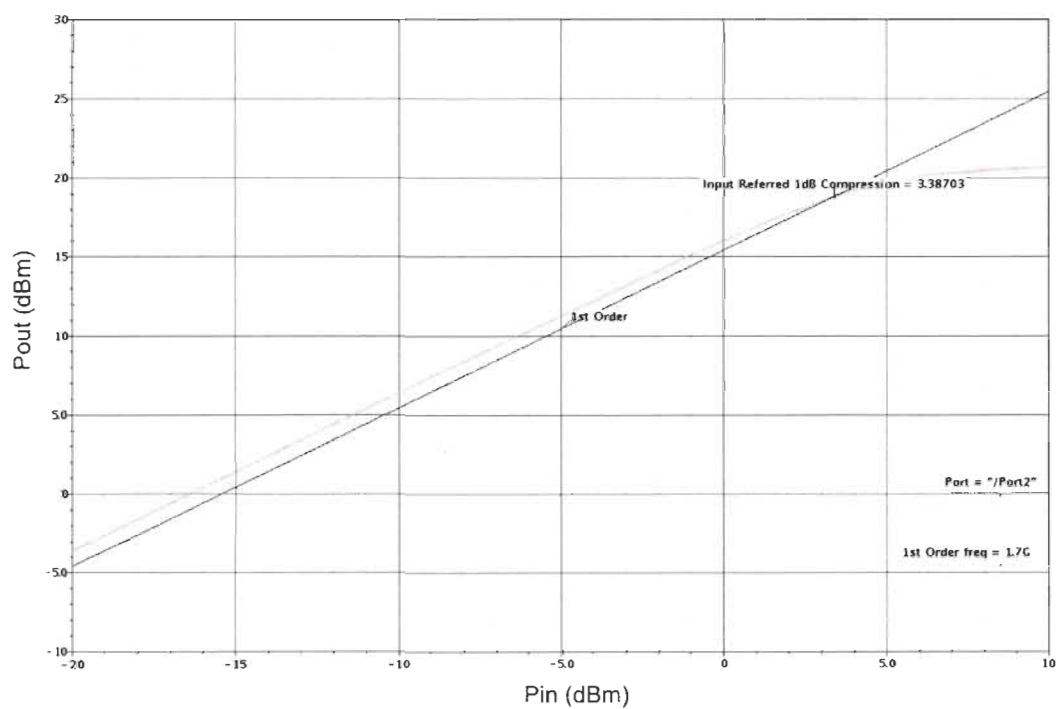


Figure 4-19 Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 1.7 GHz.

4.2.1.2 Simulation du PA dans la bande 1.8 GHz

Dans la bande 1.8 GHz, le PA fournit une puissance maximale pour des impédances de source et de charge optimales qui sont respectivement : $Z_{sopt} = 181 + j 57.9 \Omega$ et $Z_{Lopt} = 17 + 14.7j \Omega$. L'adaptation de ces impédances à 50Ω par un réseau en L requiert les composants $L_{ss} = 7.64 \text{ nH}$ et $C_{ps} = 908.25 \text{ fF}$ pour la source et pour la charge, $L_{sc} = 3.4 \text{ nH}$ et $C_{pc} = 2.5 \text{ pF}$.

Pour la simulation du PA dans la bande 1.8 GHz la configuration est pareille que pour la bande 1.7 GHz avec les valeurs des composants qui changent telle que :

- L_{ss} devient $L_{MEMS_source} = L_{MEMS_2} = 16.5 \text{ nH}$ à 1.8 GHz en série avec une capacité fixe $C1 = 113 \text{ fF}$, laquelle est en parallèle avec $C_{MEMS_source_série} = 768 \text{ fF}$ qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 100 \text{ V}$.
- C_{ps} devient une capacité fixe $C2 = 140 \text{ fF}$ en parallèle avec $C_{MEMS_source_parallèle} = 768 \text{ fF}$.
- $C0$ devient une capacité fixe $C5 = 30 \text{ fF}$ en parallèle avec $C_{MEMS_0} = 768 \text{ fF}$. De même $L0$ est remplacé par $L_{MEMS_0} = L_{MEMS_1} = 9.8 \text{ nH}$ à 1.8 GHz.
- Pour L_{sc} , on a $L_{MEMS_charge} = L_{MEMS_3} = 12 \text{ nH}$ à 1.8 GHz en série avec une capacité fixe $C3 = 141 \text{ fF}$, laquelle est en parallèle avec $C_{MEMS_charge_série} = 768 \text{ fF}$.
- C_{pc} est remplacé par une capacité fixe $C4 = 1.2 \text{ pF}$ en parallèle avec $C_{MEMS_charge_parallèle} = 1.3 \text{ pF}$ qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 125 \text{ V}$.
- $L_{MEMS_DC} = L_{MEMS_source} = L_{MEMS_3} = 16.5 \text{ nH}$ à 1.8 GHz.

Les résultats de modélisation du PA reconfigurable dans la bande d'opération 1.8 GHz en termes de puissance et d'efficacité sont exposés à la Figure 4-20. Pour une puissance $P_{in} = 5$ dBm, le PA simulé exhibe une puissance maximale de 19.54 dBm dans la bande 1.8 GHz avec un PAE de 39.33 %.

Pour une puissance en entrée de 5 dBm, le gain en puissance simulé, lequel est présenté à la Figure 4-21, est de 28.6 dB alors que le gain petit signal est égale à $G_T = 15.16$ dB.

La Figure 4-22 démontre que PA reconfigurable fournit une puissance linéaire de 18.9 dBm dans la bande 1.8 GHz. Par ailleurs la compression se produit pour une puissance en entrée de 3.97 dBm à la Figure 4-23.

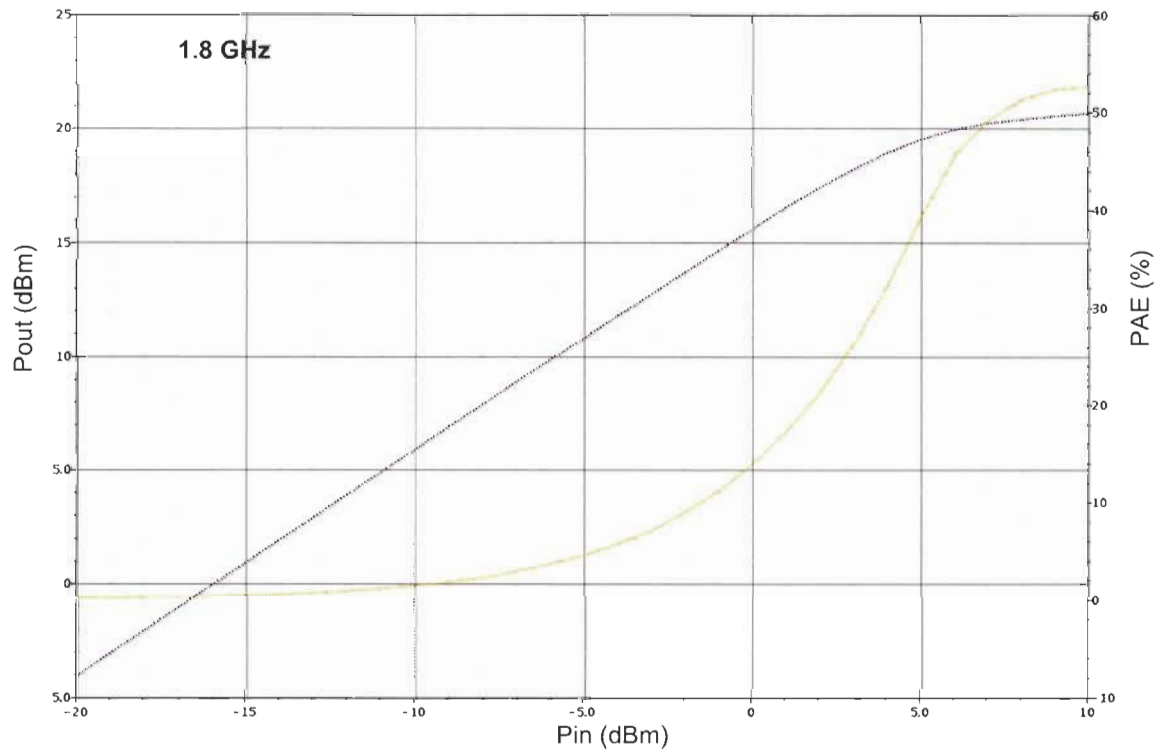


Figure 4-20 Puissance en sortie et efficacité du PA reconfigurable simulé dans la bande 1.8 GHz

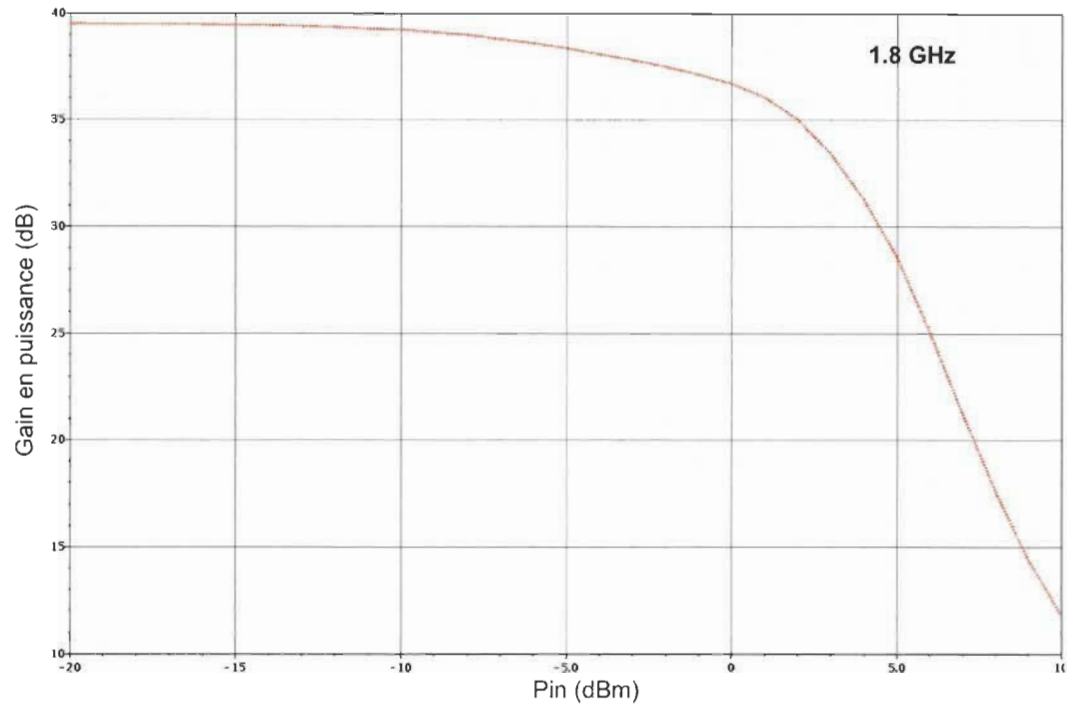


Figure 4-21 Gain en puissance du PA reconfigurable simulé dans la bande 1.8 GHz

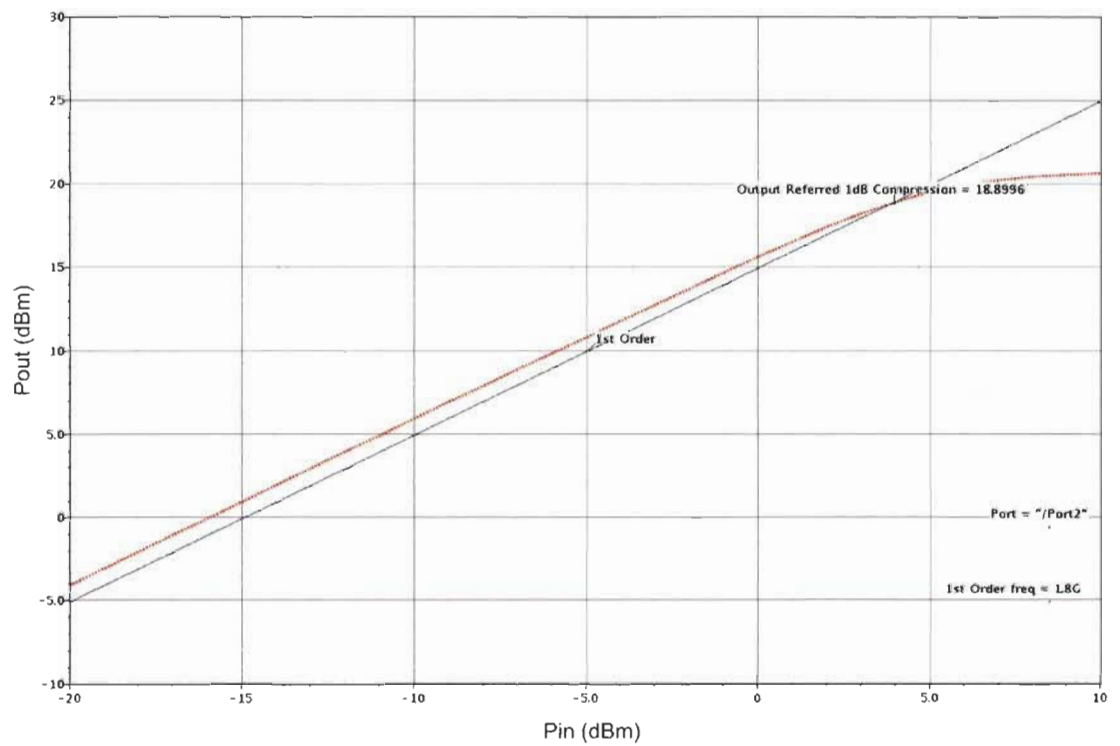


Figure 4-22 Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 1.8 GHz

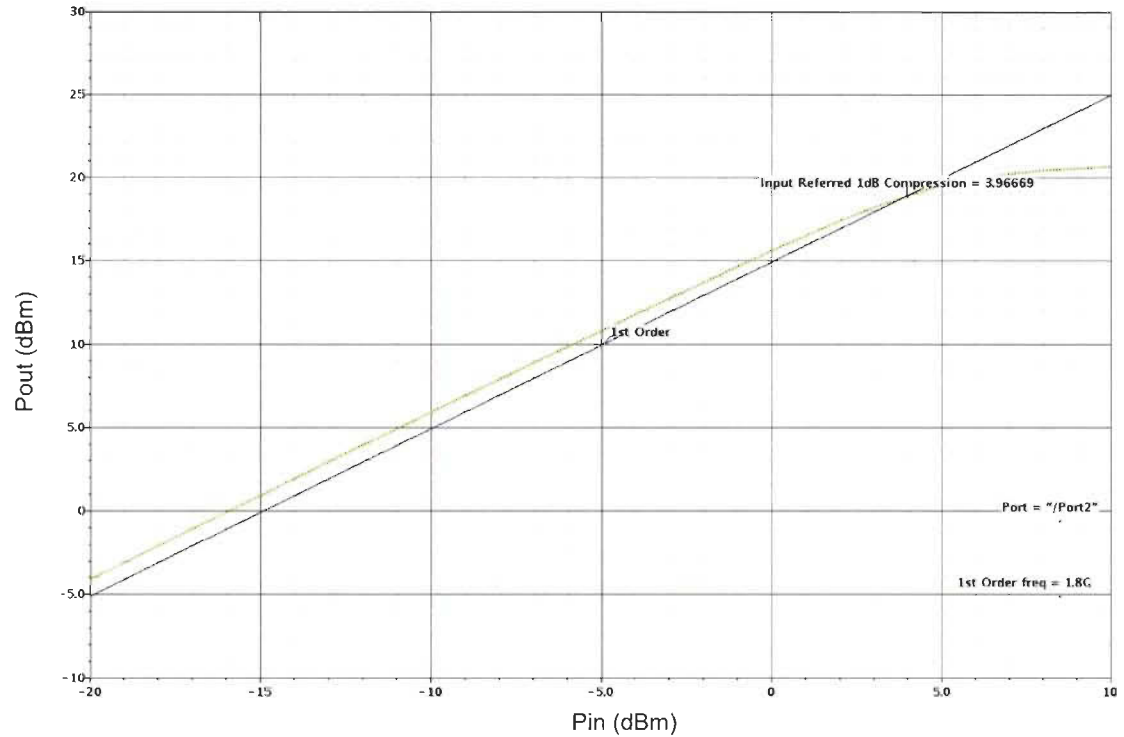


Figure 4-23 Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 1.8 GHz

4.2.1.3 Simulation du PA dans la bande 1.9 GHz

Dans la bande 1.9 GHz, le PA fournit une puissance maximale pour des impédances de source et de charge optimales qui sont respectivement : $Z_{sopt} = 180.1 + j 45.9 \Omega$ et $Z_{Lopt} = 17 + 14.7j \Omega$. L'adaptation de ces impédances à 50Ω par un réseau en L requiert les composants $L_{ss} = 7.05 \text{ nH}$ et $C_{ps} = 846.8 \text{ fF}$ pour la source et pour la charge, $L_{sc} = 3.2 \text{ nH}$ et $C_{pc} = 2.3 \text{ pF}$.

Pour la simulation du PA dans la bande 1.9 GHz la configuration du schéma est telle que :

- L_{ss} devient $L_{MEMS_source} = L_{MEMS_2} = 16.9$ nH à 1.9 GHz en série avec une capacité fixe $C1 = 69.4$ fF, laquelle est en parallèle avec $C_{MEMS_source_série} = 643$ fF qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 80$ V.
- C_{ps} devient une capacité fixe $C2 = 116.8$ fF en parallèle avec $C_{MEMS_source_parallèle} = 730$ fF qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 90$ V.
- $C0$ devient une capacité fixe $C5 = 64.3$ fF en parallèle avec $C_{MEMS_0} = 643$ fF. De même $L0$ est remplacé par $L_{MEMS_0} = L_{MEMS_1} = 9.92$ nH à 1.9 GHz.
- Pour L_{sc} , on a $L_{MEMS_charge} = L_{MEMS_3} = 12.2$ nH à 1.9 GHz en série avec une capacité fixe $C3 = 14$ fF, laquelle est en parallèle avec $C_{MEMS_charge_série} = 768$ fF.
- C_{pc} est remplacée par une capacité fixe $C4 = 1$ pF en parallèle avec $C_{MEMS_charge_parallèle} = 1.3$ pF qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 125$ V.
- $L_{MEMS_DC} = L_{MEMS_source} = L_{MEMS_3} = 16.9$ nH à 1.9 GHz.

Les résultats de simulation du PA dans la bande de fréquence 1.9 GHz sont représentés par la Figure 4-24, la Figure 4-25, la Figure 4-26 et la Figure 4-27.

La puissance maximale en sortie simulée est de 19.29 dBm avec un PAE de 35.88 % dans la bande 1.9 GHz pour une puissance en entrée $P_{in} = 5$ dBm

Le gain en puissance est de 26.97 dB pour une puissance d'entrée de 5 dBm alors que le gain petit signal est égale à $G_T = 14.67$ dB.

Le point de compression est de 18.92 dBm en sortie tandis qu'en entrée celui-ci correspond à une puissance $P_{in} = 4.45$ dBm.

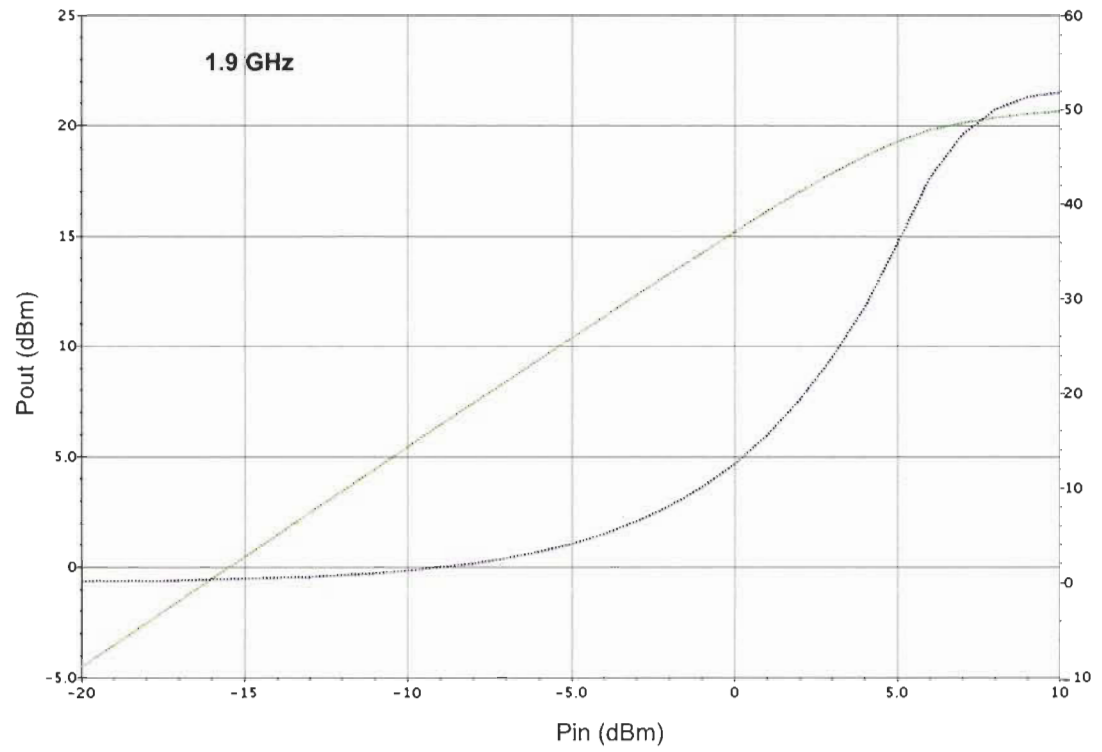


Figure 4-24 Puissance en sortie et efficacité du PA reconfigurable dans la bande 1.9 GHz

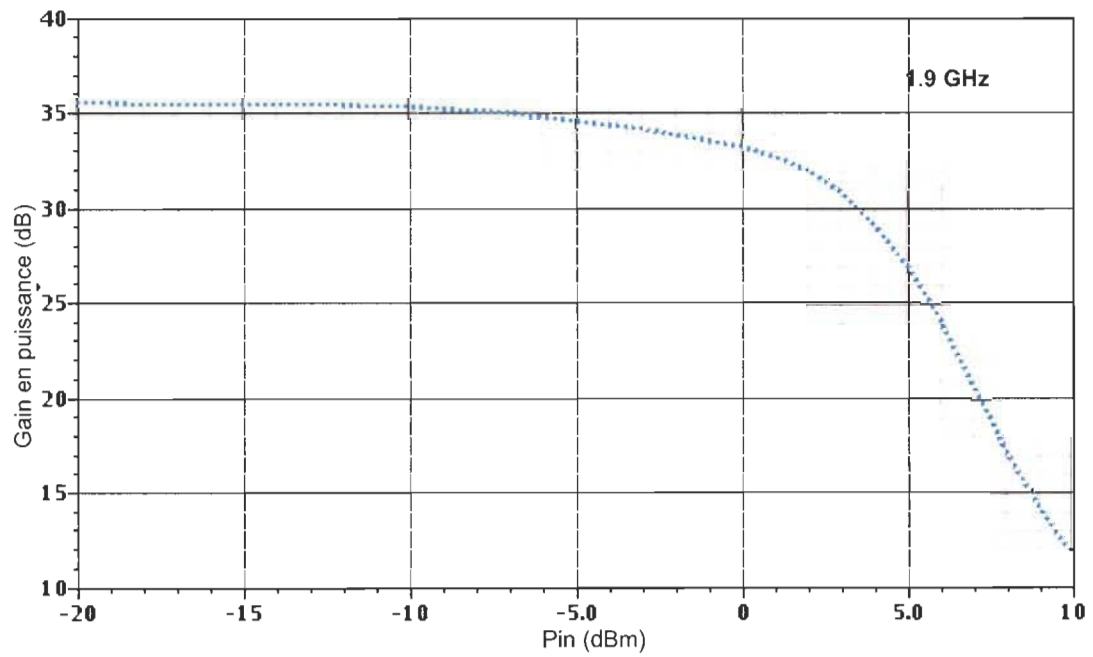


Figure 4-25 Gain en puissance du PA reconfigurable dans la bande 1.9 GHz

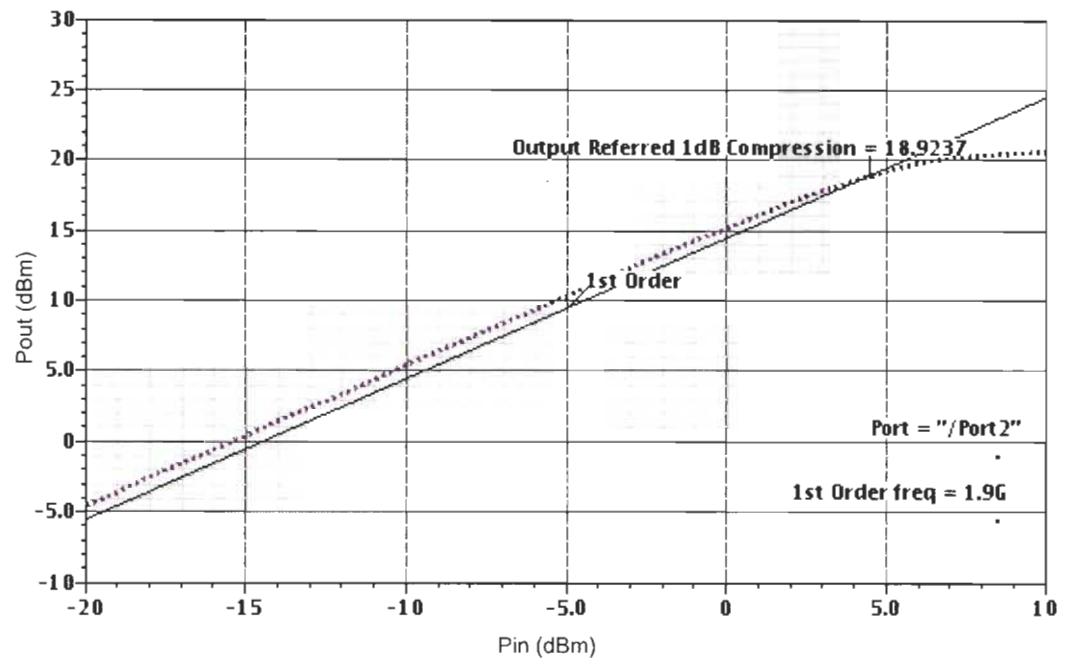


Figure 4-26 Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 1.9 GHz

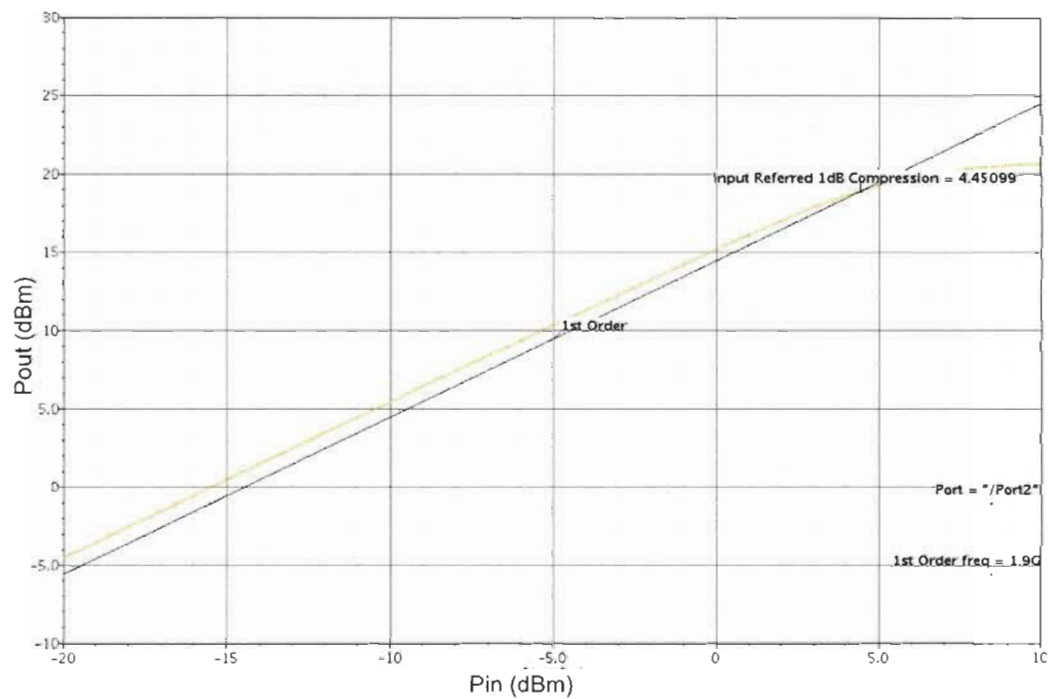


Figure 4-27 Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 1.9 GHz

4.2.1.4 Simulation du PA dans la bande 2.1 GHz

Dans la bande 2.1 GHz, le PA fournit une puissance maximale pour des impédances de source et de charge optimales qui sont respectivement : $Z_{sopt} = 174.7 + j 28.5 \Omega$ et $Z_{Lopt} = 17 + 14.7j \Omega$. L'adaptation de ces impédances à 50Ω par un réseau en L requiert les composants $L_{ss} = 6.09 \text{ nH}$ et $C_{ps} = 748.5 \text{ fF}$ pour la source et pour la charge, $L_{sc} = 2.9 \text{ nH}$ et $C_{pc} = 2.1 \text{ pF}$.

Pour la simulation du PA dans la bande 2.1 GHz la configuration du schéma est telle que :

- L_{ss} devient $L_{MEMS_source} = L_{MEMS_2} = 17.7 \text{ nH}$ à 2.1 GHz en série avec une capacité fixe $C1 = 176.5 \text{ fF}$, laquelle est en parallèle avec $C_{MEMS_source_série} = 316 \text{ fF}$ qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 50 \text{ V}$.
- C_{ps} devient une capacité fixe $C2 = 18.5 \text{ fF}$ en parallèle avec $C_{MEMS_source_parallèle} = 730 \text{ fF}$ qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 90 \text{ V}$.
- $C0$ devient une capacité fixe $C5 = 247 \text{ fF}$ en parallèle avec $C_{MEMS_0} = 316 \text{ fF}$. De même $L0$ est remplacé par $L_{MEMS_0} = L_{MEMS_1} = 10.2 \text{ nH}$ à 2.1 GHz.
- Pour L_{sc} , on a $L_{MEMS_charge} = L_{MEMS_3} = 12.6 \text{ nH}$ à 2.1 GHz en série avec une capacité fixe $C3 = 276 \text{ fF}$, laquelle est en parallèle avec $C_{MEMS_charge_série} = 316 \text{ fF}$.
- C_{pc} est remplacé par une capacité fixe $C4 = 800 \text{ fF}$ en parallèle avec $C_{MEMS_charge_parallèle} = 1.3 \text{ pF}$ qui correspond à une polarisation de la capacité CMOS-MEMS à $V_{ctrl} = 125 \text{ V}$.
- $L_{MEMS_DC} = L_{MEMS_source} = L_{MEMS_3} = 17.7 \text{ nH}$ à 2.1 GHz.

Les performances du PA reconfigurable simulé dans la bande de fréquence 1.9 GHz sont représentés par la Figure 4-28, la Figure 4-29 , la Figure 4-30 et la Figure 4-31.

La puissance maximale simulée en sortie est de 19.28 dBm avec un PAE de 30 % dans la bande 2.1 GHz.

Pour une puissance d'entrée de 5 dBm, le gain en puissance simulé est de 13.77 dB alors que le gain petit signal est égale à $G_T = 13.75$ dB.

En sortie le point de compression est de 19.19 dBm tandis qu'en entrée celui-ci correspond à une puissance $P_{in} = 4.45$ dBm.

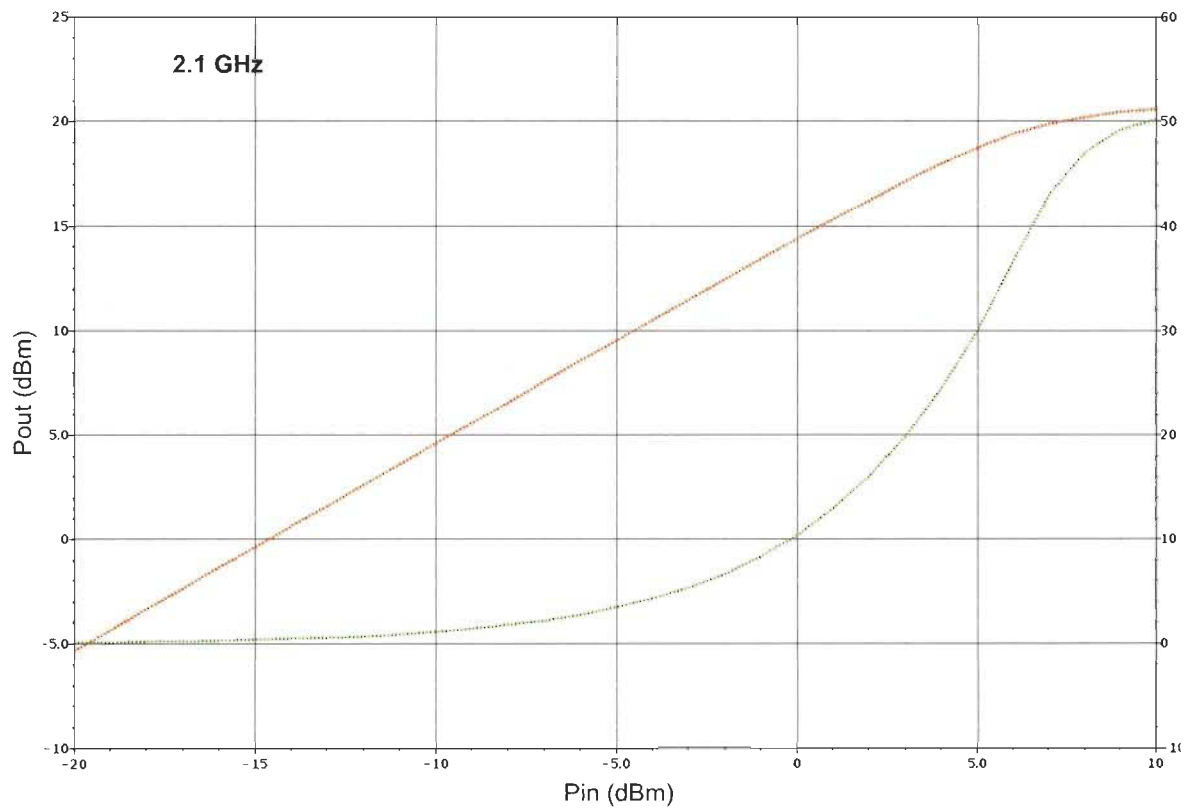


Figure 4-28 Puissance en sortie et efficacité du PA reconfigurable simulé dans la bande 2.1 GHz

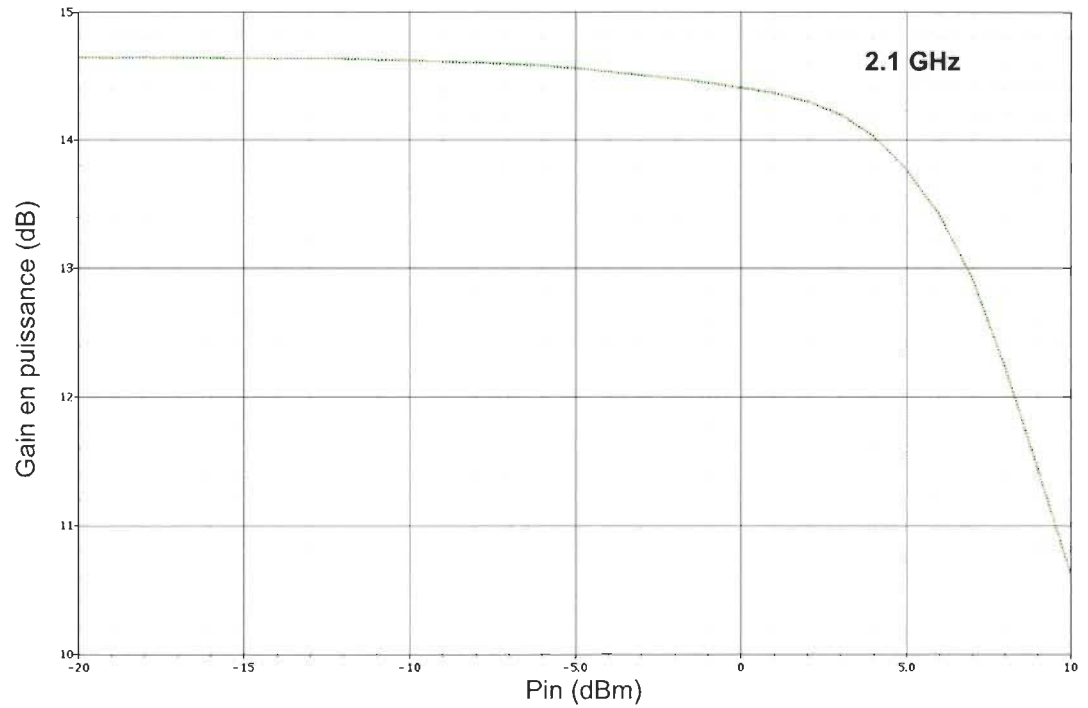


Figure 4-29 Gain en puissance du PA reconfigurable simulé dans la bande 2.1 GHz

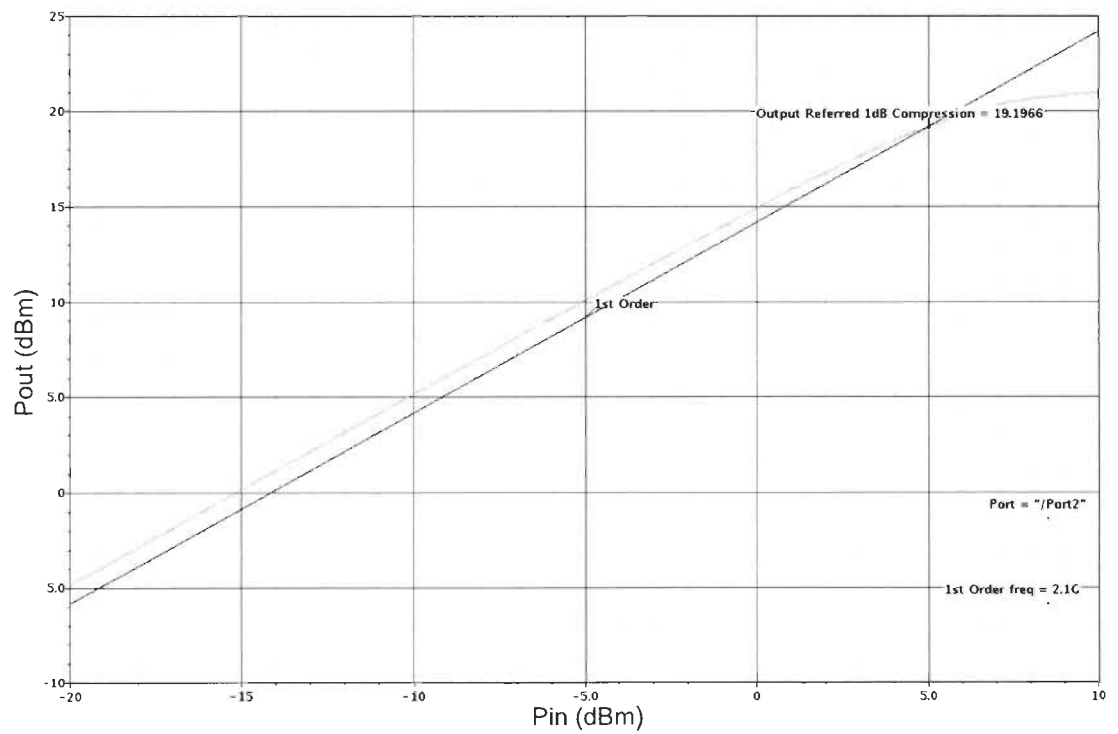


Figure 4-30 Point de compression à 1 dB en sortie du PA reconfigurable simulé dans la bande 2.1 GHz

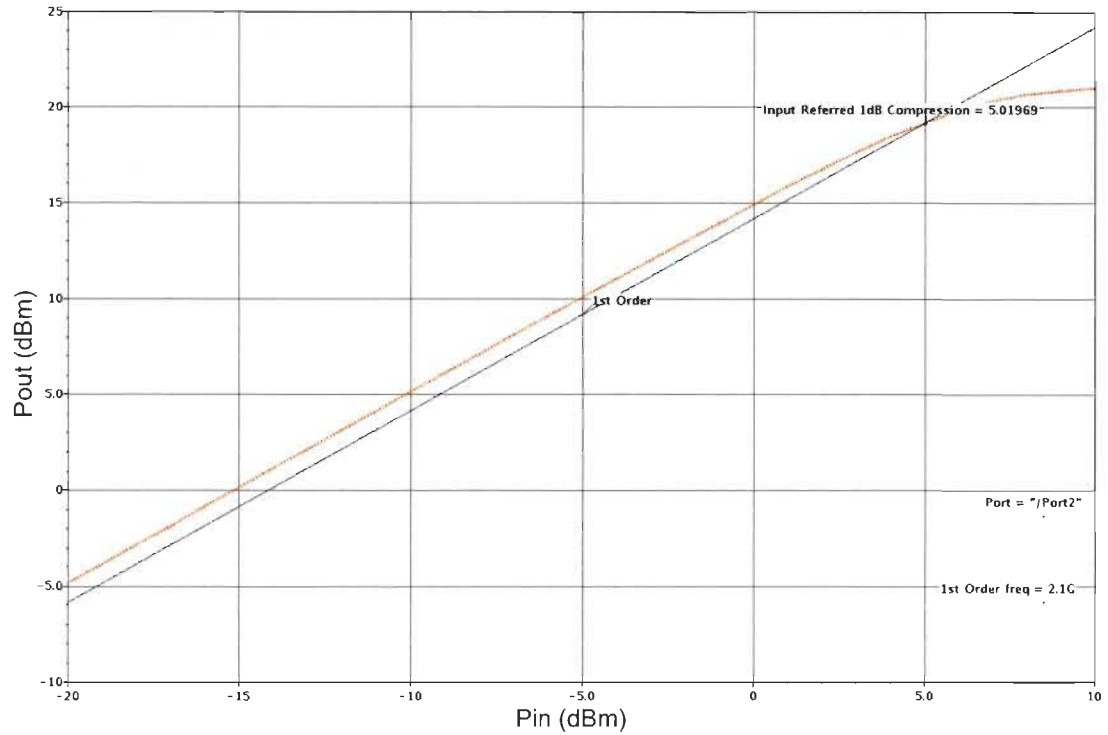


Figure 4-31 Point de compression à 1 dB en entrée du PA reconfigurable simulé dans la bande 2.1 GHz

4.2.2 Performances du PA reconfigurable modélisé dans les quatre bandes de fréquences

Le PA reconfigurable a été simulé sur quatre bandes de fréquence différentes en modélisant parfaitement le comportement des composants passifs CMOS-MEMS. En se basant sur les inductances CMOS-MEMS simulés et les résultats de mesures de la capacité variable CMOS-MEMS, le comportement du PA a été étudié à partir d'une série de simulation sous Spectre RF. Le Tableau 4-12 récapitule les caractéristiques et performances du PA reconfigurable modélisé dans chaque bande de fréquence d'opération.

Par rapport aux spécifications, le PA multi-bande étudié dans cette section répond relativement au cahier de charge avec une puissance maximale supérieure à 19 dBm dans

chaque bande de fréquence et un PAE supérieure ou égale à 30 %. Dans chaque bande d'opération le gain en puissance simulé est supérieur à 10 dB.

Tableau 4-12 Récapitulatif des caractéristiques et performances du PA multi-bande simulé

| Caractéristiques | | | | |
|-------------------------|--|-----------|-----------|-----------|
| Procédé | 0.18 μm CMOS 1P6M TSMC Post fabrication CMOS-MEMS | | | |
| Tension de polarisation | 1.8 V | | | |
| Puissance en entrée | 5 dBm | | | |
| Bandes de fréquence | 1.7 GHz/ 1.8 GHz / 1.9 GHz/ 2.1 GHz | | | |
| Performances | | | | |
| Fréquence | 1.7 GHz | 1.8 GHz | 1.9 GHz | 2.1 GHz |
| Puissance en sortie | 19.75 dBm | 19.54 dBm | 19.29 dBm | 19.28 dBm |
| Efficacité PAE | 42.89 % | 39.33 % | 35.88 % | 28.55 % |
| Gain en puissance | 14.3 dB | 28.56 dB | 26.97 dB | 13.77 dB |
| P1dB en sortie | 18.8 dBm | 18.9 dBm | 18.92 dBm | 19.2 dBm |

4.2.3 Layout et implémentation post fabrication CMOS

Afin de faire fabriquer le dispositif d'amplification reconfigurable, le layout du circuit a été effectué en adéquation avec les règles de dessins imposées par le procédé utilisé à savoir le CMOS 0.18 μm de la TSMC mais aussi en tenant compte des contraintes imposées par le traitement post fabrication CMOS-MEMS. Une image du layout soumis en fabrication est présentée à la Figure 4-32.

Suite à la livraison du dispositif fabriquée par la fonderie, un séjour au sein des laboratoires du CIFRE à l'université de Waterloo (Ontario, Canada) a permis d'implémenter les dispositifs MEMS grâce au procédé post fabrication CMOS-MEMS. Une image du circuit final est exposée à la Figure 4-33.

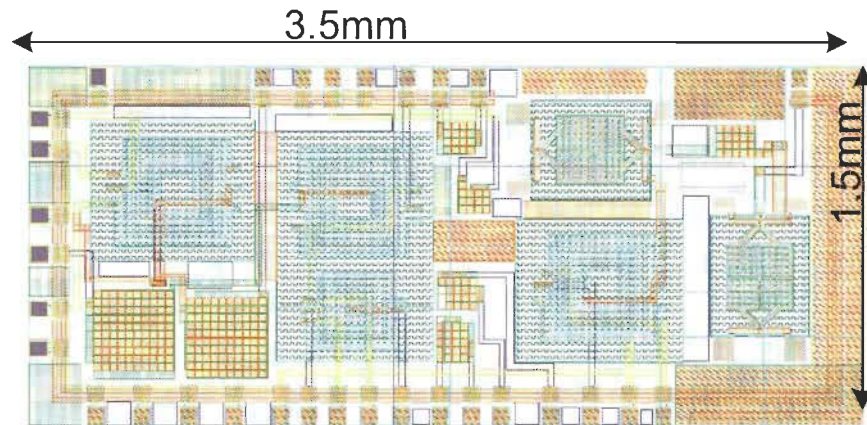


Figure 4-32 Layout du PA multibande à l'aide de dispositifs passifs CMOS-MEMS

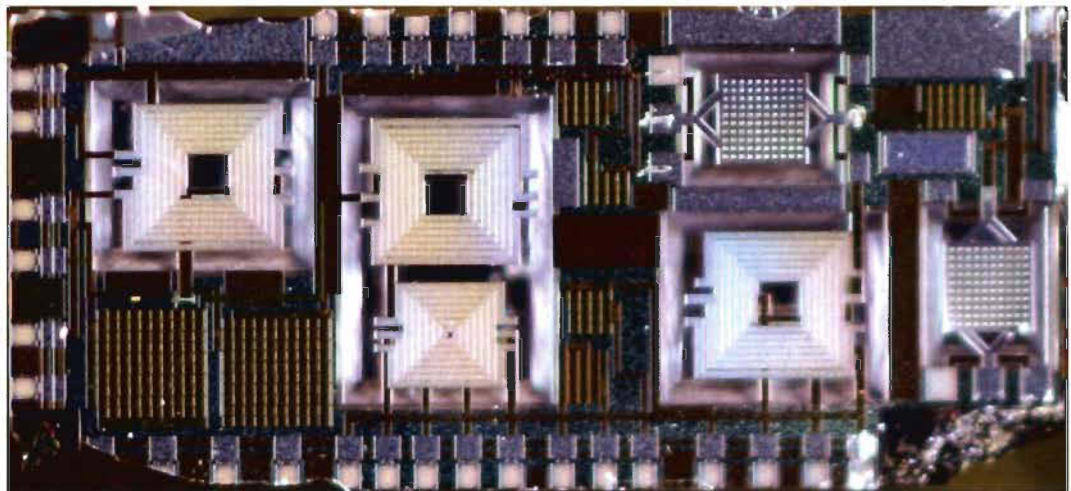


Figure 4-33 Image du PA multibande CMOS_MEMS fabriqué

Chapitre 5 - Conclusion

L'essor des télécommunications sans fil s'est traduit au cours des dernières décennies par le développement de plusieurs protocoles numériques associés à des services et applications diverses, notamment en téléphonie mobile. Conjuguée aux normes du marché du semiconducteur qui est régi par une miniaturisation croissante des dispositifs, cette multiplication des standards de télécommunications engendre un grand besoin en matière de systèmes RF intelligents tels que des front-ends RF entièrement adaptables. Ce concept nécessite, pour la chaîne de transmission-réception, le développement de circuits RF reconfigurables dont le plus critique est l'amplificateur de puissance (PA).

Un PA reconfigurable peut opérer sur plusieurs bandes de fréquence à l'aide d'un réseau d'adaptation d'impédance agile dont le rôle est de synthétiser les impédances requises en entrée et en sortie du PA pour un fonctionnement optimale dans chaque bande. Il existe plusieurs type de réseaux d'adaptation d'impédances agiles conçus à partir de composants passifs issus des filières technologiques classiques tels que les varactors, inductances, commutateurs et lignes de transmission. Aux fréquences RF et millimétriques, l'utilisation de ces composants est généralement limité par leur facteur de qualité relativement faible qui affecte les performances du réseau d'adaptation agile ainsi que par leur grande surface d'occupation. Face à cette problématique, l'intégration de réseaux d'adaptation d'impédance agile à l'aide de composants électromécaniques MEMS RF apparait comme une solution idéale pour le développement de PAs reconfigurables à performances élevées sous forme de RFIC.

Ce mémoire présente les étapes de conception d'un PA reconfigurable basé sur un réseau d'adaptation d'impédance agile à l'aide de composants MEMS RF. Pour ce faire, une première étude sur les réseaux d'adaptation d'impédance a permis la mise en place, à partir de deux procédés technologiques différents, deux types de réseaux agiles MEMS RF dont :

- Un réseau d'adaptation agile DMTL à section inductive variante en technologie UW-MEMS;
- Et un réseau d'adaptation d'impédance agile à base de composants discrets CMOS-MEMS.

Le réseau d'adaptation agile DMTL conçu est une ligne de transmission distribuée comportant 8 sections. En sus d'un commutateur capacitifs MEMS, chaque section est formée d'une ligne CPW sous forme de « slow-wave » avec une portion inductive variante. Cette nouvelle topologie permet d'avoir une plus grande couverture de l'abaque de Smith avec une plage de variation des impédances plus large. Le réseau DMTL fabriqué à partir de la technologie UW-MEMS est capable de synthétiser 256 états d'impédances avec une bonne couverture de l'abaque de Smith sur les bandes de fréquences entre 8 et 14 GHz. Les résultats de mesures ont démontrés que le réseau DMTL à section inductive variante présente pour tous les impédances synthétisés, un niveau de pertes en réflexion inférieur à 10 dB ainsi qu'un ratio de transfert en puissance inférieur à 5 dB entre 8 et 14 GHz.

Le réseau d'adaptation d'impédance agile à base de composants discrets mis en place est constitué d'une inductance MEMS et de capacités variables MEMS fabriquées en technologie CMOS 0.18 μm . L'implémentation d'un tel dispositif s'est faite à partir du traitement post fabrication CMOS-MEMS. L'étude du réseau d'adaptation agile consiste à

modéliser le comportement du réseau implémenté à l'aide des composants CMOS-MEMS en question à savoir l'inductance micromachinée et la capacité variable. Pour ce faire des modèles électriques ont été respectivement développés pour la capacité variable CMOS-MEMS et l'inductance CMOS-MEMS. Les mesures de la capacité variable fabriquée ont permis de mettre en place un modèle électrique fiable pour les simulations tandis que les inductances MEMS conçues sont associées à un modèle électrique lequel a été dérivé à partir des résultats de simulation électromagnétique. L'application du dispositif pour adapter respectivement les charges $Z_1 = 3.96 + j197 \Omega$ et $Z_2 = 56.83 - j134.7 \Omega$ à une source de 50Ω a permis de démontrer la fonctionnalité du réseau à base de composants CMOS-MEMS avec de faibles pertes en réflexion de l'ordre de -60 dB.

A la suite de l'investigation menée sur les réseaux d'adaptation agiles à bases de composants MEMS, la conception du PA reconfigurable a été présentée. Le PA reconfigurable a été implémenté à l'aide de réseau d'adaptation d'impédances reconfigurables en entrée et en sortie, constitués de composants CMOS-MEMS. Dans ce mémoire la modélisation du PA reconfigurable à base de composants CMOS-MEMS a été effectuée sur quatre bandes de fréquences de la téléphonie mobile à savoir 1.7 GHz, 1.8 GHz, 1.9 GHz et 2.1 GHz. Le PA a été conçu pour fonctionner en classe AB afin d'être compatible avec les systèmes de modulation à amplitude constante ou variante. Les résultats de modélisation du PA reconfigurable sur les différentes bandes démontrent que le dispositif peut fournir une puissance optimale comprise entre 19.28 dBm et 19.75 dBm avec une efficacité PAE entre 28.55% et 42.89 %. Le gain en puissance simulé dans chaque bande de fréquence d'opération varie entre 13.77 dB et 28.56 dB.

Le PA reconfigurable à base de composants MEMS a été intégré monolithiquement à partir de la technologie CMOS 0.18 μ m de la TSCM. Les résultats obtenus au terme de la modélisation constituent une preuve de concept sur le développement de PAs intelligents sous forme de SoC pour les futures générations de télécommunications sans fil.

Références

- [1] Scourias J. “ *Overview of the global system for mobile communications*, ” 1997.
<http://ccnga.uwaterloo.ca/~jscouria/GSM/gsmreport.html> au 05-03-2012
- [2] Brahim Ghribi and Luigi Logrippo “ *Understanding GPRS: the GSM packet radio service*, ” Computer Networks, Volume 34, Issue 5, p. 763-779, Novembre 2000,.
- [3] Tirdad Sowlati, Dmitriy Rozenblit, Raja Pullela, Morten Damgaard, Evan McCarthy, Dongsoo Koh, David Ripley, Florinel Balteanu, and Ionel Gheorghe, “ *Quad-Band GSM/GPRS/EDGE Polar Loop Transmitter*, ” IEEE Journal of Solid-State circuits, Vol. 39, N° 12, p.2179-2189, Decembre 2004.
- [4] Ching-Yung L. and Jyh S. “ *IS-95 north American standard- A CDMA based digital cellular system*. ” <http://citeseerx.ist.psu.edu/viewdoc/summary?doi=10.1.1.55.7677> au 05-03-2012.
- [5] A. Toskala, H. Holma, P. Muszynski, “ *ETSI WCDMA for UMTS*, ” IEEE 5th International Symposium on Spread Spectrum Techniques and Applications, vol.2, , pp. 616-620, Septembre 1998.
- [6] D. N. Knisely et al., “ *Evolution of wireless data services: IS-95 to cdma2000* », IEEE Communications Magazine., vol. 36, no. 10, pp. 140–149, Octobre 1998.
- [7] Erik Dahlman, Anders Furuskär, Ylva Jading, Magnus Lindström and Stefan Parkvall “ *Key features of the LTE radio interface*, ” Ericsson Review No. 2, p. 77-80, 2008.
- [8] Reynaert P., Steyaert M., “ *RF power amplifiers for mobile communications*, ” Edition Springer Nederland, 2006
- [9] <http://www.ubmtechinsights.com> au 05-03-2012
- [10] TILMANS Harrie A. C. ; DE RAEDT Walter ; BEYNE Eric “ *Mems for wireless communications: from RF-MEMS components to RF-MEMS-SiP*, ”, Journal of micromechanics and microengineering, vol. 13, no 4, pp, S139-S163, 2003
- [11] J. J. Yao, “ *RF MEMS from a device perspective*, ” Journal of Micromechanical. Microengineering . Vol. 10, p. R9-R38, 2000.
- [12] Kamaljeet Singh, K Nagachenchaiah, “ *RF MEMS: Maturing technology is getting ready for Prime Time*, ” High frequency electronics, p 18-23, Août 2008.

- [13] JC Eloy “ *MEMS industry evolution: from devices to function,* ” 2010 http://semiconwest.org/sites/semiconwest.org/files/JC%20Eloy.Yole_.pdf, au 05-03-2012
- [14] <http://www.tronicsgroup.com/news/tronics-will-manufacture-delfmems-innovative-rf-mems-switches> au 05-03-2012
- [15] http://www.globalsmt.net/smt/index.php?option=com_content&view=article&id=15529&Itemid=396 au 05-03-2012
- [16] <http://www.wispry.com/> au 05-03-2012
- [17] C.E. Weitzel, “ *RF Power Devices for Wireless Communications,* ” 2002 IEEE RFIC Digest, p. 369- 372, 2002.
- [18] F. Schwierz and J.J. Liou, “ *Semiconductor Devices for RF Applications: Evolution and Current Status ,* ” Microelectronics Reliability, vol. 41 , pp. 145-168, 2001
- [19] T. Mimura, “ *Development of High ElectronMobility Transistor,* ” Japanese Journal Appl.Phys., vol. 44, no. 12, p. 8263-8268, 2005
- [20] M. Feng, S. Shyh-Chiang, D.C. Caruth, and J.J. Huang, “ *Device technologies for RF front-end circuits in next-generation wireless communications,* ” Proceedings of the IEEE , vol.92, no.2, pp. 354-375, Fevrier 2004..
- [21] Shinichi Hoshi, Hideyuki Okita, Yoshiaki Morino, Masanori Itoh « *Gallium Nitride High Electron Mobility Transistor (GaN-HEMT) Technology for High Gain and Highly Efficient Power Amplifier,* ” Oki Technical Review Issue 211 Vol.74 No.3, Octobre 2007
- [22] J.D. Cressler “ *SiGe HBT technology: a new contender for Si-based RF and microwave circuit applications,* ” IEEE Transactions on Microwave Theory Techniques 46, p. 572-589, 1998
- [23] <http://www.itrs.net/Links/2010ITRS/Home2010.htm> au 05-03-2012
- [24] Burger W, Brech H, Burdeaux D. “ *RF-LDMOS: a device technology for high power RF infrastructure applications,* ” Compound Semiconductor Integrated Circuit Symposium, p. 189-192, 2004.
- [25] Sayed, A. ; Sajjad, A. ; Al Tanany, A. ; Bengtsson, O. ; Boeck, G. “ *Comparative Analysis of RF Wide BandgapTechnologies for UMTS Applications,* ” German Microwave Conference, p. 126 - 129 , Mars 2010
- [26] O. Berger, “ *GaAs MESFET, HEMT and HBT Competition with Advanced Si RF Technologies,* ” International Conference on Compound Semiconductor Manufacturing Technology Digest, Vancouver, Canada, 1999

- [27] A. Bräckle, M. Ott, S. Heck, and M. Berroth, “ *An 8 W GaAs Class-AB amplifier for operation in envelope tracking systems*, ” 2011 German Microwave Conference (GeMIC), p. 1 – 4. Mars 2011.
- [28] Piel, P.-M. ; Miller, M. ; Green, B. “ *A 26 Volts, 45 Watts GaAs pHEMT for 2 GHz WCDMA Applications*, ” 2004 IEEE MTT-S International Microwave Symposium Digest, Vol.3, p. 1363 – 1366, Juin 2004.
- [29] Sajjad, A. ; Sayed, A. ; Al Tanany, A. ; Boeck, G. “ *10 W Class AB Power Amplifier Design for UMTS Applications Using GaN HEMT*, ” 2009 National Radio Science Conference, NRSC 2009, p. 1-8, Mars 2009.
- [30] F. N. Khan, F. A. Mohammadi, M. C. E. Yagoub, “ *A GaN HEMT Class-F amplifier for UMTS/WCDMA applications*, » 2008 IEEE International RF and Microwave Conference, p. 478-482, Decembre 2008.
- [31] D. Wiegner, T. Merk, U. Seyfried, W. Templ, S. Merk, R. Quay, F. van Raay, H. Walcher, H. Massler, et. al. “ *Multistage broadband amplifiers based on GaN HEMT technology for 3G/4G base station applications with extremely high bandwidth*, ” 2005 European Microwave Conference, Paris, France, Octobre 2005,.
- [32] Y.-S. Lee and Y.-H. Jeong, “ *A high-efficiency Class-E GaN HEMT power amplifier for WCDMA applications*, ” IEEE Microwave and Wireless Components Letter., vol. 17, p. 622-624, Août. 2007.
- [33] H. Jeon, K.-S. Lee, O. Lee, K. H. An, Y. Yoon, H. Kim, D. H. Lee, J. Lee, C.-H. Lee, and J. Laskar, “ *A 40% PAE Linear CMOS Power Amplifier with Feedback Bias Technique for WCDMA Applications*, ” 2010 IEEE Radio Frequency Integrated Circuits Symposium (RFIC), 2010, pp. 561–564.
- [34] C. Wang, M. Vaidyanathan, and L. E. Larson, “ *A Capacitance-Compensation Technique for Improved Linearity in CMOS class-AB Power Amplifiers*, ” IEEE Journal of Solid-State Circuits, vol. 39,no. 11, p. 1927–1937, 2004.
- [35] S. Leuschner, J.-E. Müller, H. Klar, “ *A 1.8GHz Wide-Band Stacked-Cascode CMOS Power Amplifier for WCDMA Applications in 65nm standard CMOS*, ” IEEE Radio Frequency Integrated Circuits Symposium (RFIC), Juin 2011.
- [36] P. Raynaert and S. Steyaert, “ *A 1.75-GHz polar modulated CMOS RF power amplifier for GSM-EDGE*, ” IEEE J. Solid-State Circuits, vol. 40, no. 12, p. 2598–2608, Decembre 2005.
- [37] Fallesen, C.; Asbeck, P.; “ *A 1 W CMOS power amplifier for GSM-1800 with 55% PAE*, ” 2001 IEEE MTT-S International Microwave Symposium Digest, Vol. 2 , p. 911 – 914, May 2001.

- [38] Kalim, D. ; Erguvan, D. ; Negra, R. “ *A 1.7 GHz-to-3.1 GHz fully integrated broadband class-E power amplifier in 90 nm CMOS*, ” 2010 Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), p. 1-4, Juillet 2010
- [39] F. Van Rijs, “ *Status and trends of silicon LDMOS base station PA technologies to go beyond 2.5 GHz applications*, ” IEEE Radio and Wireless Symposium, p. 69-72, 2008.
- [40] Sjostrom, J. ; Bagger, R. ; Andersson, P. ; Yinglei Yu ; Ma, G. ; Chen, Q. ; Aberg, T. “ *RF LDMOS Power Amplifier Integrated Circuits for Cellular Wireless Base Station Applications*, ” IEEE MTT-S International Microwave Symposium Digest, p. 889-892, Juin 2006.
- [41] Hui Li; Bathich, K. ; Bengtsson, O. ; Boeck, G. “ *A Si LDMOS Class AB Power Amplifier for UMTS LTE Base Stations*, ” German Microwave Conference, p. 272 – 275, Mars 2010
- [42] Chang-Ho Lee ; Jae Joon Chang ; Ki Seok Yang ; Kyu Hwan An ; Lee, I. ; Kijoong Kim ; Joongjin Nam ; Yunseok Kim ; Haksun Kim “ *A Highly Efficient GSM/GPRS Quad-band CMOS PA Module*, ” IEEE Radio Frequency Integrated Circuits Symposium RFIC 2009, p. 229 – 232, Juin 2009.
- [43] S.O. Yun and H.J. Yoo, “ *A Reconfigurable CMOS Power Amplifier with Flexible Matching Network*, ” Asia Pacific Microwave Conference Proceedings, p. 512-515, 2006
- [44] Imanishi, D.; Okada, K. ; Matsuzawa, A. “ *A 0.9-3.0 GHz Fully Integrated Tunable CMOS Power Amplifier for Multi-Band Transmitters*, ” IEEE Asian Solid-State Circuits Conference A-SSCC 2009., p. 253 – 256, Novembre 2009.
- [45] H. Kim et al., “ *A fully integrated CMOS RF power amplifier with tunable matching network for GSM/EDGE dual-mode application*, ” IEEE MTT-S International Microwave Symposium Digest, p. 800 - 803, Anaheim, CA, Mai, 2010.
- [46] Kim, M.; Hacker, J.B.; Mihailovich, R.E.; DeNatale, J.F. “ *A Monolithic MEMS Switched Dual-Path Power Amplifier*, ” IEEE Microwave and Wireless Components Letters, Issue: 7, Vol. 11, p. 285 – 286, 2001.
- [47] C. Zhang; A. Fathy, “ *A Novel Reconfigurable Power Amplifier Structure for Multi-Band and Multi-Mode Portable Wireless Applications using a Reconfigurable Die and a Switchable Output Network*, ” IEEE MTT-S International Microwave Symposium Digest, p. 913-916, Juin 2009.
- [48] A. Fukuda, H. Okazaki, S. Narahashi, T. Hirota and Y. Yamao, “ *A 900/1500/2000-MHz triple-band reconfigurable power amplifier employing RF-MEMS switches*, ” 2005 IEEE MTT-S Int. Microwave Symposium. Digest, vol. 2005, p. 657-660, 2005

- [49] A. Fukuda, H. Okazaki and S. Narahashi, “*A Novel Compact Reconfigurable Quad-band Power Amplifier Employing RF-MEMS Switches*,” 36th European Microwave Conference, p. 344-347, 2006
- [50] A. Fukuda, H. Okazaki, and S. Narahashi, “*A novel reconfigurable Quad-band Power Amplifier with Reconfigurable Biasing Network and LTCC substrate*,” 2008 IEEE International Microwave Symposium Digest, p. 867-870, Juin 2008.
- [51] Bell, P.J. ; Popovic, Z. ; Dyck, C.W. , “ MEMS switched class-A-to-E reconfigurable Power Amplifier, ” 2006 IEEE Radio and Wireless Symposium Digest, p. 243 – 246, Janvier 2006.
- [52] D. M. Pozar *Microwave Engineering*, 3rd ed. (New York, Wiley), 2005.
- [53] S. C. Cripps, *RF Power Amplifiers for Wireless Communications*, 2nd ed. (Boston, Artech House), 2006.
- [54] C. Fallesen, *Design techniques for sub-micron RF power amplifiers*, (Orsted, DTU) 2001.
- [55] S. Fouladi and R. R. Mansour, “*Reconfigurable amplifier with tunable impedance matching networks based on CMOSMEMS capacitors in 0.18- μ m CMOS technology*,” 2nd Microsystems and Nanoelectronics research Conference, p. 33-36, Novembre 2009.
- [56] M. Bakri-Kassem, S. Fouladi, and R. R. Mansour, “*Novel high-Q MEMS curled-plate variable capacitors fabricated in 0.35- μ m CMOS technology*,” IEEE Transactions on Microwave Theory Tech., vol. 56, no. 2, p. 530–541, Fevrier 2008.
- [57] Kim, H. K.; Jung, S. ; Kang, K. ; Park, J. H ; Kim, Y. K. ; “*Low-loss analog and digital micromachined impedance tuners at the Ka-band*, ” IEEE Transaction on Microwave Theory Tech., vol 49, no. 12, pp.2394–2400, 2001.
- [58] A. v. Bezooijen, M. A. d. Jongh, C. Chanlo, L. C. H. Ruijs, F. v. Straten, R. Mahmoudi, and A. H. M. v. Roermund, “*A GSM/EDGE/WCDMA adaptive series-LC matching network using RF-MEMS switches*,” IEEE Journal of Solid-State Circuits, vol. 43, p. 2259–2268, Octobre 2008.
- [59] Mouna El Bakkali, Francis Chan Wai Po, Emeric de Foucauld, , Bernard Viala, Jean-Philippe Michel, “*Design of a RF matching network based on a new tunable inductor concept*, ” Microelectronics Journal, vol. 42, Issue 1, p. 233–238 Janvier 2011.
- [60] T. Vaha-Heikkila, J. Varis, J. Tuovinen, and G. M. Rebiez, “*A 20–50 GHz RF MEMS single-stub impedance tuner*,” IEEE Microwave Wireless Component. Letters, vol. 15, no. 4, p. 205–207, Avril. 2005.

- [61] Vaha-Heikkilä, Tauno, K. Van Caekenberghe, J. Varis, J. Tuovinen, and G. M. Rebeiz, "RF MEMS impedance tuners for 6–24 GHz applications," *International Journal RF Microwave Computer-Aided Engineering*, vol. 17, no. 3, p. 265–278, 2007
- [62] J. Papapolymerou, K. L. Lange, C. L. Goldsmith, A. Malczewski, and J. Kleber, "Reconfigurable double-stub tuners using MEMS switches for intelligent RF front-ends," *IEEE Transactions Microwave Theory Tech.*, vol. 51, p. 271–278, Janvier 2003
- [63] T. Vähä-Heikkilä and G. M. Rebeiz, "A 4–18 GHz reconfigurable RF MEMS matching network for power amplifier applications," *International Journal RF Microwave Computer Aided Engineering*, vol. 15, no. 4, p. 205–207, Avril 2005
- [64] T. Vähä-Heikkilä, J. Varis, J. Tuovinen, and G. M. Rebeiz, "A 20–50 GHz RF MEMS single-stub impedance tuner," *IEEE Microw. Wireless Component Letters*, vol. 14, no. 7, p. 356–372, Juillet 2004.
- [65] Y. Lu, L. P. B. Katehi, and D. Peroulis, "A novel MEMS impedance tuner simultaneously optimized for maximum impedance range and power handling," in *IEEE MTT-S International Microwave Symposium Digest*, p. 927–930, Juin. 2005.
- [66] Y. Lu, L. P. B. Katehi, and D. Peroulis, "High-power MEMS varactors and impedance tuners for millimeter-wave applications," *IEEE Transactions Microwave Theory Tech.*, vol. 53, no. 11, p. 3672–3678, Novembre 2005.
- [67] Q. Shen and N. S. Barker, "A reconfigurable RF MEMS based double slug impedance tuner," *Proceedings of 35th European Microwave Conference*, p. 537–540, Octobre 2005.
- [68] Q. Shen and N. S. Barker, "Distributed MEMS tunable matching network using minimal-contact RF-MEMS varactors," *IEEE Transactions Microwave Theory Tech.*, vol. 54, no. 6, p. 2646–2658, Juin 2007
- [69] F. Domingue, S. Fouladi, A. B. Kouki and R. Mansour, "Design Methodology and Optimization of DMTL Impedance Matching Networks for Low Frequency Applications," *IEEE Transactions on Microwave Theory and Techniques*, vol. 57, no. 12, p. 3030–3041, Decembre 2009
- [70] F. Domingue, A. B. Kouki, and R. R. Mansour, "Improved distributed MEMS matching network for low frequency applications using a slowwave structure," in *2008 IEEE MTT-S Int. Microwave Symposium Digest*, p. 1279–1282., Juin 2008
- [71] F. Domingue, A. B. Kouki, and R. R. Mansour, "Tunable microwave amplifier using a compact MEMS impedance matching network," *2009 European Microwave Integrated Circuits Conference, EUMIC 2009*, p. 351–354, Septembre 2009

- [72] Domingue, F., Fouladi, S. and Mansour, R.R. 2010. "*A reconfigurable impedance matching network using dual beam MEMS switches for an extended operating frequency range,*". Proceedings of the 2010 IEEE MTT International Symposium, IEEE, 1552-1555.
- [73] R. Malmqvist, C. Samuelsson, P. Rantakari, T. Vähä-Heikkilä, D. Smith, and J. Varis, "*RF MEMS and MMIC based reconfigurable matching networks for adaptive multi-band RF front-ends,*" Proceedings of 2010 IEEE IMWS on RF Front-Ends for Software Defined and Cognitive Radio Solutions, Fevrier. 2010.
- [74] G. M. Rebeiz, RF MEMS Theory, Design, and Technology. (New York: Wiley), 2003.
- [75] http://www.cirfe.uwaterloo.ca/documents/UWMEMSDesignHandbook_Ver3.pdf
- [76] Fouladi Siamak "*Reconfigurable Impedance Matching Networks Based on RF-MEMS and CMOS-MEMS Technologies,*" Phd Thesis, Mai 2010, <http://uwspace.uwaterloo.ca/handle/10012/5171>
- [77] [http://users.ece.gatech.edu/pallen/Academic/ECE_6440/Summer_2003/L045-LDesignSiTech\(2UP\).pdf](http://users.ece.gatech.edu/pallen/Academic/ECE_6440/Summer_2003/L045-LDesignSiTech(2UP).pdf), Mai 2010
- [78] Pan, S. J., L. W. Li, and W. Y. Yin, "Performance trends of on-chip spiral inductors for RFICs," Progress In Electromagnetics Research, Vol. 45, 123-151, 2004.

ANNEXES

Publications scientifiques dans des conférences avec comité de lecture :

- **E. Mansour Fall** ; Frederic Domingue ; Siamak Fouladi ; Raafat R. Mansour., “*A novel reconfigurable impedance matching network using tunable MEMS capacitive and inductive components,*” 2011 41st European Microwave Conference (EuMC), p. 1225 – 1228, Octobre 2011.
- **E. Mansour Fall** ; Frederic Domingue ; Siamak Fouladi ; Raafat R. Mansour., “*Design of Reconfigurable Quad-band CMOS Class AB Power Amplifier employing MEMS Variable Capacitors in 0.18 μ m Technology,*” CENICS 2011, The Fourth International Conference on Advances in Circuits, Electronics and Micro-electronics, p. 34 37, Août 2011.